



Politechnika Wroclawska

DZIEDZINA: NAUKI INŻYNIERYJNO-TECHNICZNE

**DYSCYPLINA: AUTOMATYKA, ELEKTRONIKA, ELEKTROTECHNIKA
I TECHNOLOGIE KOSMICZNE**

ROZPRAWA DOKTORSKA

Zrealizowana w ramach programu „Doktorat wdrożeniowy”

System pozyskiwania, testowania i przetwarzania synchronfazorów w sieciach średniego i niskiego napięcia

mgr inż. Karol Makowiecki

Promotor:

dr hab. inż. Marcin Habrych, profesor uczelni

Wydział Elektryczny Politechniki Wrocławskiej

Opiekun pracy z ramienia firmy:

dr inż. Aleksander Lisowiec

Sieć Badawcza Łukasiewicz - Instytut Tele- i Radiotechniczny

Słowa kluczowe: synchronfazor, PMU, sieci elektroenergetyczne SN, algorytmy
zabezpieczeniowe, konwolucyjne sieci neuronowe

WROCLAW 2024

Streszczenie

Praca doktorska pt. „System pozyskiwania, testowania i przetwarzania synchronofazorów w sieciach średniego i niskiego napięcia” dotyczy kompleksowego podejścia do wdrożenia technologii synchronofazorowej w sieciach elektroenergetycznych średniego i niskiego napięcia (SN i nn). Zagadnienie to obejmuje nie tylko zaprojektowanie urządzenia pomiarowego PMU (Phasor Measurement Unit), ale także jego testowanie, analizę architektury komunikacyjno-serwerowej oraz zastosowanie algorytmów sieci neuronowych do przetwarzania danych synchronofazorowych. Praca odpowiada na rosnące zapotrzebowanie Operatorów Sieci Dystrybucyjnych (OSD) na bardziej dokładne i szybsze narzędzia monitorowania sieci, co jest szczególnie istotne w kontekście ewolucji sieci elektroenergetycznej w kierunku struktury heterogenicznej.

W ramach pracy zaprojektowano i wykonano prototyp urządzenia PMU spełniającego wymogi techniczne i ekonomiczne, umożliwiające jego zastosowanie w stacjach rozdzielczych SN/nn. Do kluczowych elementów pracy należało opracowanie nowoczesnych torów pomiarowych do pomiarów prądów i napięć fazowych z wykorzystaniem sensorów prądu oraz napięcia małej mocy, uzyskanie dokładności wyznaczania synchronofazorów wymaganych przez normę IEC/IEEE 60255-118-1:2018 a także opracowanie i implementację algorytmu synchronizacji sygnału wyzwalającego próbkowanie do skali czasu UTC.

Ważnym osiągnięciem pracy było opracowanie i wykonanie stanowiska testowego do oceny PMU pod kątem zgodności z normą IEC/IEEE 60255-118-1:2018. Pozwoliło to rozszerzyć zakres przeprowadzonej analizy dokładności estymacji synchronofazora, wykonaną techniką symulacji, o porównanie z rzeczywistymi pomiarami zrealizowanymi przez opracowane PMU.

Kolejnym etapem pracy była analiza i zaproponowanie systemu agregacji synchronofazorów, którego celem jest umożliwienie ich przesyłania, przetwarzania i archiwizowania. Zaproponowany system zakłada zastosowanie różnych architektur zapewniających redundancję i akcelerację obliczeń w celu zapewnienia ciągłości pracy i możliwość przetwarzania danych z wykorzystaniem sieci neuronowych.

Ostatnim etapem pracy była analiza oraz wykazanie możliwości zastosowania sieci neuronowych i uczenia głębokiego, wykorzystującego dane synchronofazorowe, w celu

wspomagania analizy stanu sieci elektroenergetycznej. W tym celu opracowano sieć neuronową do estymacji odległości do miejsca zwarcia w linii elektroenergetycznej SN.

Praca zawiera nowatorskie podejście do zarządzania dystrybucyjnymi sieciami elektroenergetycznymi o zróżnicowanej strukturze, co może przyczynić się do poprawy stabilności i efektywności działania sieci SN i nn, odpowiadając jednocześnie na współczesne wyzwania rynku energii.

Abstract

The doctoral dissertation entitled 'System for Acquisition, Testing, and Processing of Synchrophasors in Medium and Low Voltage Networks' addresses a comprehensive approach to the implementation of synchrophasor technology in medium and low voltage (MV and LV) power networks. This subject encompasses not only the design of a Phasor Measurement Unit (PMU) device but also its testing, analysis of the communication-server architecture, and application of neural network algorithms for synchrophasor data processing. The research responds to the increasing demand from Distribution System Operators (DSOs) for more precise and rapid network monitoring tools, which is particularly significant in the context of power grid evolution towards a heterogeneous structure.

Within the scope of this work, a prototype PMU device was designed and constructed, meeting both technical and economic requirements for application in MV/LV distribution substations. Key elements included the development of modern measurement circuits for use with low-power current and voltage sensors, achievement of synchrophasor determination precision as required by the IEC/IEEE 60255-118-1:2018 standard, and the development and implementation of an algorithm for synchronizing the sampling trigger signal to the UTC time scale.

A significant achievement of the research was the construction of a test stand for evaluating PMUs for compliance with the IEC/IEEE 60255-118-1:2018 standard. This enabled the extension of precision analysis of selected synchrophasor estimation algorithms, performed through simulation techniques, to include comparisons with actual measurements obtained from the developed PMU.

The subsequent stage of the work involved proposing a synchrophasor aggregation system designed to enable their transmission, processing, and archiving. The proposed system incorporates various architectures ensuring redundancy and computational acceleration to maintain operational continuity and facilitate data processing using neural networks.

The final stage of the research demonstrated the feasibility of employing neural networks and deep learning techniques, utilizing raw synchrophasors to support power grid state analysis. For this purpose, a neural network was developed to estimate the distance to fault locations in MV power lines.

This work presents an innovative approach to managing power networks with diverse structures, which may contribute to enhancing the stability and efficiency of MV and LV networks while addressing contemporary challenges in the energy market.

Spis treści

1. Wstęp.....	9
1.1. Uzasadnienie wyboru tematu rozprawy doktorskiej.....	9
1.2. Zarys aktualnego stanu badań w tematyce rozprawy doktorskiej.....	11
1.3. Teza, cel i zakres pracy.....	15
2. Analiza wymagań stawianych systemowi pomiarowo-zabezpieczeniowemu opartemu na PMU.....	18
2.1. Ogólne wymagania.....	18
2.2. Wymagania normy IEC/IEEE 60255-118-1:2018.....	20
3. Urządzenie PMU.....	26
3.1. Ogólna architektura urządzenia.....	26
3.2. Moduły pomiaru prądu i napięcia.....	29
3.3. Analiza częstotliwościowa analogowego toru kondycjonowania sygnału.....	31
3.4. Generacja sygnału próbkującego.....	35
3.5. Opis oprogramowania PMU.....	37
3.5.1 Całkowanie danych pochodzących z kart pomiarowych prądowych.....	38
3.5.2 Algorytm wyznaczania synchronofazora.....	44
3.6. Badanie torów pomiarowych.....	46
3.6.1 Rozdzielczość pomiaru prądu i napięcia.....	48
3.7. Badanie dokładności dowiązania sygnału próbkującego do skali czasu UTC.....	49
4. Porównanie dokładności różnych algorytmów wyznaczania synchronofazorów.....	53
4.1. Stan ustalony w przedziale częstotliwości i amplitud.....	56
4.2. Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem harmonicznym.....	57
4.3. Stan ustalony przeprowadzony dla częstotliwości nominalnej z udziałem sygnału zakłócającego spoza pasma pomiarowego.....	58
4.4. Modulacja amplitudy i fazy.....	59
4.5. Liniowa zmiana częstotliwości.....	60
4.6. Skokowa zmiana amplitudy.....	62
4.7. Podsumowanie porównania dokładności wyznaczania synchronofazorów.....	63
5. Stanowisko testowe do badania PMU na zgodność ze standardem IEC/IEEE 60255-118-1:2018.....	64
5.1. Opis stanowiska.....	64
5.2. Wyniki badań dokładności wyznaczania synchronofazorów przez opracowane urządzenie PMU.....	66
5.2.1 Stan ustalony w przedziale częstotliwości.....	67
5.2.2 Skokowa zmiana amplitud.....	68
5.2.3 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem harmonicznym.....	69
5.2.4 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem sub- i inter-harmonicznym.....	70
5.2.5 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z modulacją fazy.....	71

5.2.6 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z modulacją amplitudy.....	72
5.2.7 Liniowa zmiana częstotliwości.....	73
5.2.8 Podsumowanie testów PMU.....	75
6. System agregacji synchronfazorów.....	76
7. Sieci neuronowe do wykrywania wybranych zjawisk w sieci elektroenergetycznej.....	80
7.1. Wykrywanie odległości do miejsca zwarcia.....	81
7.1.1 Generacja przebiegów prądu i napięcia w czasie zwarcia.....	81
7.1.2 Przygotowanie danych do uczenia sieci neuronowej.....	85
7.1.3 Konwolucyjne sieci neuronowe.....	87
7.1.4 Optymalizacja sieci.....	88
7.1.4.1 Optymalizacja warstw konwolucyjnych.....	89
7.1.4.2 Optymalizacja warstw w pełni połączonych perceptronów.....	91
7.1.5 Wybrana struktura sieci neuronowej i proces jej uczenia.....	92
7.1.6 Optymalizacja sieci z użyciem algorytmu Hyperband.....	97
7.1.7 Porównanie opracowanych sieci neuronowych SPH_1 i SPH_2.....	102
8. Podsumowanie.....	107
9. Osiągnięcia naukowe i twórcze autora rozprawy doktorskiej.....	112
10. Literatura.....	114

Wykaz najważniejszych skrótów

OSD - Operator Sieci Dystrybucyjnej
OZE - Odnawialne Źródła Energii
SN - Średnie Napięcie
nn - niskie napięcie
UTC - ang. Coordinated Universal Time
PMU - ang. Phasor Measurement Unit
ADC - ang. Analog to Digital Converter
PPS - ang. Pulse Per Second
GNSS - ang. Global Navigation Satellite Systems
IpDFT - ang. Intepolated Discrete Fourier Transform
TFT - ang. Truncated Fourier Transform
ROCOF - ang. Rate of Change of Frequency
FPGA - ang. Field Programmable Gate Array
PC - ang. Personal Computer
EAZ - Elektroenergetyczna Automatyka Zabezpieczeniowa
TVE - ang. Total Vector Error
RMS - ang. Root Mean Square
HSR - ang. High-availability Seamless Redundancy
PRP - ang. Parallel Redundancy Protocol
GSM - fr. Groupe Spécial Mobile
LTE - ang. Long Term Evolution
PTP - ang. Precision Time Protocol
DSP - ang. Digital Signal Processing
SPI - ang. Serial Peripheral Interface
UART - ang. Universal Asynchronous Receiver-Transmitter
SAR - ang. Successive Approximation Register
PCB - ang. Printed Circuit Board
ARM - ang. Advanced RISC Machine
IIR - ang. Infinite Impulse Response
FIR - ang. Finite Impulse Response
FE - ang. Frequency Error

RFE - ang. Rate of change of Frequency Error

ROCOF - ang. Rate Of Change Of Frequency

FFT - ang. Fast Fourier Transform

OOB - ang. Out-Of-Band interfering signal

1. Wstęp

1.1. Uzasadnienie wyboru tematu rozprawy doktorskiej

W ramach pracy doktorskiej, zatytułowanej „System pozyskiwania, testowania i przetwarzania synchronofazorów w sieciach średniego i niskiego napięcia” podjęta została problematyka zastosowania pomiarów synchronofazorowych w sieciach dystrybucyjnych średniego i niskiego napięcia. Zagadnienie zostało potraktowane kompleksowo. Zajmowano się każdym elementem składowym systemu, koniecznym do wdrożenia tej technologii, tj.:

- urządzeniem pomiarowym,
- testowaniem dokładności urządzenia,
- architekturą komunikacyjno-serwerową,
- algorytmami bazującymi na sieciach neuronowych, analizującymi dane synchronofazorowe.

Podjęto tę tematykę, gdyż jest to nowa sfera zastosowań synchronofazorów, która wychodzi naprzeciw potrzebom rynku elektroenergetycznego – odpowiada na potrzeby Operatorów Sieci Dystrybucyjnych (OSD), dając im narzędzie do analizy i poprawy stabilności pracy sieci, zwłaszcza w sytuacji coraz większej liczby generacji rozproszonej przyłączonej do sieci SN, możliwości pracy wyspowej (mikrosieci) oraz dużej liczby prosumentów w systemie, przyłączonych po stronie niskiego napięcia.

Wzrost liczby odnawialnych źródeł energii elektrycznej [1], które są przyłączane do sieci średniego napięcia, w przypadku różnego typów zakłóceń może skutkować powstawaniem obszarów niekontrolowanej pracy wyspowej. W przypadku bilansowania się mocy, tej wytwarzanej w Odnawialnych Źródłach Energii (OZE) i tej pobieranej przez odbiorców końcowych, stan ten może się utrzymywać przez niebezpiecznie długi czas. Należy podkreślić że, w obecnej obowiązujących przepisach praca wyspowa jest zabroniona w przypadku sieci publicznych. Z drugiej strony coraz częściej rozważana jest sytuacja kontrolowanej pracy wyspowej takich źródeł - praca mikrosieci [2][3][4]. W obu analizowanych przypadkach do zapewnienia poprawnej pracy sieci można wykorzystać dane obejmujące pomiary synchroniczne. Innym ważnym aspektem wykorzystania techniki synchronofazorowej jest możliwość zarządzania rozbudowaną/heterogeniczną siecią

elektroenergetyczną [5] w czasie rzeczywistym [6][7] i dynamiczne reagowanie na sytuacje awaryjne [8][9].

Aktualny stan wiedzy dotyczący zastosowania synchronfazorów do analizy pracy sieci Średniego Napięcia (SN) i niskiego napięcia (nn) nie obejmuje wszystkich aspektów, które pozwoliłyby na zbudowanie gotowego systemu kontrolno-pomiarowego, wykorzystującego pomiary synchronfazorowe. Projektowane w ramach wdrożeniowej pracy doktorskiej urządzenie ma zwiększyć obserwowalność, efektywność i bezpieczeństwo pracy sieci elektroenergetycznej średniego i niskiego napięcia.

W chwili obecnej synchronfazy są wykorzystywane w liniach przesyłowych najwyższych napięć (w Polsce linie 400 kV i 220 kV) oraz liniach przesyłowo-rozdzielczych wysokiego napięcia (w Polsce linie 110 kV). Nie są natomiast wykorzystywane w liniach średnich i niskich napięć. Opracowane urządzenie jest przeznaczone do zaimplementowania w sieciach SN i nn, co jest nowym zastosowaniem techniki synchronfazorowej.

Zagadnienie badawcze, które zdefiniowano przed podjęciem prac w ramach doktoratu obejmuje:

- problematykę wyznaczania synchronfazora w urządzeniu pomiarowym,
- pozyskiwanie i przetwarzanie informacji o czasie UTC (ang. *Coordinated Universal Time*),
- zaprojektowanie torów pomiarowych do współpracy z nowoczesnymi sensorami prądowymi i napięciowymi,
- analizę i implementację wybranych algorytmów wyznaczania synchronfazora,
- badania jakości synchronfazora i jego zgodności z normą IEC/IEEE 60255-118-1:2018 [10].

Ponadto przeprowadzono badania możliwości wykorzystania sieci neuronowych, wykorzystujących dane synchronfazorowe, do wykrywania wybranych sytuacji awaryjnych (zakłóceń).

Wymiernym efektem realizacji pracy doktorskiej było opracowanie prototypu urządzenia do pomiarów synchronfazorowych, które spełnia wymagania normy IEC/IEEE 60255-118-1:2018 i jednocześnie jego zastosowanie w sieciach SN/nn jest ekonomicznie uzasadnione.

1.2. Zarys aktualnego stanu badań w tematyce rozprawy doktorskiej

Urządzenie, które wyznacza synchrofazory nazywane jest również w polskiej literaturze naukowej i technicznej, jako PMU (ang. *Phasor Measurement Unit*) i taka nazwa stosowana będzie dalej w tekście rozprawy. PMU jest aktualnie z powodzeniem stosowane w liniach wysokiego napięcia do oceny stabilności napięciowej, wykrywania miejsca zwarcia itp. Przykładem takiego zastosowania jest opisane w artykule [11] wykorzystanie synchrofazorów pozyskiwanych z całego obszaru Korei Południowej do detekcji wolnozmiennych oscylacji częstotliwości w trakcie prób ustabilizowania sieci poprzez prewencyjne wyłączenia obciążeń.

Obecny model realizacji zabezpieczeń sieci średniego napięcia podzielić można na dwa segmenty. Pierwszym z nich są zabezpieczenia lokalne, bazujące na lokalnych danych pomiarowych, które cechują się maksymalną technologicznie możliwą szybkością działania. Drugie z nich obejmujące automatyzację i zarządzanie całą siecią, stanowią warstwę globalną, która bazuje na danych pomiarowych o niskiej częstotliwości, często powyżej minuty. Rozwój energetyki odnawialnej, prowadzący do znacznego zwiększenia liczby źródeł przyłączanych do linii średniego napięcia może sprawić, iż w wielu przypadkach ten klasyczny model zarządzania siecią będzie niewystarczający. Zastosowanie PMU może skokowo podnieść częstotliwość raportowania danych pomiarowych w warstwie globalnej, pozwalając na rozwój nowych metod zarządzania siecią elektroenergetyczną [12].

Rozwiązań stosowanych w sieciach wysokiego napięcia nie można bezpośrednio przenieść i zastosować w sieciach średniego lub niskiego napięcia z powodu odmiennych wymagań technicznych (inna rozległość i struktura sieci, różne przetworniki/sensory wielkości fizycznych).

Liczba publikacji poruszających temat zastosowania PMU w sieciach SN jest niewielka. Nie znaleziono publikacji traktującej to zagadnienie kompleksowo, tj. podchodzącej do problemu od podstaw, czyli od wymagań dotyczących dokładności estymacji synchrofazora, aż do jego implementacji w urządzeniu pomiarowym.

W publikacji [13] autorzy analizują aspekty związane z zarządzaniem siecią SN. Przyjmują błąd estymacji parametrów dla sieci SN wynoszący $10.7 \cdot 10^{-6}$ radianów dla fazy oraz $58.5 \cdot 10^{-6}$ pu (ang. *per unit*) dla wartości skutecznych napięcia i prądu. Informują

również o zastosowanych sensorach napięciowych i ich klasie dokładności wynoszącej 0.5. W artykule brak jest jednak analizy jak powyższe błędy wpływają na dokładność działania algorytmów, które na tej podstawie wyznaczają np. miejsce zwarcia w sieci.

W publikacji [14] autorzy przedstawiają algorytm estymacji synchronofazora dla sieci dystrybucyjnej. Zamieszczono tam również analizę wpływu dokładności estymacji synchronofazora na dokładność obliczeń przepływów mocy. W analizowanej pracy nie uwzględniono aspektu współpracy sensorów prądów i napięć z obwodami cyfrowymi urządzenia pomiarowego.

W publikacji [15] autorzy proponują algorytm zabezpieczenia odległościowego opartego o analizę zmiany mocy pozornej, bazującym na danych synchronofazorowych. Jednak nie podają dokładności estymacji miejsca zwarcia i nie analizują negatywnego wpływu błędu pomiarowego na wynik działania algorytmu.

W publikacji [16] autorzy analizują wymagania dotyczące dokładności pomiarów pod kątem ich zastosowania do estymacji temperatury linii. Z ich pracy wynika, że dokładność pomiarów synchronofazorowych rzędu 0.2% i 0.5% jest dalece niewystarczająca w tym zastosowaniu. Z analizy artykułu wynika, że w liniach średniego napięcia koniecznym może być wzięcie pod uwagę sensorów pomiarowych o wyższej klasie dokładności.

W publikacji [17] opisano sposób estymacji stanu sieci z wykorzystaniem sieci neuronowej, jednakże nie zajęto się problemem wpływu dokładności wyznaczania synchronofazorów na dokładność estymacji stanu sieci.

W publikacji [18] autorzy opisują nową metodę estymacji fazora o niskiej złożoności obliczeniowej i wysokiej dokładności, przeznaczoną do kalibracji PMU. Metoda ta zmniejsza wymagania procesora i koszty rozwoju kalibratora, co ułatwia jego popularyzację. Autorzy proponują algorytm wysokiej dokładności do estymacji synchronofazorów i budują kalibrator PMU, aby dostarczyć wartości referencyjne dla testów i kalibracji PMU w laboratorium. Symulacje i eksperymenty potwierdzają, że dokładność kalibratora jest co najmniej 30 razy lepsza niż wymagania w standardach zgodności PMU.

W publikacji [19] przedstawiono metodologię oceny PMU w estymacji dynamicznego oceniania linii. Metoda ta jest oparta na pomiarach synchronofazorów, które umożliwiają dokładną estymację parametrów linii transmisyjnej. Autorzy analizują ograniczenia modelu linii transmisyjnej o dodatniej sekwencji, gdy jest używany

do estymacji parametrów linii, które nie są transponowane. Proponują nową metodę, korzystającą z teorii estymacji liniowej, do bardziej niezawodnej identyfikacji parametrów linii.

W publikacji [20] autorzy skupiają się na nowej metodzie sterowania przetwornika analogowo-cyfrowego (ADC – ang. *Analog to Digital Converter*) w urządzeniu PMU. Aby skompensować błąd czasu próbkowania spowodowany resztą z dzielenia pożądanej częstotliwości próbkowania przez częstotliwość oscylatora zastosowanego w PMU. Autorzy prezentują metodę sterowania zmiennym interwałem próbkowania poprzez przeplatanie dwóch liczb całkowitych według proponowanego kryterium. Częstotliwość oscylatora w PMU jest monitorowana w czasie rzeczywistym za pomocą sygnału odniesienia, jakim jest sygnał PPS (ang. *Pulse Per Second*) pochodzący z systemu nawigacji satelitarnej GNSS (ang. *Global Navigation Satellite Systems*). Symulacje i wyniki eksperymentów potwierdzają skuteczność i dokładność proponowanej metody, która, jak się uważa, może znacznie poprawić wydajność metod próbkowania synchronicznego dyscyplinowanego przez PPS w PMU.

W publikacji [21] autorzy przedstawiają studium wykonalności dotyczące implementacji zaawansowanych algorytmów estymacji dla PMU na niskokosztowych platformach mikroprocesorowych. Proponują podejście oparte na IpDFT (ang. *Interpolated Discrete Fourier Transform*) do statycznej estymacji offsetu częstotliwości, a następnie zmodyfikowanej TFT (ang. *Truncated Fourier Transform*) do estymacji amplitudy, fazy, częstotliwości i szybkości zmiany częstotliwości w warunkach dynamicznych. Algorytmy te, zaimplementowane w C++, uruchomione zostały na module Beagle-Bone Black. Dokładność estymatorów synchronofazorów, częstotliwości i ROCOF (ang. *Rate of Change of Frequency*) jest określana poprzez zastosowanie większości warunków testowych opisanych w standardach IEEE C37.118.1-2011 i C37.118.1a-2014.

W publikacji [22] autorzy przedstawiają metodę prognozowania stanu sieci dystrybucyjnej wykorzystującą synchronofazory. Dzięki rozwojowi i zastosowaniu PMU, poprzez wykorzystanie pomiarów o wysokiej dokładności, analizowanych w czasie rzeczywistym, możliwe jest uzyskanie lepszej informacji o stanie operacyjnym i bezpieczeństwie sieci dystrybucyjnej. Metoda ta pozwala na szybką identyfikację i prognozowanie sytuacji awaryjnych w sieci dystrybucyjnej. Autorzy podkreślają, że ich metoda może znacznie poprawić efektywność zarządzania siecią dystrybucyjną.

Artykuł naukowy [23] prezentuje nowatorską metodę diagnozowania zwarć jednofazowych w sieci dystrybucyjnej, wykorzystującą techniki głębokiego uczenia. Autorzy podkreślają, że jednofazowe doziemienie może prowadzić do funkcjonowania sieci z usterką przez okres od 1 do 2 godzin, co z kolei może skutkować eskalacją problemu i stanowić zagrożenie dla bezpiecznej pracy systemu zasilania. Z tego powodu, szybka diagnoza jest kluczowa dla skrócenia czasu identyfikacji zakłócenia w sieci dystrybucyjnej.

W publikacji [24] autorzy dokonują przeglądu różnych podejść uczenia maszynowego stosowanych w technologii synchronofazorów, które zwiększają cyberbezpieczeństwo, wykrywanie i klasyfikację usterek, analizę stanów przejściowych oraz monitorowanie i kontrolę systemów elektroenergetycznych. W publikacji omówiono badania nad algorytmami uczenia maszynowego, takimi jak sieci neuronowe, drzewa decyzyjne i maszyny wektorów nośnych, wykorzystywane do analizy danych synchronofazorowych w celu poprawy niezawodności i wydajności systemów elektroenergetycznych. Autorzy podkreślają potencjał uczenia maszynowego w zakresie zwiększania świadomości sytuacyjnej i podejmowania decyzji w czasie rzeczywistym w systemach elektroenergetycznych.

Przytoczone publikacje, dotyczące możliwości zastosowania pomiarów synchronofazorowych w sieciach elektroenergetycznych pokazują, iż temat ten jest podejmowany w wielu ośrodkach naukowych na całym świecie. Podjęty w pracy doktorskiej temat jest więc aktualny i ważny zarówno z naukowego jak i praktycznego punktu widzenia.

Jednocześnie wykonana analiza literaturowa zagadnienia wskazuje na wybiórcze podejście autorów do problemu zastosowania synchronofazorów w sieciach SN i nn.

Doktorat wdrożeniowy „System pozyskiwania, testowania i przetwarzania synchronofazorów w sieciach średniego i niskiego napięcia” łączy aspekty teoretyczne i praktyczne, dotyczące możliwości wyznaczania i wykorzystywania synchronofazorów w sieciach SN/nn. Końcowymi, wymiernymi efektami pracy doktorskiej są:

1. opracowane, autorskie urządzenie PMU,
2. stanowisko do testowania dokładności pomiarów wykonywanych przez urządzenie PMU, zgodnie ze standardem IEC/IEEE 60255-118-1:2018,

3. koncepcja architektury systemu do agregacji i przetwarzania danych synchronofazorowych,
4. sieć neuronowa wykorzystywana do estymacji odległości do miejsca zwarcia w linii SN, działająca na podstawie analizy danych synchronofazorowych.

Efekty pracy umożliwią Operatorom Sieci Dystrybucyjnej:

- monitoring sieci (pomiar napięcia, prądu, kąta fazowego, częstotliwości),
- diagnostykę sieci (np. celem identyfikacji zakłócenia oraz odnajdywania jego miejsca),
- realizację algorytmów zabezpieczeniowych sieci,
- predykcję stanu sieci elektroenergetycznej,
- zarządzanie siecią (np. automatyczna i dynamiczna stabilizacja systemu, tłumienie oscylacji, stabilizacja napięcia, włączanie i wyłączanie źródeł energii).

1.3. Teza, cel i zakres pracy

Uwzględniając powyżej zdefiniowany problem badawczy sformułowano następujące tezy naukowe:

Teza 1:

Możliwe jest opracowanie i wdrożenie, w sieciach elektroenergetycznych średniego i niskiego napięcia, synchronofazorowych urządzeń pomiarowych.

Teza 2:

Możliwe jest wykorzystanie sieci neuronowych, analizujących nieprzetworzone dane synchronofazorowe, do wykrywania zakłóceń w sieciach dystrybucyjnych.

Głównym celem realizowanej w ramach programu „Doktorat wdrożeniowy” pracy doktorskiej było opracowanie urządzenia PMU, spełniającego wymagania odpowiednich norm i dedykowanego do zastosowania w sieciach średniego i niskiego napięcia.

W ramach pracy doktorskiej określono następujące, dodatkowe cele pracy:

- opracowanie stanowiska testowego do badania urządzenia PMU, zgodnie z wymaganiami standardu IEC/IEEE 60255-118-1:2018,
- opracowanie architektury komunikacyjnej i serwerowej do przesyłania i przetwarzania danych,
- opracowanie algorytmu, wykorzystującego sieci neuronowe, do wykrywania wybranego zjawiska występującego w sieci dystrybucyjnej.

Dla potwierdzenia postawionych tez badawczych i zrealizowania głównego celu pracy oraz celów dodatkowych, zakres rozprawy został następująco zidentyfikowany:

- Zaprojektowanie, wykonanie, oprogramowanie i przetestowanie urządzenia PMU.

W tym:

- Zaprojektowanie urządzenia PMU, w szczególności:
 - kart pomiarowych dostosowanych do pracy z cewkami Rogowskiego i rezystancyjnymi sensorami napięcia,
 - modułu FPGA (ang. *Field Programmable Gate Array*), generującego sygnał wyzwalający próbkowanie, dowiązany do skali czasu UTC oraz pośredniczącego w transmisji próbek do mikroprocesora,
 - mikroprocesorowego modułu centralnego, odpowiedzialnego za obliczanie synchronofazorów i ich przesyłanie do systemu agregacji danych synchronofazorowych.
- Oprogramowanie urządzenia, w szczególności:
 - opracowanie algorytmu generacji sygnału próbkującego, dowiązanego do skali czasu UTC, realizowanego przez moduł FPGA,
 - opracowanie mechanizmów transmisji próbek od ADC do mikroprocesora,
 - implementację algorytmu wyznaczania synchronofazora w mikroprocesorze,
 - opracowanie mechanizmów transmisji synchronofazorów poprzez sieć Ethernet,
 - opracowanie aplikacji na PC (ang. *Personal Computer*) odbierającej synchronofazory.
- Wykonanie laboratoryjnego stanowiska testowego i przeprowadzenie badań opracowanego urządzenia PMU:
 - opracowanie skryptów w programie MATLAB, wykorzystywanych do generacji przebiegów testowych prądu i napięcia, generowanych następnie przez wymuszalnik Omicron CMC 356,

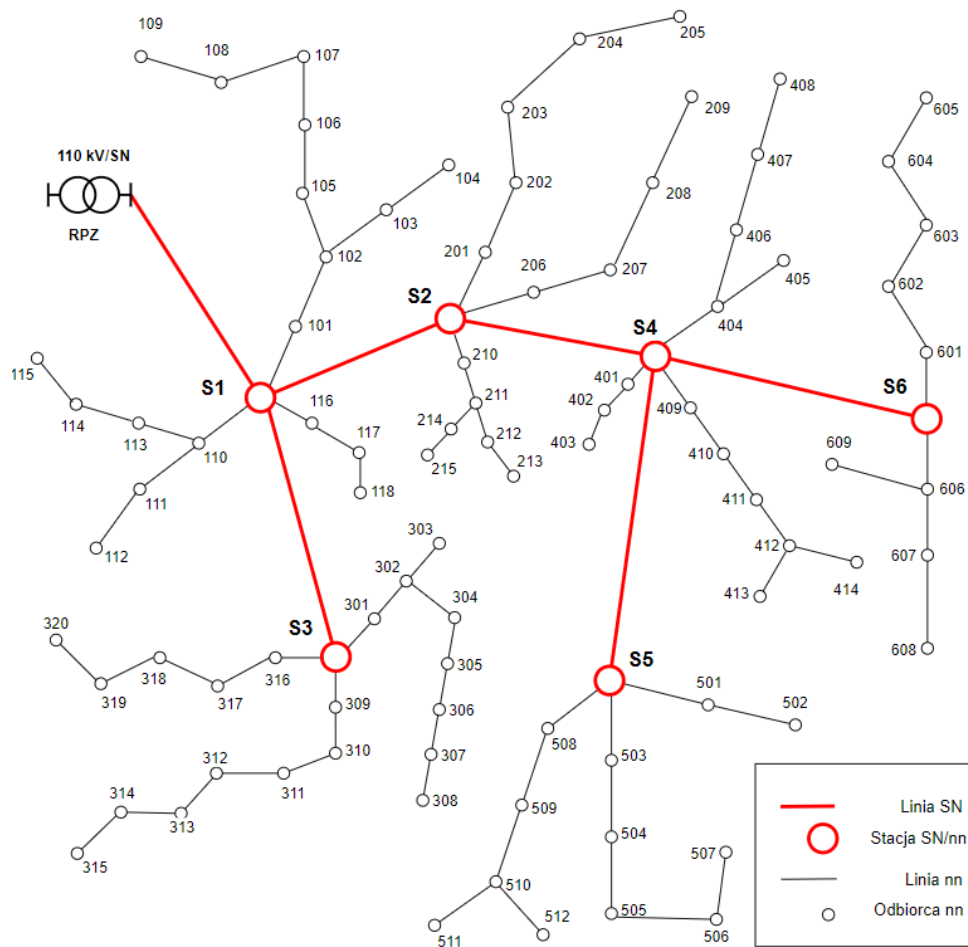
- wykonanie stanowiska, w skład którego wchodzi m.in. wymuszalnik Omicron CMC 356, badane urządzenie PMU, infrastruktura sieciowa, komputer PC,
- opracowanie skryptów w programie MATLAB, wykorzystywanych do analizy wyników pomiarów i oszacowania błędów pomiarowych,
- przeprowadzenie badań opracowanego urządzenia PMU.
- Przedstawienie koncepcji systemu agregacji i przetwarzania synchronofazorów.
- Opracowanie algorytmu wykorzystującego sieci neuronowe do oszacowania odległości do miejsca zwarcia w linii średniego napięcia:
 - wygenerowanie odpowiednich danych/przebiegów - próbek prądów i napięć, symulujących stan normalnej pracy sieci oraz jej stan w trakcie zwarcia,
 - wygenerowanie synchronofazorów z próbek prądów i napięć,
 - opracowanie procedur formatujących dane – odczyt, kolejkowanie, oknowanie,
 - opracowanie architektury sieci neuronowej, jej uczenie i optymalizacja,
 - analiza dokładności estymacji odległości od miejsca zainstalowania urządzenia PMU do miejsca zwarcia.

2. Analiza wymagań stawianych systemowi pomiarowo-zabezpieczeniowemu opartemu na PMU

2.1. Ogólne wymagania

Rozwój inteligentnych sieci elektroenergetycznych stwarza nowe możliwości i wyzwania w zakresie monitorowania, sterowania i ochrony sieci rozdzielczych. Kluczową rolę w ich transformacji odgrywają urządzenia PMU, dostarczające dokładnych i zsynchronizowanych w czasie pomiarów napięcia i prądu, w postaci synchrofazorów, co pozwala na uzyskanie w czasie rzeczywistym szczegółowej wiedzy o stanie sieci.

Typowe konfiguracje rozdzielczych sieci SN obejmują pierścienie podzielone na sekcje, lub też struktury promieniowe (Rysunek 2.1), minimalizujące obszar wyłączenia zasilania w przypadku wystąpienia awarii [25][26]. Stacje rozdzielcze w punktach węzłowych stanowią optymalne miejsca instalacji PMU [27][28], ze względu na możliwość pomiaru parametrów wielu linii jednym urządzeniem oraz zastąpienia innych urządzeń EAZ (Elektroenergetyczna Automatyka Zabezpieczeniowa), co obniża koszty i stan skomplikowania systemu, a także zwiększa obserwowalność i możliwość sterowania siecią w czasie rzeczywistym.



Rysunek 2.1. Poglądowy schemat sieci dystrybucyjnej średniego i niskiego napięcia.

Ponieważ w wielu punktach węzłowych sieci znajdują się odpływy niskiego napięcia, korzystne może być umożliwienie zastosowania urządzeń PMU po stronie niskiego napięcia. Taka funkcjonalność może być przydatna dla linii problematycznych, w których ze względu na dużą generację mocy (np. powszechnie zainstalowane instalacje fotowoltaiczne u prosumentów) następują odchylenia napięcia [29], a co za tym idzie wskazana jest jego regulacja w czasie rzeczywistym.

Skuteczne działanie systemu nadzoru sieci elektroenergetycznej wymaga niezawodnej i bezpiecznej komunikacji [30]. Preferowane jest wykorzystanie sieci światłowodowych o wysokiej przepustowości, niskim opóźnieniu transmisji i wysokim poziomie cyberbezpieczeństwa. Zalecana jest architektura pierścieniowa RING zapewniająca redundancję [31], choć coraz częściej w praktycznych zastosowaniach stosuje się architekturę podwójnej gwiazdy [32].

System monitoringu i sterowania siecią energetyczną z wykorzystaniem urządzeń PMU generuje dużą ilość danych pomiarowych, które wymagają agregacji, przechowywania i analizy. Możliwe jest zastosowanie struktury hierarchicznej z serwerami pośredniczącymi lub centralnego serwera. Nowoczesne technologie informatyczne umożliwiają redundantne przechowywanie i równoległe przetwarzanie danych [33].

Wdrożenie systemu monitoringu sieci elektroenergetycznej opartego o PMU wiąże się z pewnymi wyzwaniami, m.in. wysokim kosztem dostępnych dotychczas urządzeń PMU, koniecznością modernizacji infrastruktury sieci komunikacyjnej, zagrożeniami cyberbezpieczeństwa i integracją z istniejącymi systemami EAZ.

Systemy monitoringu z PMU oferują szereg korzyści związanych z eksploatacją sieci rozdzielczych, takich jak:

- poprawa widoczności i kontroli sieci w czasie rzeczywistym,
- zwiększenie stabilności i bezpieczeństwa pracy sieci,
- ułatwienie integracji odnawialnych źródeł energii,
- rozwój inteligentnych sieci elektroenergetycznych.

Pojedyncze urządzenie PMU dostarczające jednocześnie (w danej chwili czasu) 6 synchronofazorów generuje 13,4 GB danych miesięcznie, przy założeniu 25 pomiarów na sekundę i przechowywaniu danych pomiarowych jako 32-bitowych liczb zmiennoprzecinkowych. Szacowana liczba zainstalowanych PMU w sieciach SN/nn może wynosić od kilku (np. w zakładach przemysłowych) do nawet kilkuset w przypadku dużych aglomeracji miejskich. Przy założeniu, że dane agregowane są ze 100 urządzeń PMU, w ciągu miesiąca przybędzie około 1,36 TB danych. Wskazane jest ich przechowywanie przez okres nawet kilku lat do celów analitycznych. Stwarza to konieczność zastosowania infrastruktury informatycznej o odpowiedniej strukturze, zapewniającej dostateczną przepustowość łączy, pojemność systemów przechowywania danych oraz moc obliczeniową do ich przetwarzania.

Pomimo istniejących wyzwań, wdrożenie systemów PMU jest uzasadnione ze względu na ich potencjał w zakresie poprawy efektywności i bezpieczeństwa dystrybucji energii elektrycznej.

2.2. Wymagania normy IEC/IEEE 60255-118-1:2018.

Norma IEC/IEEE 60255-118-1:2018 jest jedynym dokumentem standaryzacyjnym, dotyczącym pomiarów synchronizacyjnych i urządzeń typu PMU przeznaczonych dla elektroenergetyki. Porusza ona wiele aspektów związanych z PMU, począwszy od samej definicji synchronizatora, poprzez zagadnienia związane z dokładnością pomiarów, testowaniem urządzenia, a skończywszy na propozycjach algorytmów estymacji synchronizatora.

Według normy synchronizator jest wektorem sygnału fizycznego (np. prądu, napięcia), wyznaczonym w ściśle określonym czasie (posiadający stempel czasowy), stosowanym w monitorowaniu sieci elektroenergetycznych. Zawiera w sobie informacje o amplitudzie, fazie i czasie mierzonego sygnału. Jeżeli mierzony sygnał jest sygnałem sinusoidalnym:

$$x(t) = X_m \cos(\theta(t)) + D(t), \quad (1)$$

gdzie:

t - jest czasem, który przyjmuje wartość 0 dla pełnej sekundy czasu UTC,

X_m - jest amplitudą sygnału sinusoidalnego,

θ - jest kątem sygnału sinusoidalnego w radianach,

D - jest zakłóceniem zawierającym m.in. harmoniczne, szum, składową stałą i zakłócenia spoza pasma pomiarowego PMU,

a kąt synchronizatora zdefiniowany jest jako różnica pomiędzy aktualną pozycją kątową mierzonego sygnału $\theta(t)$ i fazą sygnału sinusoidalnego o częstotliwości nominalnej f_0 :

$$\phi(t) = \theta(t) - 2\pi f_0 t, \quad (2)$$

to wartość mierzona synchronizatora jest liczbą zespoloną, którą można przedstawić w postaci współrzędnych prostokątnych:

$$X(t) = (X_r(t), X_i(t)), \quad (3)$$

gdzie część rzeczywistą (X_r) i urojoną (X_i) można zapisać jako:

$$X_r(t) = \frac{X_m(t)}{\sqrt{2}} \cos(\phi(t)), \quad (4)$$

$$X_i(t) = \frac{X_m(t)}{\sqrt{2}} \sin(\phi(t)). \quad (5)$$

Dla tak zdefiniowanego synchronizatora, norma definiuje błąd TVE (ang. *Total Vector Error*) za pomocą wyrażenia:

$$TVE(n) = \sqrt{\frac{(\hat{X}_r(n) - X_r(n))^2 + (\hat{X}_i(n) - X_i(n))^2}{(X_r(n))^2 + (X_i(n))^2}}, \quad (6)$$

gdzie:

$\hat{X}_r(n), \hat{X}_i(n)$ - oznaczają część całkowitą i urojoną synchronfatora pochodzącego z PMU obliczona dla czasu n ,

$X_r(n), X_i(n)$ - oznaczają część całkowitą i urojoną synchronfatora referencyjnego obliczona dla czasu n ,

n - oznacza numer synchronfatora reprezentujący czas przypisany do synchronfatora.

Najszerzej poruszonym w normie IEC/IEEE 60255-118-1:2018 aspektem urządzeń PMU jest dokładność pomiarów. Autorzy normy zdefiniowali szereg testów dokładności pomiarów realizowanych przez PMU w stanach ustalonych i nieustalonych. Dla zaprojektowanego prototypu urządzenia PMU, czyli klasy zabezpieczeniowej, generującego 50 pomiarów na sekundę, norma ta określa limity błędów TVE dla poszczególnych typów testów, co przedstawiono w tabelach 2.1 i 2.2.

Tabela 2.1. Maksymalna wartość TVE dla testów w stanach ustalonych dla urządzeń PMU klasy zabezpieczeniowej.

Lp.	Definicja testu	Maksymalny TVE
1.	Test w stanie ustalonym w przedziale częstotliwości 48-52 Hz	1%
2.	Test w stanie ustalonym w przedziale wartości skutecznej napięcia 80%-120% względem nominalnej.	1%
3.	Test w stanie ustalonym w przedziale wartości skutecznej prądu w przedziale 10%-200% względem nominalnej.	1%
4.	Test z udziałem zakłóceń harmoniczných dla sygnału zawierającego 1% zakłóceń do 50-tej harmonicznej.	1%
5.	Test z udziałem 10% zakłóceń spoza pasma pomiarowego i częstotliwości od 0 do 100 Hz.	nie wymagany

Tabela 2.2. Maksymalna wartość TVE lub RMS (ang. Root Mean Square) dla testów w stanach dynamicznych dla urządzeń PMU klasy zabezpieczeniowej.

Lp.	Definicja testu	Błąd maksymalny
1.	Test z modulacją amplitudy w zakresie od 80% do 120% wartości nominalnej.	3% TVE
2.	Test z modulacją częstotliwości w zakresie od 0,1 Hz do 2 Hz.	3% TVE
3.	Test przy narastającej i opadającej częstotliwości podstawowej z prędkością ± 1 Hz/s w zakresie ± 2 Hz względem częstotliwości nominalnej.	1% TVE
4.	Test dla ± 10 -cio procentowego skoku amplitudy	5% RMS
5.	Test dla ± 10 -cio procentowego skoku fazy	5% RMS

Norma definiuje także wymagania dla urządzeń PMU klasy pomiarowej. Typy testów są dla tych urządzeń identyczne jak dla klasy zabezpieczeniowej, jednakże różnią się pasmem pomiarowym, limitem błędów oraz zależnościami czasowymi. Dla urządzeń klasy pomiarowej norma poszerza pasmo pomiarowe oraz zwiększa wymagania co do błędu, natomiast mniej rygorystycznie podchodzi do zależności czasowych. Limity błędów dla poszczególnych typów testów, dla urządzeń PMU klasy pomiarowej, przedstawiono w tabelach 2.3 i 2.4.

Tabela 2.3. Maksymalna wartość TVE dla testów w stanach ustalonych dla urządzeń PMU klasy pomiarowej.

Lp.	Definicja testu	Maksymalny TVE
1.	Test w stanie ustalonym w przedziale częstotliwości 45-55 Hz	1%
2.	Test w stanie ustalonym w przedziale wartości skutecznej napięcia 10%-120% względem nominalnej.	1%
3.	Test w stanie ustalonym w przedziale wartości skutecznej prądu w przedziale 10%-200% względem nominalnej.	1%
4.	Test z udziałem zakłóceń harmoniczných dla sygnału zawierającego 10% zakłóceń do 50-tej harmonicznej.	1%
5.	Test z udziałem 10% zakłóceń spoza pasma pomiarowego i częstotliwości od 0 do 100 Hz.	1,3%

Tabela 2.4. Maksymalna wartość TVE lub RMS dla testów w stanach dynamicznych dla urządzeń PMU klasy pomiarowej.

Lp.	Definicja testu	Błąd maksymalny
1.	Test z modulacją amplitudy w zakresie od 80% do 120% wartości nominalnej.	3% TVE

2.	Test z modulacją częstotliwości w zakresie od 0,1 Hz do 2 Hz.	3% TVE
3.	Test przy narastającej i opadającej częstotliwości podstawowej z prędkością ± 1 Hz/s w zakresie ± 5 Hz względem częstotliwości nominalnej.	1% TVE
4.	Test dla ± 10 -cio procentowego skoku amplitudy	10% RMS
5.	Test dla ± 10 -cio procentowego skoku fazy	10% RMS

Przyjęto, że zaprojektowane i opracowane urządzenie PMU będzie musiało spełnić wymagania analizowanej normy dla klasy zabezpieczeniowej.

3. Urządzenie PMU

3.1. Ogólna architektura urządzenia

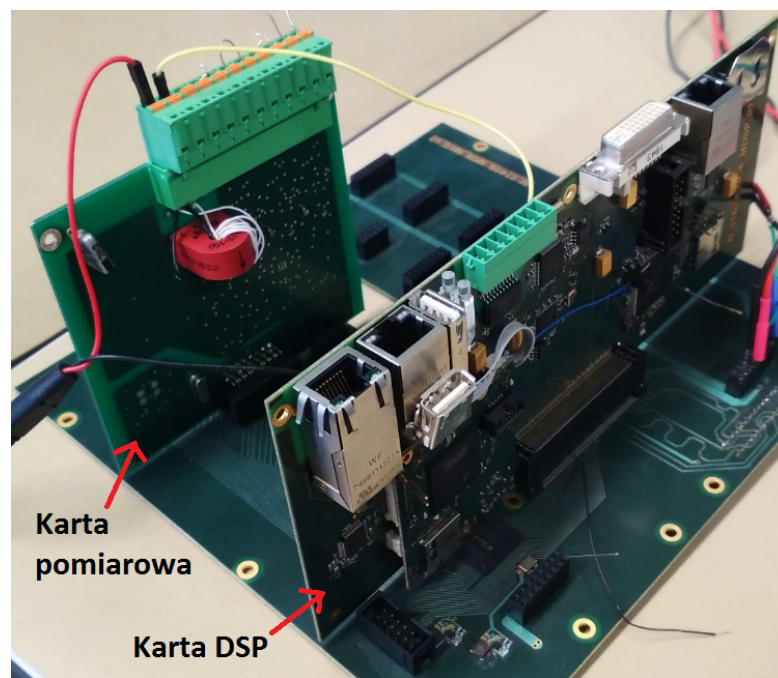
W ramach pracy opracowano prototyp modułowego, skalowalnego urządzenia PMU, dedykowanego do zastosowania w sieciach średnich i niskich napięć (Rysunek 3.1) [34] [35]. Każdy z modułów może być opcjonalnie instalowany w urządzeniu w postaci montowanej w odpowiednim gnieździe karty. Budowa urządzenia uwzględnia specyfikę urządzeń zabezpieczeniowych stosowanych w sieciach elektroenergetycznych średniego napięcia i jego zastosowanie w miejscach węzłowych. Opracowane urządzenie PMU umożliwia realizację pomiarów zarówno po stronie średniego jak i niskiego napięcia.



Rysunek 3.1. Widok frontu proponowanego PMU z widocznymi kartami pomiarowymi.

Każda karta pomiarowa (rysunek 3.2) zastosowana w zaprojektowanym urządzeniu PMU obsługuje trzy pomiary prądów bądź napięć. Karty pomiarowe prądowe są dostosowane do współpracy z przetwornikami prądowymi pracującymi na zasadzie cewki

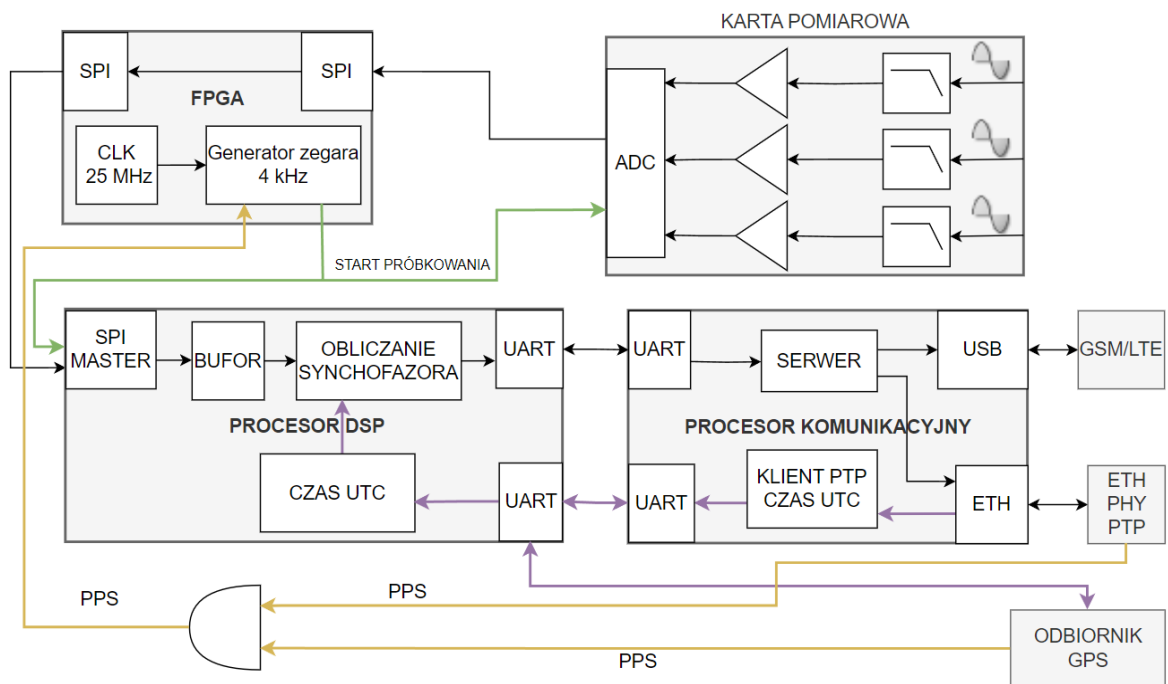
Rogowskiego [36][37], natomiast karty pomiarowe napięciowe dostosowane są do współpracy z rezystancyjnymi sensorami napięciowymi [38], bądź są przystosowane do pomiaru napięcia 230 V. Urządzenie jest w stanie obsłużyć trzy karty prądowe, jedną napięciową oraz cztery karty wejść i wyjść dwustanowych. Ponadto, urządzenie może zostać wyposażone w kartę do komunikacji światłowodowej, zgodnej ze standardem HSR/PRP (ang. *High-availability Seamless Redundancy/Parallel Redundancy Protocol*), oraz w modem GSM/LTE (fr. *Groupe Spécial Mobile*, ang. *Long Term Evolution*). Oprócz funkcji obliczania synchrofazorów urządzenie może również zostać rozbudowane o typowe algorytmy kontrolno-zabezpieczeniowe, umożliwiające zdalne sterowanie łącznikami oraz realizację zabezpieczeń, typowych dla urządzeń EAZ w sieci średniego napięcia, w sposób autonomiczny. Tak duże możliwości przetwarzania danych pomiarowych są możliwe dzięki widocznej na rysunku 3.2 karcie DSP (ang. *Digital Signal Processing*), zawierającej dwa procesory, jeden do obróbki danych pomiarowych, a drugi do celów komunikacyjnych.



Rysunek 3.2. Zdjęcie opracowanego i wykonanego prototypu urządzenia PMU.

Rysunek 3.3 przedstawia schemat blokowy opracowanego PMU. Sygnały wyjściowe sensorów prądu i napięcia są podłączone do wejść analogowych torów kondycjonujących,

które dostosowują poziomy napięcie i ograniczają ich pasmo, w celu zapobieżenia nakładaniu widma (ang. *spectrum aliasing*), związanego z operacją próbkowania. Przetwornik ADC, generujący próbki cyfrowe mierzonych sygnałów, taktowany jest, sygnałem pochodzącym z FPGA o częstotliwości 4 kHz, dowiązany do skali czasu UTC poprzez sygnał PPS. Sygnał PPS pochodzi albo z odbiornika GPS, bądź też z układu scalonego, realizującego warstwę fizyczną sieci Ethernet, obsługującego protokół PTP (ang. *Precision Time Protocol*). Tak pozyskane cyfrowe próbki przesyłane są poprzez łącze SPI (ang. *Serial Peripheral Interface*) do wielordzeniowego procesora DSP, gdzie są buforowane i przypisywany jest im stempel czasu. Następnie przeprowadzana jest operacja obliczania synchrofazora. Jako algorytm służący do obliczania synchrofazora, wykonywany z częstotliwością 50 Hz, przyjęto proponowany w standardzie IEC/IEEE 60255-118-1:2018 splot dyskretny w dziedzinie czasu z filtracją dolnoprzepustową. Obliczone synchrofazory wysyłane są poprzez łącze UART (ang. *Universal Asynchronous Receiver-Transmitter*) do procesora komunikacyjnego, gdzie zaimplementowano serwer danych, który przesyła synchrofazory do systemu agregacji poprzez łącze Ethernetowe, bądź modem GSM/LTE.

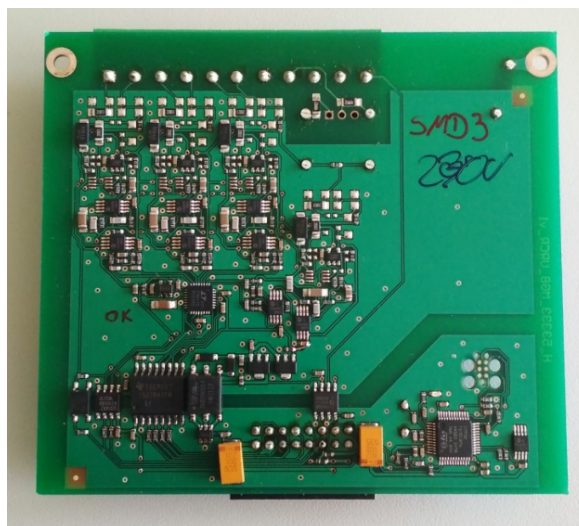


Rysunek 3.3. Schemat blokowy zaprojektowanego, autorskiego urządzenia PMU.

Prace badawcze zrealizowane w trakcie opracowywania prototypu PMU pozwoliły na przygotowanie zgłoszenia patentowego numer P.441827, które jest w trakcie rozpatrywania przez Urząd Patentowy. Zgłoszenie to dotyczy systemu przetwarzania informacji o czasie w projektowanym urządzeniu. Przedmiotem wynalazku jest urządzenie do zbierania i przetwarzania próbek cyfrowych sygnału analogowego z synchronizacją momentu próbkowania do sygnału zewnętrznego, możliwe do zastosowania w urządzeniach pomiarowych dla elektroenergetyki, a zwłaszcza w synchrofazorowym urządzeniu pomiarowym. Przedmiot zgłoszenia patentowego obejmuje pełen proces przetwarzania czasu w urządzeniu, od pozyskania czasu i wzorca częstotliwości w postaci sygnału PPS, aż do wytworzenia sygnału startu próbkowania, który jest zsynchronizowany czasowo i częstotliwościowo z czasem UTC.

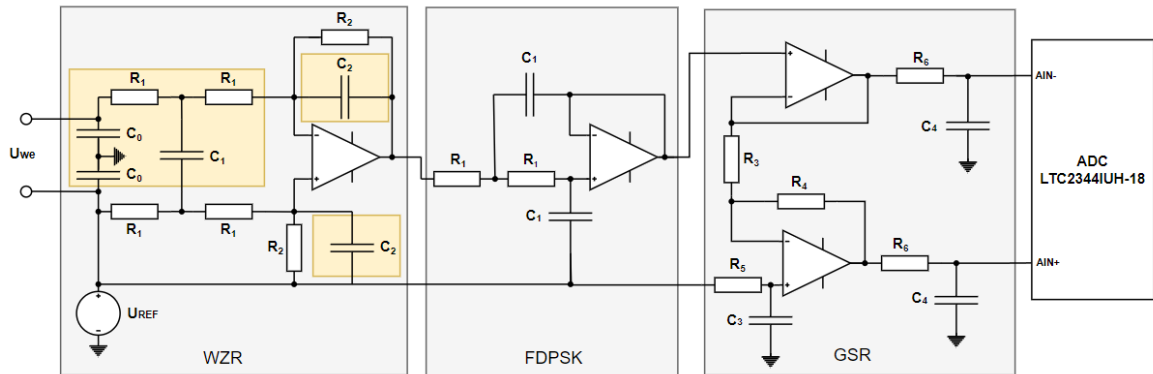
3.2. Moduły pomiaru prądu i napięcia

W ramach pracy opracowano dwa typy modułów pomiarowych, jeden do pomiaru prądu, drugi do pomiarów napięcia (Rysunek 3.4). Aby spełnić założenia elastyczności zastosowania opracowanego PMU w sieciach SN i nn, przewidziano dwie konfiguracje modułów do pomiaru napięcia. Jedną do bezpośredniego pomiaru napięcia 230 V, drugą do pomiaru napięcia średniego z wykorzystaniem sensorów napięcia małej mocy. Pomiar prądu wykonywany za pomocą cewki Rogowskiego może być stosowany w obydwu typach sieci (bez modyfikacji modułu).



Rysunek 3.4. Zdjęcie wykonanego modułu pomiarowego.

Na potrzeby pomiaru napięć i prądów opracowano uniwersalny tor kondycjonowania sygnału analogowego (Rysunek 3.5), pochodzącego z sensora pomiarowego. Docelowe dostosowanie toru do konkretnego typu sensora odbywa się na etapie montażu elementów na druku PCB (ang. *Printed Circuit Board*).



Rysunek 3.5. Uproszczony schemat elektryczny toru kondycjonowania sygnału analogowego.

Tor, przedstawiony na rysunku 3.5, składa się ze wzmacniacza różnicowego WZR, oraz filtra dolnoprzepustowego FDPSK, zrealizowanego w topologii Sallen-Key. Wzmacniacz WZR, w przypadku montażu wszystkich elementów pasywnych, dostosowany jest do współpracy z cewką Rogowskiego, natomiast w przypadku pominięcia wyróżnionych elementów tworzy układ do pomiaru napięcia. Układ do pomiaru napięcia posiada dwa warianty montażowe, dostosowujące układ do współpracy z sensorami napięcia małej mocy, bądź też do bezpośredniego pomiaru niskiego napięcia 230 V. Układ FDPSK stanowi filtr antyaliasingowy. Kończącym etapem kondycjonowania sygnału jest generacja sygnału różnicowego przez układ GSR, dostosowując sygnał do wejść przetwornika ADC. W karcie pomiarowej zastosowano przetwornik LTC2344IUH-18. Jest to 18-bitowy przetwornik typu SAR (ang. *Successive Approximation Register*) [39], próbkujący jednocześnie wszystkie cztery kanały, co jest cechą szczególnie pożądaną w urządzeniach PMU, ze względu na konieczność zachowania reżimów czasowych momentu próbkowania.

Układ przedstawiony na rysunku 3.5 posłużył do opracowania trzech typów kart pomiarowych. Pierwszy typ jest dostosowany do trójfazowego pomiaru prądów za pomocą cewek Rogowskiego, posiadających współczynnik przetwarzania wynoszący 1 mV/A. Drugi typ jest dostosowany do trójfazowego pomiaru napięcia z wykorzystaniem sensora

napięcia małej mocy o nominalnym napięciu wyjściowym wynoszącym $3,25/\sqrt{3}$ V, a typ trzeci do trójfazowego pomiaru niskiego napięcia 230 V.

3.3. Analiza częstotliwościowa analogowego toru kondycjonowania sygnału

Analogowe tory przetwarzania sygnałów z przetworników napięciowych i prądowych zostały poddane analizie ze względu na pasmo pomiarowe oraz stabilność przesunięcia fazowego. Poniżej zaprezentowano analizę dotyczącą toru pomiarowego, współpracującego z cewką Rogowskiego. Ponieważ tor przetwarzania sygnału jest podobny dla pomiaru prądu i napięcia wyniki tej analizy odnoszą się również do toru pomiaru napięcia.

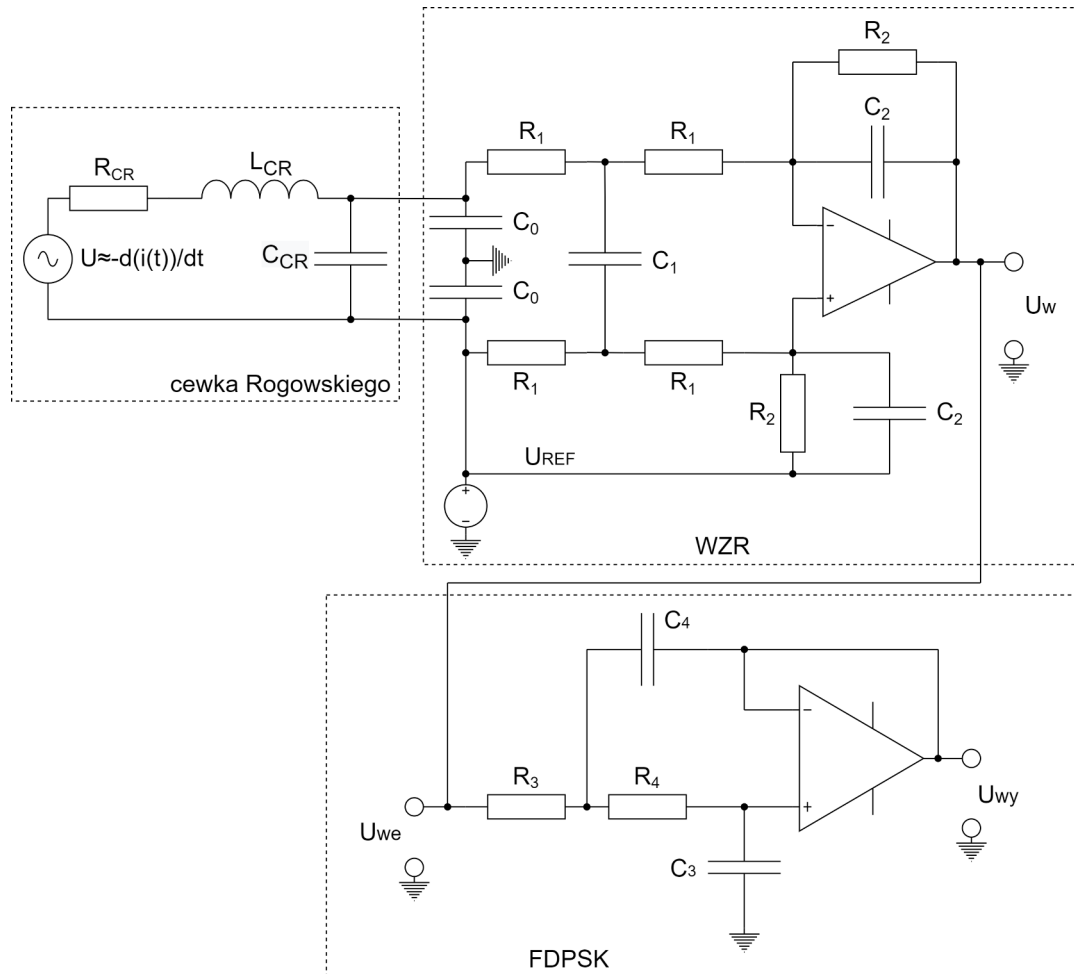
Urządzenie PMU, jako sensor prądu, wykorzystuje cewkę Rogowskiego. Napięcie wyjściowe cewki jest proporcjonalne do pochodnej prądu, a jej charakterystyka częstotliwościowa jest w postaci [40]:

$$T(f) = j \cdot 2 \cdot \pi \cdot f \cdot S \quad (7)$$

gdzie:

S jest współczynnikiem proporcjonalności zależnym od konstrukcji cewki.

Dodatkowo charakterystyka częstotliwościowa cewki jest modyfikowana przez indukcyjność własną cewki L_{CR} , rezystancję uzwojenia wtórnego R_{CR} oraz pojemność międzyzwojową C_{CR} [41][42][43][44]. Na rysunku 3.6 przedstawiono analogowy tor przetwarzania, współpracujący z cewką Rogowskiego. Obszar zaznaczony linią przerywaną reprezentuje układ zastępczy cewki, uwzględniający elementy L_{CR} , R_{CR} i C_{CR} elektrycznego układu zastępczego obwodu wtórnego cewki oraz źródło napięciowe U , które zgodnie z efektem Faraday'a, wytwarza napięcie proporcjonalne do pochodnej mierzonego prądu.



Rysunek 3.6. Schemat ideowy analogowego toru przetwarzania współpracującego z cewką Rogowskiego

Analogowy tor przetwarzania składa się ze wzmacniacza różnicowego WZR oraz filtra dolnoprzepustowego FDPSK, zrealizowanego w topologii Sallen-Key [45][46]. Obydwa te układy zapewniają odpowiednie wzmocnienie sygnału wyjściowego cewki a wspólnie tworzą dolnoprzepustowy filtr antyaliasingowy, ograniczający pasmo sygnału przed poddaniem go operacji próbkowania.

Cewka Rogowskiego uwydatnia składowe sygnału o wyższych częstotliwościach, narzucając przez to zwiększone wymagania na dolnoprzepustowy filtr antyaliasingowy, jeśli chodzi o tłumienie składowych sygnału powyżej częstotliwości Nyquista [47] (jest to częstotliwość równa połowie częstotliwości próbkowania i w tym przypadku jest równa 2 kHz). Uwzględniając, że wzmocnienie przez cewkę 40 harmonicznnej sygnału prądowego

względem harmonicznej podstawowej jest równe 32 dB oraz to, że częstotliwości powyżej częstotliwości Nyquista powinny być tłumione przynajmniej 20 dB, przyjęto tłumienie filtru antyaliasingowego dla częstotliwości 2 kHz równe 52 dB.

WZR oraz FDPSK tworzą razem 4-biegunowy dolnoprzepustowy filtr antyaliasingowy. Dwa bieguny filtra są realizowane przez wzmacniacz różnicowy WZR, a pozostałe dwa bieguny przez filtr dolnoprzepustowy FDPSK, zrealizowany w topologii Sallen-Key (Rysunek 3.6).

Transmitancja częstotliwościowa wzmacniacza różnicowego toru od źródła napięcia U do wyjścia wzmacniacza U_w WZM jest w postaci:

$$H(f) = \frac{U_w(f)}{U(f)} = \frac{R_2}{j \cdot 4 \cdot \pi \cdot f \cdot R_1^2 \cdot C_1 (2 + 2 \cdot \pi \cdot f \cdot (2 \cdot C_{CR} + C_0) (-2 \cdot \pi \cdot f \cdot L_{CR} + j \cdot R_{CR})) + 2 \cdot R_1 (2 + 2 \cdot \pi \cdot f (2 \cdot C_{CR} + C_0 + C_1) (-2 \cdot \pi \cdot f \cdot L_{CR} + j \cdot R_{CR})) + 2 \cdot \pi \cdot f \cdot L_{CR} + j \cdot R_{CR}} \quad (8)$$

Wyrażenie (8) ma dość złożoną postać, co wiąże się w dużej mierze z elementami $R_{CR} = 800 \Omega$, $L_{CR} = 0,03 \text{ H}$ i $C_{CR} = 50 \text{ pF}$, elektrycznego układu zastępczego obwodu wtórnego cewki Rogowskiego. Częstotliwość rezonansowa tego obwodu, równa 130 kHz, znajduje się znacznie powyżej częstotliwości Nyquista 2 kHz. Wyrażenie (8) można więc uprościć przyjmując $R_{CR} = 0 \Omega$, $L_{CR} = 0 \text{ H}$ i $C_{CR} = 0 \text{ F}$ (oraz $C_0 = 0 \text{ F}$, C_0 jest elementem opcjonalnym) a następnie zweryfikować, po wyznaczeniu wartości R_1 , R_2 , C_1 , C_2 , czy to pominięcie było uzasadnione.

Przyjmując więc, że $R_{CR} = 0 \Omega$, $L_{CR} = 0 \text{ H}$ i $C_{CR} = 0 \text{ F}$, transmitancja $H(f)$ upraszcza się do wyrażenia:

$$H(f) = \frac{U_w(f)}{U(f)} = U_{REF} - \frac{R_2}{2 R_1 (1 + j \cdot 2 \cdot \pi \cdot f \cdot R_1 \cdot C_1) (1 + j \cdot 2 \cdot \pi \cdot f \cdot R_2 \cdot C_2)}. \quad (9)$$

Z kolei transmitancja filtra FDPSK przedstawia się wyrażeniem:

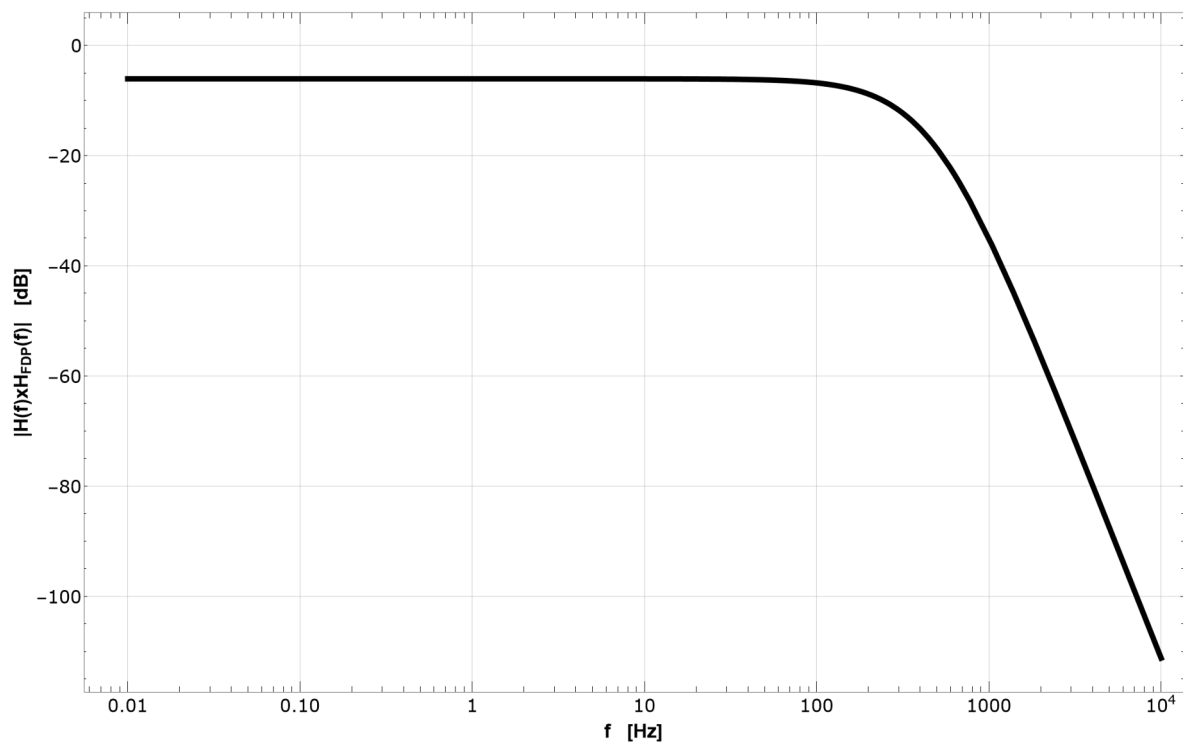
$$H_{FDPSK}(f) = \frac{U_{wy}(f)}{U_{we}(f)} = \frac{1}{-4 \pi^2 \cdot f^2 \cdot R_3 \cdot C_3 \cdot R_4 \cdot C_4 + j \cdot 2 \cdot \pi \cdot f \cdot R_3 \cdot C_3 + j \cdot 2 \cdot \pi \cdot f \cdot R_4 \cdot C_4 + 1}, \quad (10)$$

które przy spełnieniu warunku $R_3 = R_4$ i $C_3 = C_4$ upraszcza się do postaci:

$$H_{FDPSK}(f) = \frac{U_{wy}(f)}{U_{we}(f)} = \frac{1}{(1 + j \cdot 2 \cdot \pi \cdot f \cdot R_3 \cdot C_3)^2} \quad (11)$$

Korzystając z wyrażen (9) i (11) zaprojektowano charakterystyki częstotliwościowe transmitancji $H(f)$ i $HF_{DPSK}(f)$ w ten sposób, aby tłumienie składowych sygnału dla częstotliwości Nyquista 2 kHz było równe 52 dB, w stosunku do tłumienia dla składowej 50 Hz. Wyznaczone wartości elementów toru są odpowiednio równe $R_1 = R_2 = R_3 = R_4 = 33 \text{ k}\Omega$, $C_1 = C_2 = C_3 = C_4 = 10 \text{ nF}$. Porównując te wartości z wartościami elementów L_{CR} , R_{CR} i C_{CR} można stwierdzić, że w zakresie częstotliwości do 2 kHz wpływ C_{CR} , L_{CR} i R_{CR} na charakterystykę częstotliwościową analogowego toru przetwarzania sygnału prądowego jest do pominięcia.

Charakterystyka częstotliwościowa transmitancji całego toru analogowego, będąca iloczynem $H(f)HF_{DPSK}(f)$ została przedstawiona na rysunku 3.7.

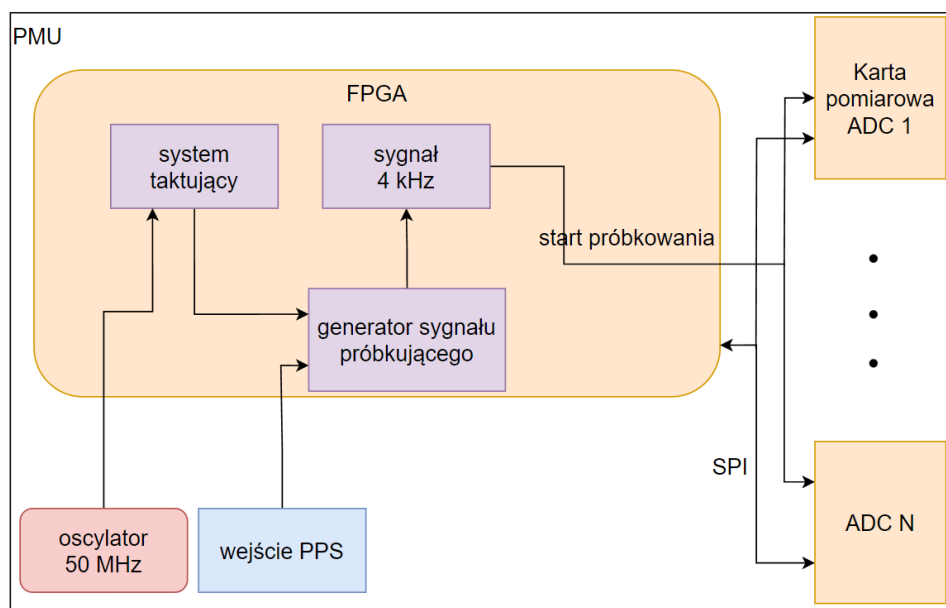


Rysunek 3.7. Charakterystyka częstotliwościowa analogowego toru przetwarzania sygnału wyjściowego cewki Rogowskiego

Zaprojektowany analogowy tor przetwarzania sygnału wyjściowego cewki Rogowskiego poddano analizie ze względu na stałość przesunięcia fazy w zależności od stałości wartości elementów tworzących ten tor. W skonstruowanym układzie zastosowano wysokostabilne rezystory o współczynniku temperaturowym nie większym ± 25 ppm/ $^{\circ}\text{C}$. W zakresie temperatur pracy urządzenia od 0°C do 40°C wartości tych rezystorów nie zmieniają się więcej niż o 0,1%. Zastosowano również kondensatory wysokostabilne klasy 1, których zmiana pojemności w zakresie temperatur $\langle 0^{\circ}\text{C}, 40^{\circ}\text{C} \rangle$ nie przekracza 0,1%. Przy takich parametrach temperaturowych elementów analogowego toru przetwarzania, analiza wykazała, że oczekiwana wartość zmiany przesunięcia fazy nie przekracza 0,02 stopnia kąтового, co odpowiada przesunięciu na osi czasu równym 1,1 mikrosekundy.

3.4. Generacja sygnału próbkującego

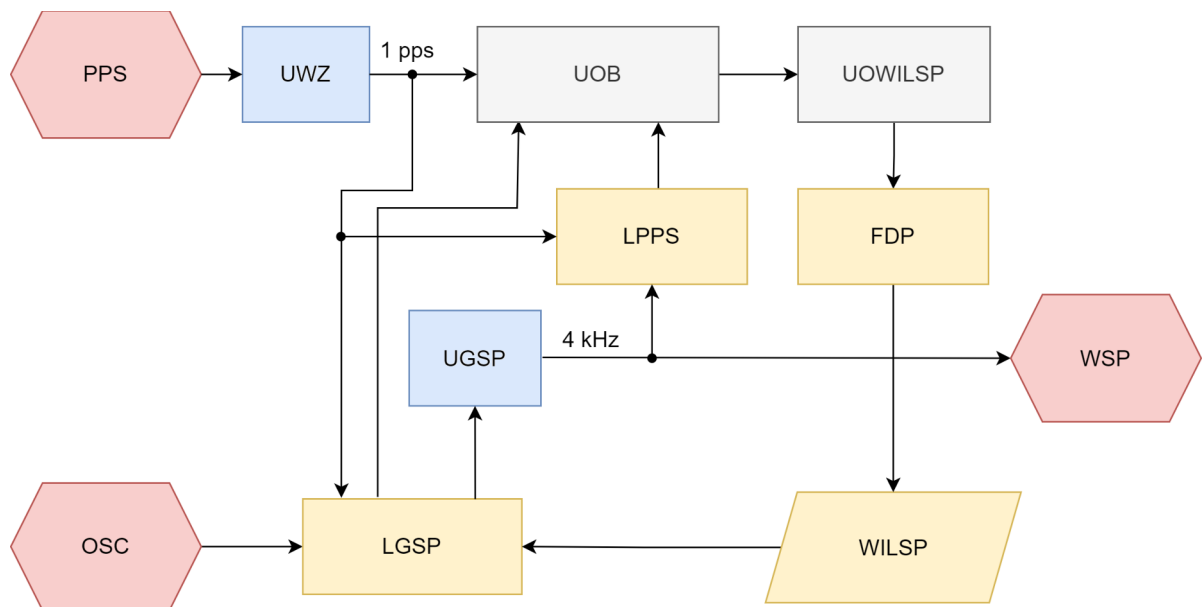
Dowiązanie operacji próbkowania do skali czasu UTC odbywa się za pomocą sygnału PPS podłączonego do układu FPGA, znajdującego się w module/karcie DSP. W układzie FPGA zaimplementowano autorski algorytm generacji sygnału próbkującego 4 kHz, który wyznacza momenty pobierania próbek sygnałów prądowych i napięciowych w przetwornikach ADC (Rysunek 3.8).



Rysunek 3.8. Schemat blokowy układu generowania sygnału próbkującego w PMU.

Schemat blokowy ilustrujący zasadę działania algorytmu generacji sygnału 4 kHz w układzie FPGA przedstawiono na rysunku 3.9. Impulsy sygnału 4 kHz są generowane

przez układ UGSP w takt przepelniania licznika LGPS, który zwiększa swój stan o liczbę zapisaną w rejestrze WILSP z każdym taktem generatora kwarcowego 50 MHz. Wartość zapisana w WILSP jest wyznaczana w układzie sprzężenia zwrotnego w taki sposób, aby średnia liczba okresów sygnału 4 kHz pomiędzy kolejnymi impulsami sygnału 1 PPS była równa 4000. Ponadto licznik LGPS jest zerowany impulsami 1 PPS w celu dowiązania zboczy do pełnej sekundy. Pętla sprzężenia zwrotnego obejmuje licznik LPPS (który zlicza impulsy sygnału 4 kHz między kolejnymi impulsami 1 PPS), układ obliczania błędu UOB, układ UOWILSP (wyznaczający wartość początkową licznika LGPS), cyfrowy filtr dolnoprzepustowy FDP oraz układ WILSP (zapamiętujący wartość przyrostu licznika LGPS). Charakterystyka częstotliwościowa filtra FDP została dobrana w ten sposób, aby zapewnić stabilność pętli sprzężenia zwrotnego.



Rysunek 3.9. Schemat blokowy ilustrujący działanie algorytmu generacji sygnału próbkującego synchronizowanego sygnałem PPS, zaimplementowanego w FPGA.

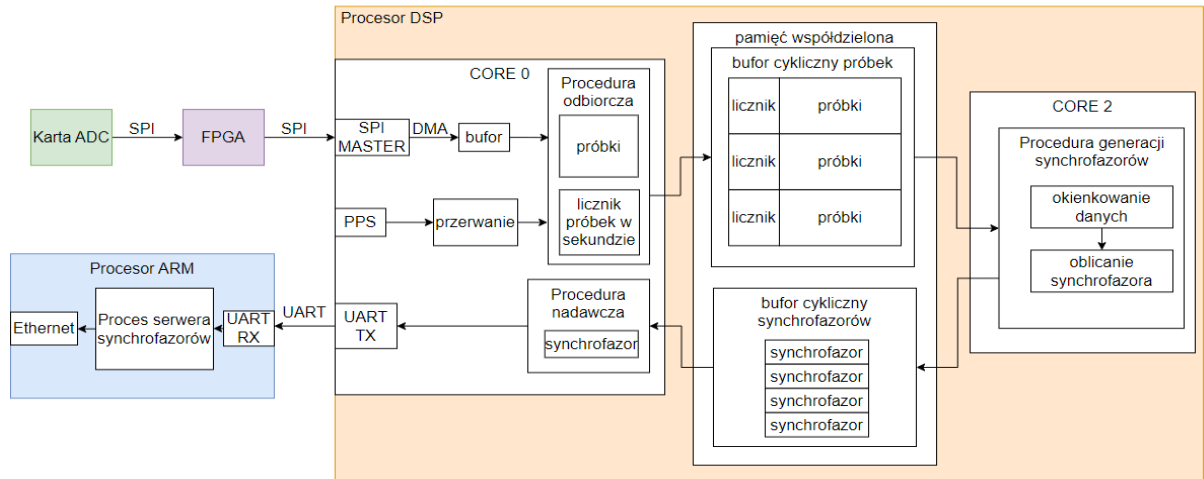
Rozwinięcie skrótów użytych na schemacie blokowym (nazwy własne):

- UWZ – układ wykrywania zbocza,
- LGSP – licznik generatora sygnału prostokątnego,
- UGSP – układ generatora sygnału prostokątnego,
- LPPS – licznik PPS, liczący liczbę sygnałów prostokątnych w czasie 1 sekundy,
- UOB – układ obliczania błędu,

- UOWILSP – układ obliczania wartości przyrostu licznika LGSP,
- WILSP – układ zapamiętujący wartość przyrostu licznika LGSP,
- WSP – wyjście sygnału prostokątnego o częstotliwości 4 kHz,
- PPS – wejście sygnału PPS,
- OSC – oscylator kwarcowy 50 MHz.

3.5. Opis oprogramowania PMU

Urządzenie PMU zawiera 2 procesory. Pierwszym jest procesor DSP ADSPSC58X, odpowiedzialny za obliczanie synchronofazorów. Procesor ten posiada trzy rdzenie. Rdzeń o numerze 0 odpowiedzialny jest za odbiór próbek z kart ADC. Procedura odbiorcza pobiera próbki z bufora SPI i umieszcza je w buforze cyklicznym, umieszczonym w pamięci współdzielonej, dodatkowo numerując próbki w celu zachowania informacji o czasie próbkowania. Licznik próbek jest zerowany sygnałem PPS, który pochodzi z odbiornika GPS, bądź też z układu scalonego realizującego warstwę fizyczną sieci Ethernetowej i protokołu PTP. Tak zbuforowane dane odbierane są przez procedurę generacji synchronofazorów, działającą na rdzeniu nr 2. Procedura generacji synchronofazorów składa się z dwóch etapów. Pierwszym etapem jest oknowanie danych, w którym program czeka na wypełnienie się odpowiednio długiego bufora aktualnych danych pomiarowych. Po wypełnieniu okna pomiarowego obliczany jest synchronofazor. Wynik obliczeń zapisywany jest w pamięci współdzielonej, w buforze cyklicznym synchronofazorów. Stamtąd wyniki przekazywane są do procedury nadawczej, działającej na rdzeniu nr 0. Procedura ta wysyła synchronofazory poprzez łącze komunikacyjne UART do drugiego procesora o architekturze ARM (ang. Advanced RISC Machine), działającego pod kontrolą systemu operacyjnego Linux. W procesorze tym zaimplementowano oprogramowanie serwera synchronofazorów, zgodnie z protokołem opisanym w normie IEC/IEEE 60255-118-1:2018, udostępniające dane systemowi nadrzędnemu poprzez łącze Ethernetowe. Na rysunku 3.10 przedstawiono schemat blokowy oprogramowania zaimplementowanego w opracowanym, autorskim urządzeniu PMU.



Rysunek 3.10. Schemat blokowy oprogramowania zaimplementowanego w urządzeniu PMU.

3.5.1 Całkowanie danych pochodzących z kart pomiarowych prądowych

W ramach pracy doktorskiej zaprojektowano również algorytm całkowania danych pomiarowych, pochodzących z sensorów prądowych, pracujących na zasadzie cewki Rogowskiego. Sensory te charakteryzują się tym, że na swoim wyjściu wytwarzają sygnał napięciowy, który jest proporcjonalny do pochodnej prądu. Z tego powodu do odtworzenia sygnału prądowego w urządzeniu konieczne jest scałkowanie sygnału z sensora. Można to zrobić na etapie kondycjonowania sygnału w analogowym torze pomiarowym przed jego próbkowaniem, bądź na dalszym etapie cyfrowego przetwarzania sygnału. Wybraną metodą całkowania jest metoda oparta na cyfrowej filtracji sygnału filtrem dolnoprzepustowym, typu IIR (ang. *Infinite Impulse Response*), o charakterystyce częstotliwościowej dobranej tak, aby kompensować charakterystykę częstotliwościową cewki Rogowskiego [48]. Zaprojektowany filtr jest filtrem IIR pierwszego rzędu o transmitancji:

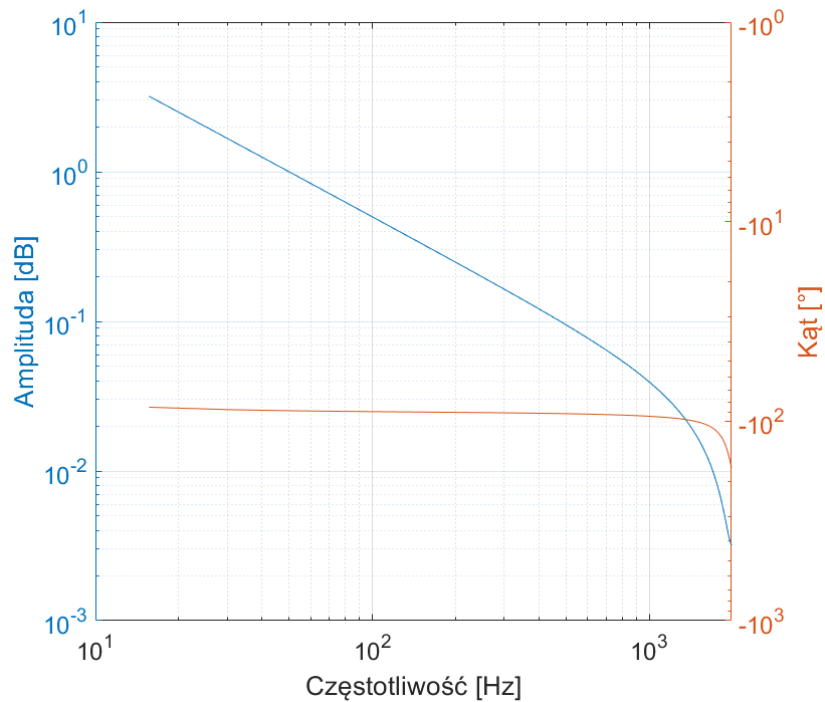
$$H(z) = \frac{b_0 + b_1 z^{-1}}{a_0 + a_1 z^{-1}}, \quad (12)$$

gdzie:

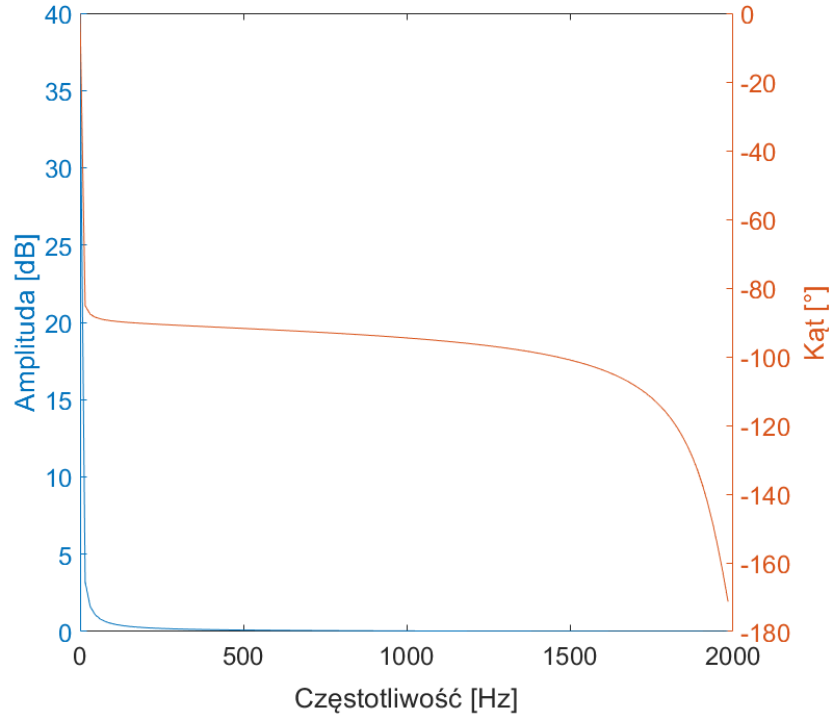
$$a_0=1 \quad a_1=-0,9979 \quad b_0=0,0361 \quad b_1=0,0424.$$

Charakterystykę amplitudową i fazową filtru przedstawiono na rysunkach od 3.11 do 3.13. Filtr poddano optymalizacji, której celem było osiągnięcie wzmocnienia

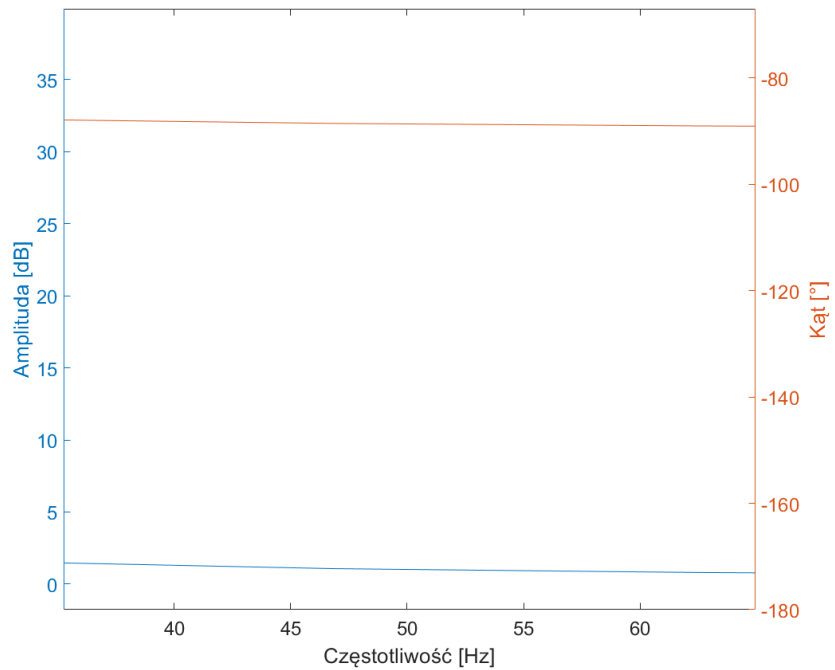
amplitudowego dla częstotliwości 50 Hz, wynoszącego 1, i malejącego liniowo dla wyższych częstotliwości, w celu kompensacji charakterystyki cewki Rogowskiego. Drugim optymalizowanym parametrem było przesunięcie kątowe, które powinno wynosić -90 stopni w jak najszerszym przedziale częstotliwości, ze szczególnym uwzględnieniem pasma pomiarowego PMU.



Rysunek 3.11. Charakterystyka amplitudowa i fazowa filtra dolnoprzepustowego o nieskończonej odpowiedzi impulsowej w skali logarytmicznej.

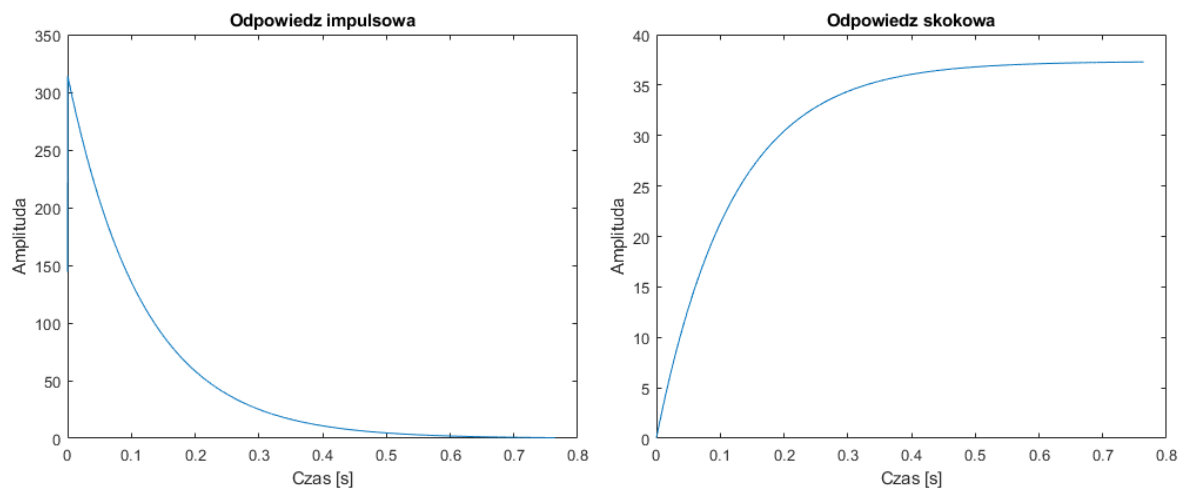


Rysunek 3.12. Charakterystyka amplitudowa i fazowa filtra dolnoprzepustowego o nieskończonej odpowiedzi impulsowej w skali liniowej.



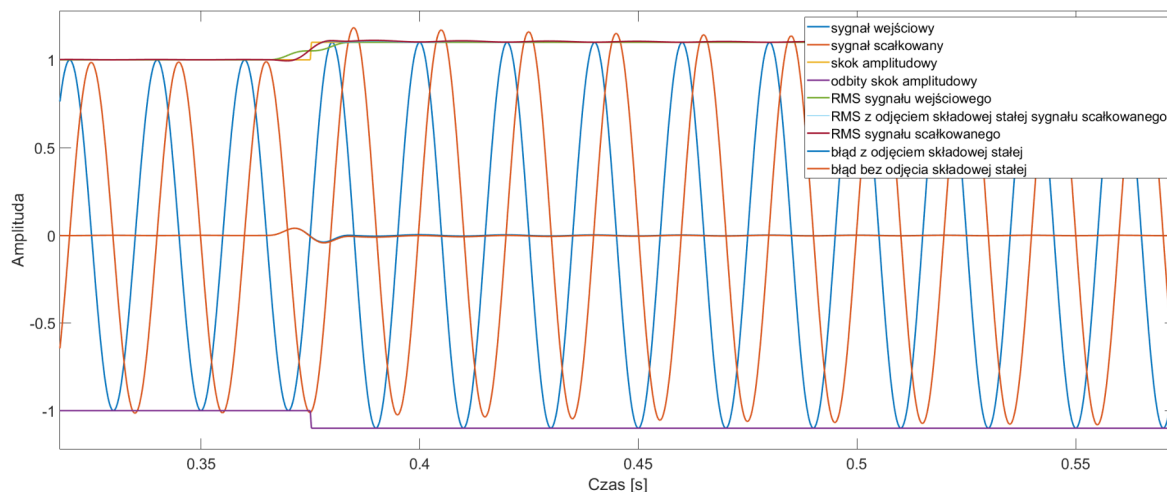
Rysunek 3.13. Charakterystyka amplitudowa i fazowa filtra w zakresie częstotliwości będących w paśmie pomiarowym PMU.

Ponieważ norma IEC/IEEE 60255-118-1:2018 narzuca wymagania na dokładność pomiaru w stanach dynamicznych, w tym na skokową zmianę amplitudy mierzonego sygnału prądowego lub napięciowego, zbadano odpowiedź impulsową i skokową zaprojektowanego filtra (Rysunek 3.14). Odpowiedź impulsowa świadczy o tym, że jest to filtr stabilny. Po wystąpieniu impulsu nie występują oscylacje z narastającą amplitudą. Amplituda sygnału poprawnie wygasa do zera w czasie około 0,7 sekundy. Trudno jest jednak na podstawie otrzymanej odpowiedzi skokowej wywnioskować wprost, czy tor pomiarowy z zaprojektowanym filtrem spełni wymagania standardu w przypadku pomiaru skokowej zmiany amplitudy sygnału sinusoidalnego o częstotliwości 50 Hz.



Rysunek 3.14. Odpowiedź impulsowa i skokowa zaprojektowanego filtra dolnoprzepustowego IIR.

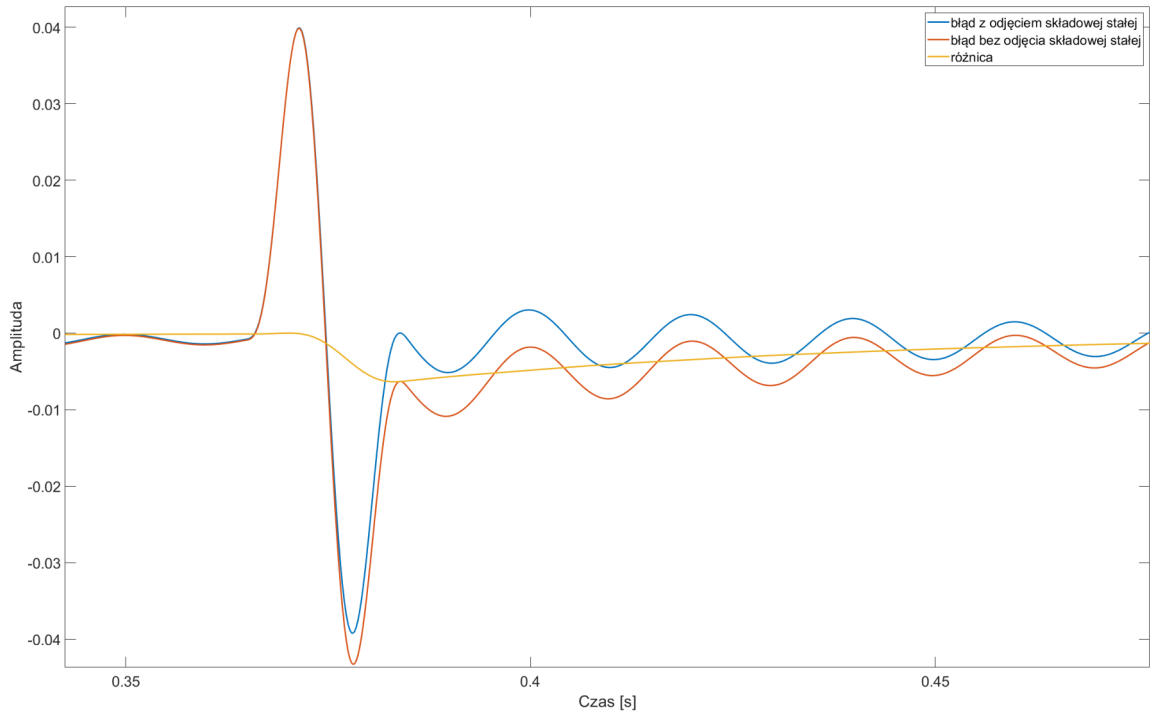
Aby zbadać poruszone wyżej zagadnienie zasymulowano 10-cio procentową skokową zmianę amplitudy sygnału sinusoidalnego o częstotliwości 50 Hz i znormalizowanej amplitudzie 1. Sygnał ten poddano filtracji opracowanym filtrem IIR. Następnie obliczono wartość skuteczną sygnału dla każdej próbki z oknem o długości 80 próbek, przesuwanym o 1 próbkę. Na podstawie wartości skutecznej obliczono błąd, który wprowadza filtr całkujący dla przypadku z odejmowaniem składowej stałej sygnału oraz dla przypadku bez odejmowania tej składowej. Wszystkie wspomniane przebiegi przedstawiono na rysunku 3.15.



Rysunek 3.15. Symulacja całkowania sygnału sinusoidalnego o częstotliwości 50 Hz podczas skoku amplitudy.

Na podstawie przeprowadzonych badań symulacyjnych stwierdzono, że względny maksymalny błąd wartości skutecznej wynosi odpowiednio -0,039 i -0,043, co stanowi około 5,5% sygnału. Natomiast maksymalna różnica błędów pomiaru pomiędzy tymi algorytmami wynosi -0,00636, co stanowi około 0,8153% względem sygnału wejściowego. Zatem zaproponowany algorytm całkujący spełnia wymagania standardu zarówno dla klasy pomiarowej, jak i zabezpieczeniowej.

Zastosowanie algorytmu całkującego z odejmowaniem składowej stałej, obliczonej dla każdego okna pomiarowego, jest korzystne ze względu na wartość błędów. Zmniejsza się wtedy bowiem błąd oszacowania wartości skutecznej po skoku amplitudy, co zaprezentowano na rysunku 3.16.

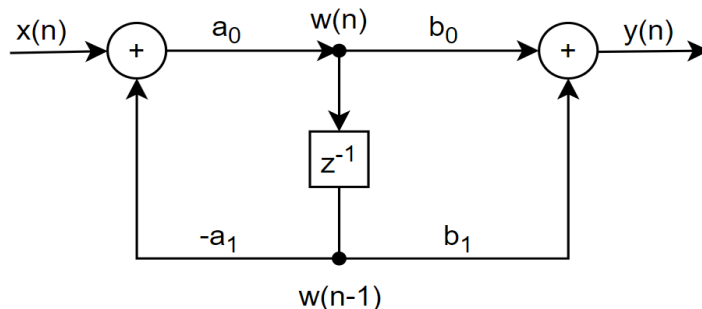


Rysunek 3.16. Wykres błęd oszacowania wartości skutecznej z odejmowaniem składowej stałej i bez oraz różnica pomiędzy błędami.

W celu wykorzystania opracowanego filtra całkującego w urządzeniu PMU, został on zaimplementowany w procesorze DSP, z wykorzystaniem języka C. Do implementacji użyto formy bezpośredniej drugiej [49], według wzoru (13):

$$\begin{aligned} w[n] &= a_0 x[n] - a_1 w[n-1] \\ y[n] &= b_0 w[n] + b_1 w[n-1] \end{aligned} \quad (13)$$

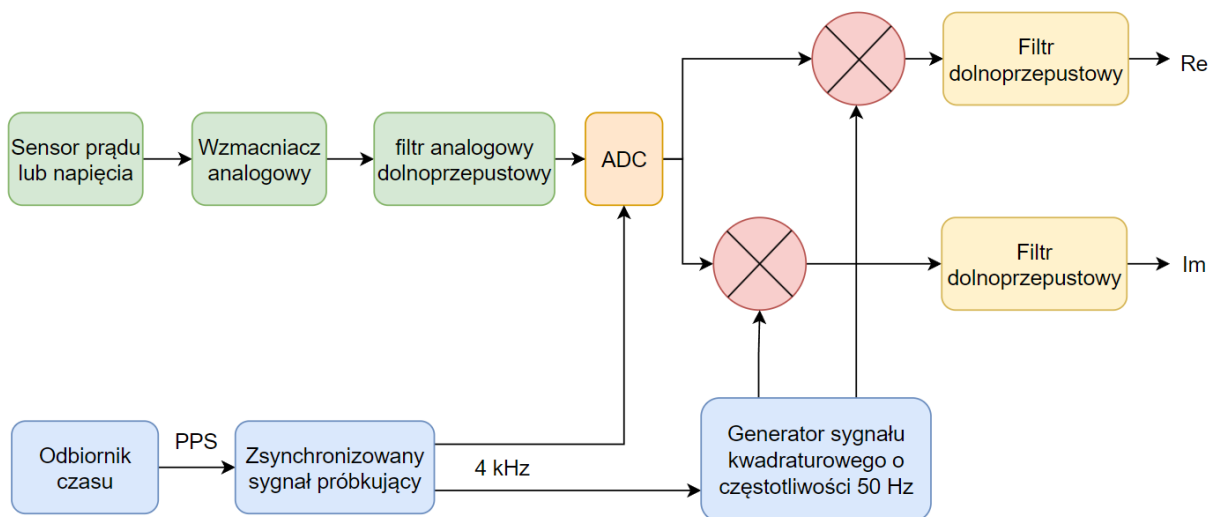
Schemat blokowy procedury realizującej filtr został zaprezentowany na rysunku 3.17. Zaletą zastosowania filtra IIR pierwszego rzędu jest niska złożoność obliczeniowa. Obliczenie wartości próbki po filtracji wymaga wykonania trzech operacji mnożenia i dwóch operacji dodawania. Do wad tej metody zaliczyć należy wrażliwość na obecność składowej stałej w sygnale, ponieważ filtr nie tłumaczy częstotliwości w okolicach 0 Hz, a także jego długa odpowiedź na skok jednostkowy.



Rysunek 3.17. Schemat blokowy implementacji filtru IIR pierwszego rzędu w formie drugiej bezpośredniej.

3.5.2 Algorytm wyznaczania synchronofazora

Standard IEC/IEEE 60255-118-1:2018 podaje przykład implementacji procedury wyznaczania synchronofazora (Rysunek 3.18) dla urządzenia PMU klasy P (ang. *Protection*) czyli urządzenia zabezpieczeniowego. Jest to jedna z metod estymacji w dziedzinie czasu. Polega ona na przemnożeniu próbkowanego sygnału przez sygnał sinus i kosinus o częstotliwości nominalnej sieci energetycznej. Proces próbkowania musi być dowiązany do skali czasu UTC [50]. Następnie otrzymane w ten sposób dwa strumienie próbek poddawane są filtracji dolnoprzepustowej.



Rysunek 3.18. Schemat blokowy algorytmu wyznaczania synchronofazora.

Model ten opisany jest równaniem:

$$X = \frac{\sqrt{2}}{\sum_{k=-N/2}^{N/2} W(k)} \times \sum_{k=-N/2}^{N/2} x_{(i+k)} \times W_{(k)} \times e^{-j(i+k)\Delta t \omega_0}, \quad (14)$$

gdzie:

N jest rzędem filtru cyfrowego FIR (ang. *Finite Impulse Response*),

$W(k)$ jest zbiorem współczynników filtru dolnoprzepustowego,

$\omega_0 = 2\pi f_0$, przy czym f_0 jest częstotliwością nominalną sieci elektroenergetycznej 50 Hz,

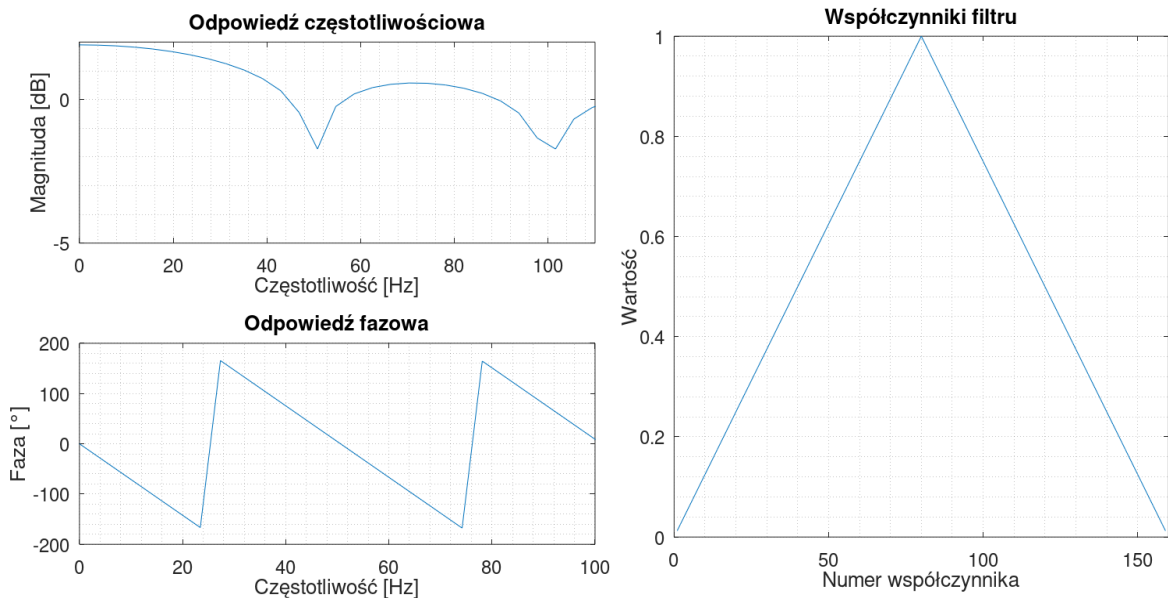
Δt jest odwrotnością częstotliwości próbkowania,

x_i jest próbką zebraną w czasie $t = i\Delta t$, przy czym czas $t=0$ odpowiada pełnej sekundzie czasu UTC.

Metoda ta może być udoskonalana poprzez zastosowanie filtrów FIR o różnych charakterystykach częstotliwościowych oraz poprzez wprowadzenie dodatkowych mechanizmów kompensujących błędy fazowe, wynikające z charakterystyki filtru [51]. Idealny filtr cechowałby się stałym wzmocnieniem i fazą w paśmie pomiarowym. Natomiast zastosowany filtr FIR o charakterystyce trójkątnej (rysunek 3.19) charakteryzuje się odpowiedzią impulsową opisaną wzorem $(\sin(x)/2)^2$. Ta właściwość powoduje, że przy częstotliwościach odbiegających od nominalnej pojawia się błąd w estymacji amplitudy fazora. Jednakże, w pewnym przedziale częstotliwości, możliwe jest zminimalizowanie tych błędów poprzez odpowiednią korektę modułu fazora $X(i)$. Korekta ta realizowana jest według następującego wzoru:

$$\hat{X}(i) = X(i) / \left[\sin \left(\frac{\pi (f_0 + 1,625 \Delta F(i))}{2f_0} \right) \right], \quad (15)$$

gdzie $\Delta F(i)$ oznacza odchylenie od częstotliwości nominalnej, a współczynnik 1,625 jest zależny od szerokości zastosowanego okna i został określony na podstawie badań empirycznych przez autorów standardu.

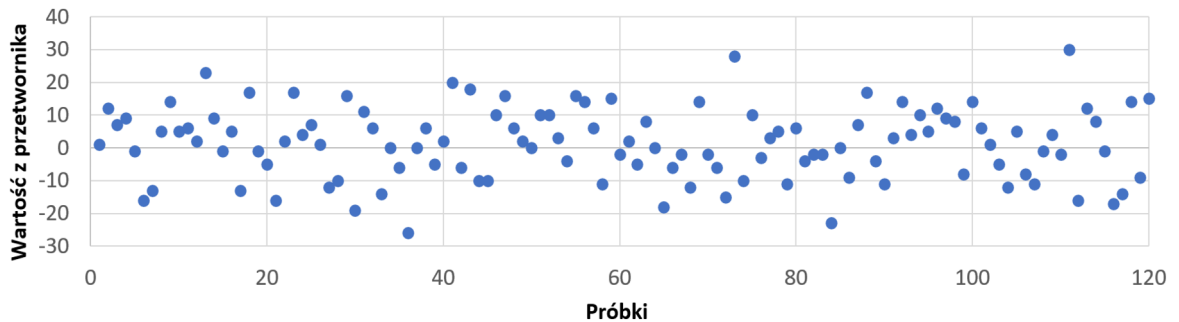


Rysunek 3.19. Współczynniki filtru FIR o charakterystyce trójkątnej oraz jego odpowiedzi częstotliwościowa i fazowa.

3.6. Badanie torów pomiarowych

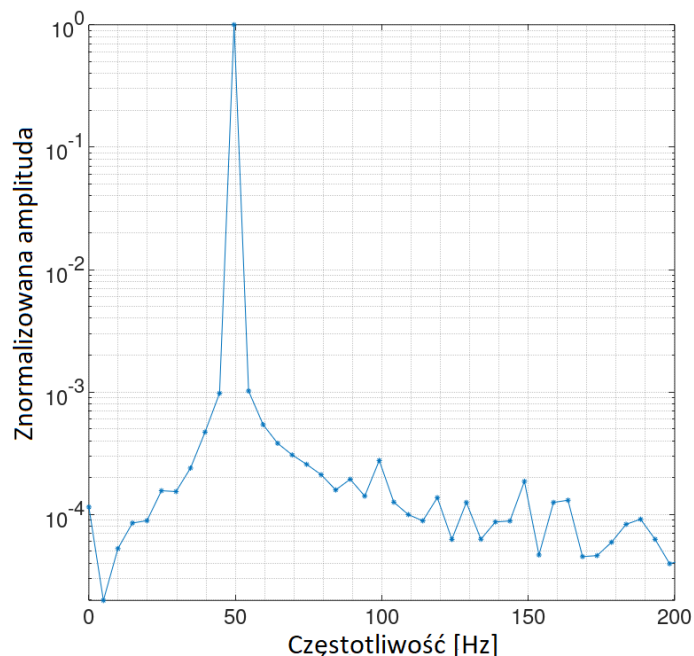
W projektowanym urządzeniu PMU, w modułach pomiarowych zastosowano przetwornik analogowo cyfrowy LTC2344-18. Jest to 18-bitowy przetwornik typu SAR, próbkujący jednocześnie wszystkie cztery kanały. Zakres napięcia wejściowego wynosi od 0 do 4,096 V, co daje błąd dyskretyzacji przetwornika na poziomie 0,00038147% jego zakresu pomiarowego. Dla modułów pomiarowych wykonano badania mające na celu ustalenie poziomu szumów własnych (Rysunek 3.20). W skład tych szumów wchodzi szum termiczny, pochodzący od rezystorów, szumy własne wzmacniaczy operacyjnych oraz błąd dyskretyzacji przetwornika. Badanie wykonano zwierając wejście analogowe karty pomiarowej i odczytując stan przetwornika ADC. Wartość skuteczna szumu toru przetwarzania wynosi 0,008% zakresu pomiarowego i jest wartością ponad dwadzieścia razy większą od błędu dyskretyzacji. W wyniku przeprowadzonych badań stwierdzono, że szumy w układzie są na pomijalnie małym poziomie w stosunku do innych składowych wpływających na niedokładność wyznaczenia synchrofazora. Główny udział

w niepewności wyznaczenia synchronofazora ma błąd wnoszony przez sensor pomiarowy, zazwyczaj wynoszący maksymalnie 0,5%.



Rysunek 3.20. Próbki sygnału przy zwarciu wejścia pomiarowego.

Dodatkowo przeprowadzono badanie nieliniowości toru przetwarzania, w celu zbadania jej wpływu na dokładność wyznaczania synchronofazora. Wyznaczono więc widmo sygnału sinusoidalnego (Rysunek 3.21) na wyjściu toru pomiarowego, dla sinusoidalnego sygnału wejściowego o amplitudzie 5 V i częstotliwości 50 Hz, generowanego z programowalnego generatora funkcyjnego RIGOL DG4162. W zarejestrowanym widmie sygnału wyjściowego poziom zaburzeń wynosi poniżej 0.1% względem sygnału o częstotliwości podstawowej, co należy uznać za wynik akceptowalny z punktu widzenia jego wpływu na dokładność wyznaczania synchronofazora.



Rysunek 3.21. Widmo sinusoidalnego sygnału napięciowego.

3.6.1 Rozdzielczość pomiaru prądu i napięcia

W ramach pracy obliczono rozdzielczość pomiaru prądu przez moduł pomiarowy, wynikającą z liczby bitów przetwornika ADC, gdyż wpływa ona na ostateczną dokładność wyznaczania fazora. Obliczenia przeprowadzono wykorzystując zależność:

$$U_w = k \cdot I_p, \quad (16)$$

gdzie:

U_w – napięcie wyjściowe sensora prądowego,

k - przekładnia sensora prądowego,

I_p - prąd pierwotny sieci SN,

oraz zależność:

$$U_{adc} = m \cdot U_w, \quad (17)$$

gdzie:

m - wzmacnienie analogowego toru pomiarowego,

jak również zależność:

$$r = \frac{U_{adc}}{2^b}, \quad (18)$$

gdzie:

r - rozdzielczość bitowa przetwornika,

U_{adc} - maksymalne napięcie na przetworniku analogowo – cyfrowym,

b - liczba bitów przetwornika,

oraz zależność:

$$\Delta U_{adc} = \frac{U_{adc}}{r}, \quad (19)$$

gdzie:

ΔU_{adc} - ziarno pomiaru napięcia na przetworniku.

Korzystając z powyższych zależności otrzymuje się:

$$\Delta I_p = \Delta U_{adc} \cdot \frac{1}{m} \cdot \frac{1}{k}, \quad (20)$$

gdzie,

ΔI_p - ziarno pomiaru prądu pierwotnego w sieci SN lub nn.

Podstawiając do (15) wartości liczbowe:

$$U_{adc} = 4,096 \text{ V},$$

$$b = 18,$$

$k=0,001$,
 $m=0,121$,
otrzymuje się:

$$\Delta I_p \approx 0,133 [A]. \quad (21)$$

Z obliczeń wynika, że rozdzielczość pomiaru prądu z cewki Rogowskiego przez zaprojektowany moduł pomiarowy wynosi 0,133 A. Wartość ta nie wpływa znacząco na dokładność wyznaczenia synchronofazora.

Analogicznie obliczono rozdzielczość pomiaru napięcia przez moduł pomiaru średniego napięcia z wykorzystaniem rezystancyjnego sensora napięcia o napięciu wyjściowym nominalnym równym $3,25/\sqrt{3}$ V. Do obliczeń przyjęto następujące parametry:

$U_p = 2 \cdot 12247 [V]$ - maksymalna amplituda napięcia sieci SN dla której projektowany jest tor pomiarowy,

$U_{adc} = 4,096 [V]$ - maksymalne napięcie na przetworniku ADC,

$b = 18$ - liczba bitów przetwornika ADC,

$k = 0,0002$ - przekładnia sensora napięciowego,

$m = 0,771$ - wzmocnienie analogowego toru pomiarowego.

Otrzymano następujący wynik rozdzielczości pomiaru napięcia:

$$\Delta U_p \approx 0,1 [V] \quad (22)$$

Z obliczeń wynika, że rozdzielczość pomiaru napięcia dla najpopularniejszego typu sieci średniego napięcia, dla której wartość skuteczna nominalnego napięcia międzyfazowego wynosi 15 kV, przez zaprojektowany moduł pomiarowy wynosi około 0,1 V. Uzyskany wynik świadczy o braku znaczącego wpływu rozdzielczości pomiaru na dokładność wyznaczenia synchronofazora.

3.7. Badanie dokładności dowiązania sygnału próbkującego do skali czasu UTC

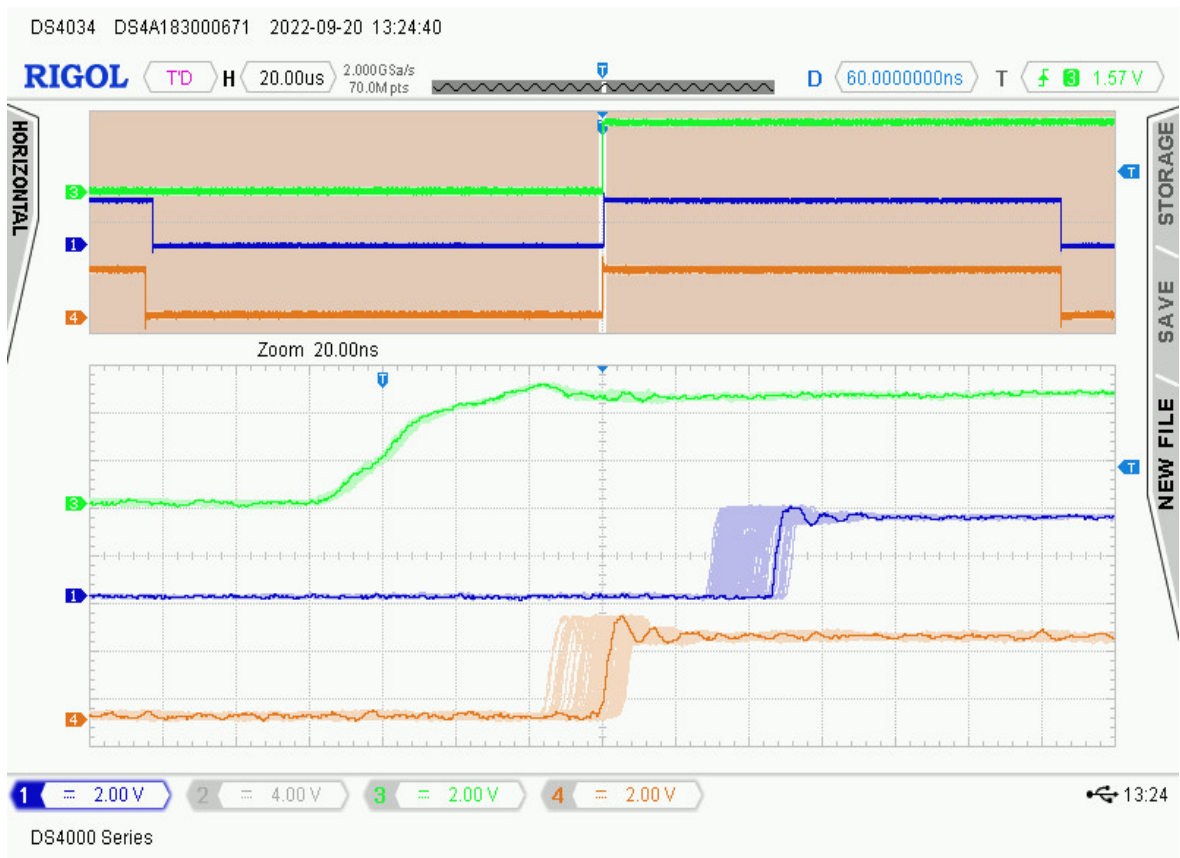
W kolejnym etapie pracy wykonano badanie dokładności synchronizacji sygnału wyzwalającego próbkowanie przetwornika ADC względem sygnału 1PPS w opracowanym PMU oraz porównano je z innym rozwiązaniem sprzętowo-programowym, realizującym tą samą funkcję.

W tym celu zestawiono stanowisko pomiarowe składające się z badanych urządzeń, oscyloskopu oraz źródła sygnału PPS, którym był serwer czasu NTS-5000, zsynchronizowany z czasem UTC poprzez GNSS. Mierzono interwał czasu zbocza sygnału wyzwalającego próbkowanie przed i po zboczu sygnału PPS.

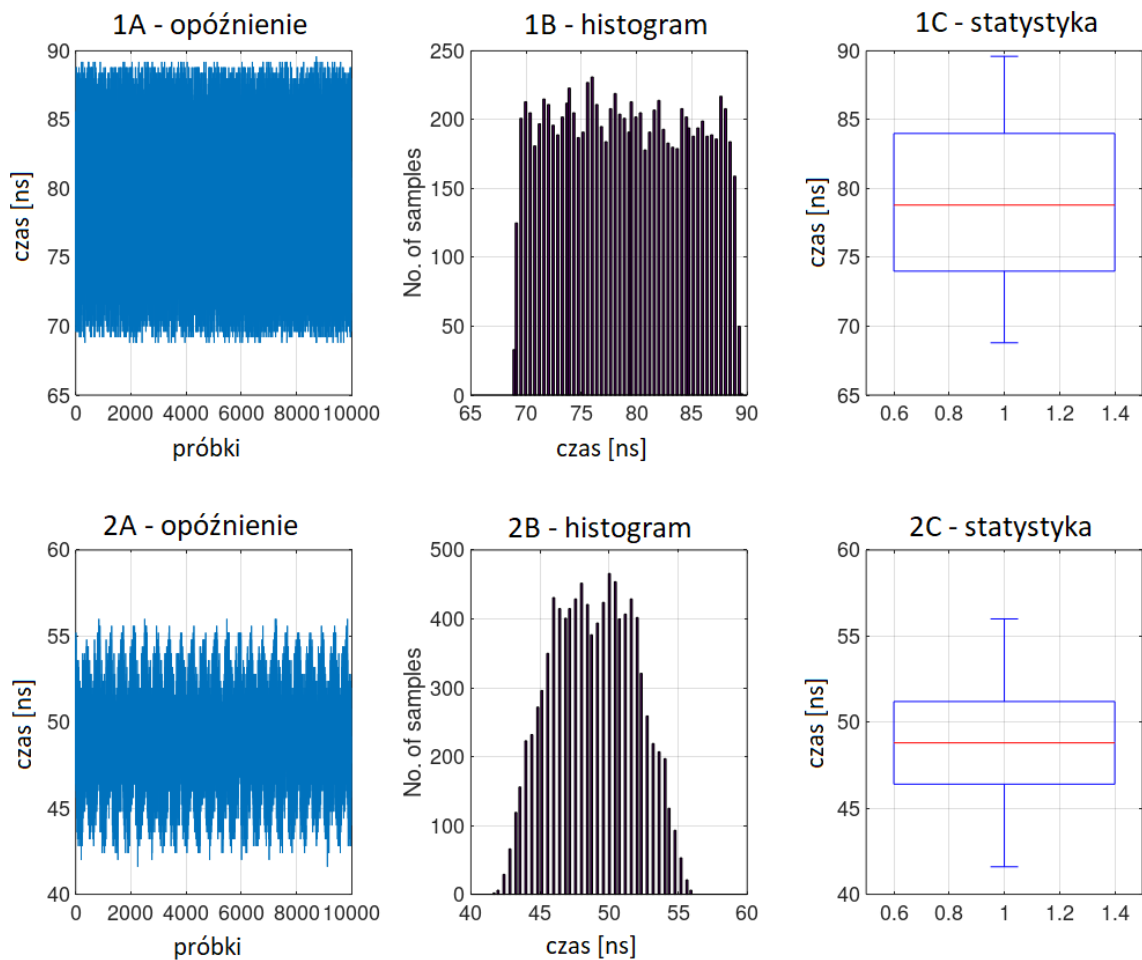
Wyniki przeprowadzonych badań wskazują, iż średnie opóźnienie wynosi 79 ns z odchyleniem standardowym 5.32 ns. Uwzględniając dokładność sygnału PPS z odbiorników GNSS [52] względem skali czasu UTC, uzyskane wartości umożliwiają osiągnięcie docelowej dokładności generacji synchronofazora nie gorszej niż zakłada to norma IEC/IEEE 60255-118-1. Wyniki badań, które miały na celu porównanie dokładności generacji sygnału próbkującego wytwarzanego przez opracowywane PMU oraz inne rozwiązanie sprzętowe opisano w opracowanym artykule „UTC Synchronized Signal Generation for Synchrophasors and Sampled Values Measurements” [53].

Układ generacji sygnału próbkującego dowiązanego do czasu UTC, opracowany na potrzeby PMU, opisany został w rozdziale 3.4. Natomiast drugi analizowany układ bazuje na przestrajaniu częstotliwości generatora kwarcowego taktującego mikrokontroler w celu dopasowania wewnętrznych zegarów mikrokontrolera, tak aby na jednym z wyjść generował sygnał o częstotliwości 4 kHz, bez błędu związanego z kwantyzacją czasu spowodowaną zegarem taktującym mikrokontroler.

Wyniki przeprowadzonych badań zaprezentowano na rysunkach 3.22 i 3.23.



Rysunek 3.22. Oscylogram przedstawiający różnicę czasu pomiędzy zboczem PPS a pierwszym zboczem sygnałów próbkujących. Rozmyty obszar reprezentuje około 1000 pomiarów. Oznaczenia kanałów: zielony – PPS, niebieski – PMU, pomarańczowy – inny układ generacji sygnału próbkującego.



Rysunek 3.23. Wyniki analizy statystycznej mającej na celu porównanie dokładności synchronizacji do sygnału PPS, sygnałów wyzwalających próbkowanie przetwornika ADC o częstotliwości 4 kHz wytworzonych przez PMU (1A, 1B, 1C) oraz inne rozwiązanie sprzętowo-programowe (2A, 2B, 2C)

Na podstawie analizy wyników badań, zaprezentowanych na rysunkach 3.22 i 3.23 [53] można stwierdzić, że obydwa rozwiązania uzyskują podobną dokładność synchronizacji zbocza sygnału próbkującego do sygnału PPS. Wynoszą one odpowiednio 79 i 49 nanosekund. Jest to wynik bardzo dobry w kontekście wymagań standardu IEC/IEEE 60255-118-1, który dopuszcza błąd dowiązania równy 37 mikrosekund w przypadku, gdy jest on jedynym źródłem błędu TVE. W praktyce na błąd TVE składa się wiele czynników, stąd w realnych zastosowaniach standard sugeruje wartość błędu dowiązania 10 razy mniejszą, czyli 3,7 mikrosekundy.

4. Porównanie dokładności różnych algorytmów wyznaczania synchronofazorów

Porównanie dokładności różnych algorytmów wyznaczania synchronofazorów przeprowadzono metodą symulacji, wykorzystując dane syntetyczne. Podstawowymi parametrami, które standard IEE60255-188-1 wykorzystuje do zdefiniowania jakości wyznaczania synchronofazorów są:

- TVE (ang. *Total vector error*) - sumarycznym błąd estymacji amplitudy i fazy,
- FE (ang. *Frequency error*) – błąd oszacowania częstotliwości w danym oknie pomiarowym,
- RFE (ang. *Rate of change of frequency error*) – błąd oszacowania współczynnika ROCOF (ang. *Rate of change of frequency*), czyli szybkości zmiany częstotliwości - df/dt ,
- overshoot, undershoot – błąd oszacowania amplitudy sygnału przy teście skokowej zmiany amplitudy,
- czas przetwarzania – rozumiany jest jako czas od spróbkowania sygnału do czasu wysłania ramki ethernetowej z synchronofazorem.

Norma IEEE/IEC 60255-188-1 przewiduje zestaw testów, wraz z kryteriami ich spełnienia, pozwalających na ustandaryzowanie jakości synchronofazorów we wszystkich aspektach, związanych z wyznaczaniem chwilowych parametrów sygnału sinusoidalnego, który podlega zmianom w amplitudzie, fazie i częstotliwości oraz w obliczu występowania zakłóceń w postaci sygnałów o częstotliwości spoza pasma pomiarowego (zarówno harmonicznym, jak i subharmonicznym oraz interharmonicznym).

W związku z powyższym testy te można podzielić na siedem kategorii, z których każdy bada urządzenie i algorytm generacji synchronofazora pod innym kątem [54]:

- stan ustalony w przedziale częstotliwości i amplitud – w tym teście badana jest jakość układów analogowych i cyfrowych, dokładność czasowa i amplitudowa próbkowania i kalibracji,
- stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem harmonicznym - test pasma zaporowego algorytmu wyznaczania synchronofazora,

- stan ustalony przeprowadzany dla częstotliwości nominalnej, z sygnałem zakłócającym spoza pasma pomiarowego - test pasma zaporowego bliskiego częstotliwości nominalnej,
- modulacja amplitudy i fazy - test płaskości pasma przepustowego,
- liniowa zmiana częstotliwości - wykrycie dodatkowej filtracji oszacowania częstotliwości oraz ROCOF,
- skokowa zmiana amplitudy – ujawnia szerokość okna pomiarowego,
- opóźnienie urządzenia.

Do wykonania testów wykorzystano program MATLAB, przy pomocy którego zaimplementowano sześć algorytmów wyznaczania synchronofazorów:

f1. generacja synchronofazora metoda filtracji, charakterystyka filtru dla klasy P (ang. *Protection*), bez korekcji [10],

f2. generacja synchronofazora metoda filtracji z korekcją dla klasy P [10],

f3. generacja synchronofazora metoda filtracji dla klasy M (ang. *Measurement*) [10],

f4. generacja synchronofazora z użyciem interpolowanego FFT (ang. *Fast Fourier Transform*) dla okna prostokątnego [55],

f5. generacja synchronofazora za pomocą FFT bez interpolacji (autorskie opracowanie algorytmu, bazującego na definicji synchronofazora),

f6. generacja synchronofazora interpolowanym FFT, z użyciem algorytmu Bertocco-Yoshida [56].

Powyższe oznaczenia algorytmów (f1 - f6) użyto dla prezentacji wyników obliczeń, przedstawionych na rysunkach 4.2-4.8.

Algorytmy wyznaczania synchronofazorów oznaczone jako f1-f4 oraz f6 są opisane w cytowanej wyżej literaturze. Natomiast algorytm f5 został opracowany przez autora rozprawy, na podstawie definicji synchronofazora z wykorzystaniem FFT. W algorytmie tym, dla aktualnego okna pomiarowego o rozmiarze 128 próbek, obliczane jest widmo FFT. Następnie z tak otrzymanego widma wybierany jest prążek o maksymalnej wartości modułu i wyznaczany jest jego kąt. Moduł prążka jest dodatkowo przeskalowywany w celu otrzymania amplitudy sygnału. Dodatkowo, na podstawie odległości częstotliwościowej pomiędzy prążkami FFT dla stałych parametrów, którymi są częstotliwość próbkowania i długość transformaty, obliczana jest częstotliwość wybranego

prążka. Tak otrzymane amplituda, kąt i częstotliwość podstawiane są do wzoru definiującego synchronofazor w standardzie IEEE/IEC 60255-188-1 [10]:

$$X = (X_m / \sqrt{2}) \cdot e^{j(2\pi\Delta f t + \varphi)}, \quad (23)$$

gdzie:

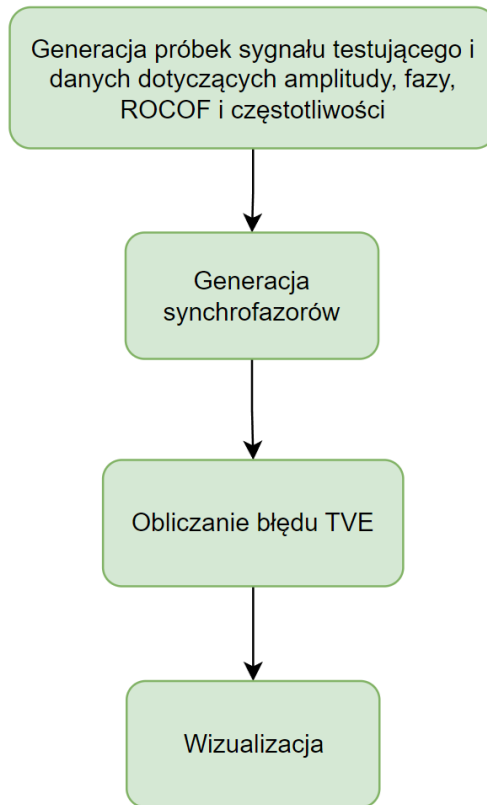
X_m - jest amplitudą sygnału sinusoidalnego,

Δf - jest różnicą pomiędzy częstotliwością nominalną i częstotliwością rzeczywistą mierzonego sygnału, wyznaczoną z transformaty FFT w sposób opisany wyżej,

t - jest czasem środka okna pomiarowego względem pełnej sekundy czasu UTC,

φ - jest kątem sygnału sinusoidalnego.

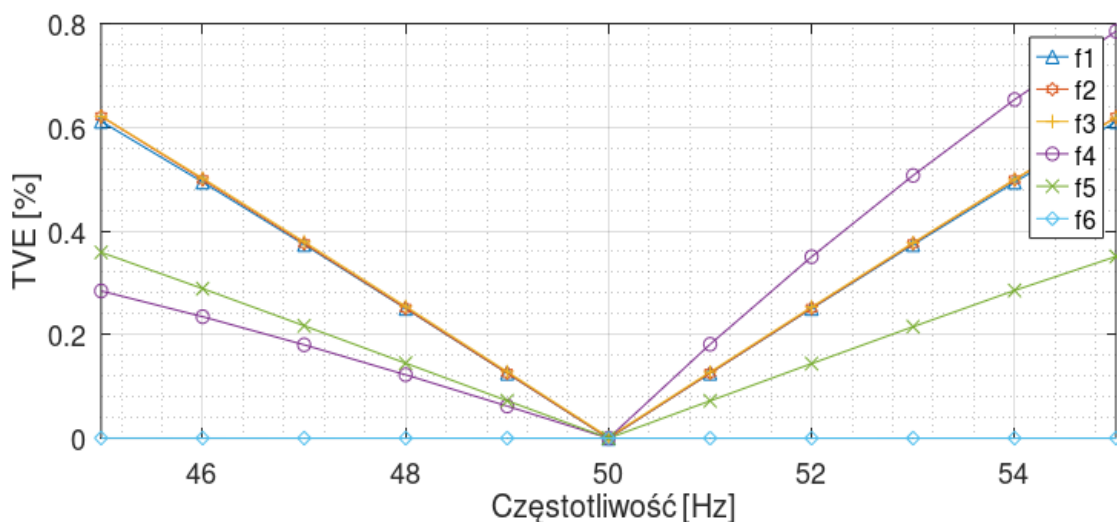
Na schemacie blokowym, przedstawionym na rysunku 4.1, zobrazowano najważniejsze etapy symulacji, mających na celu porównanie dokładności wyznaczania synchronofazorów. Pierwszym etapem była faza generacji próbek sygnału testowego, dla wszystkich rodzajów testów. W ramach tego etapu wyznaczone są także wartości chwilowej amplitudy, fazy, ROCOF i częstotliwości, służące w późniejszym etapie jako referencja do obliczania błędów. W dalszej kolejności generowane są synchronofazory różnymi metodami (f1-f6). Następnie obliczane są błędy charakterystyczne dla danego testu, np. TVE. Ostatnim etapem symulacji była wizualizacja zgromadzonych wyników w postaci wykresów i tabel.



Rysunek 4.1. Schemat blokowy przedstawiający poszczególne etapy symulacji, których celem było porównanie dokładności wyznaczania synchrofazorów.

4.1. Stan ustalony w przedziale częstotliwości i amplitud

Test ten wymagał wygenerowania sygnałów sinusoidalnych w przedziale częstotliwości od 45 do 55 Hz (przyjęto rozdzielczość częstotliwościową równą 1 Hz). Następnie obliczono synchrofazory, z rozdzielczością czasową równą szerokości okna pomiarowego (160 próbek), co przy przyjętej częstotliwości próbkowania równej 4 kHz, dało odstęp pomiędzy kolejnymi synchrofazorami równy 40 ms. Następnie dla tak obliczanych synchrofazorów obliczono błąd TVE. Kończącym etapem symulacji było obliczenie maksymalnego błędu w badanym przedziale częstotliwości (45 Hz – 55 Hz), co zaprezentowano na rysunku 4.2 [54]. Limit błędu dla urządzenia klasy P, czyli urządzenia zabezpieczeniowego wynosi 1%. W ramach symulacji nie obliczano błędów związanych z estymacją częstotliwości FE i RFE, gdyż testują one algorytm obliczania częstotliwości chwilowej w urządzeniu. W pracy skupiono się na algorytmach wyznaczania synchrofazorów.

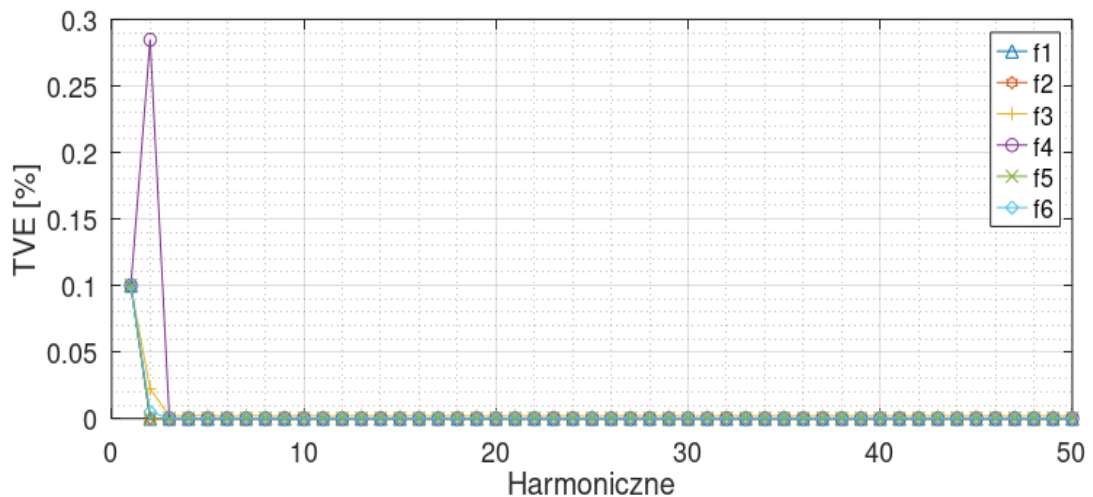


Rysunek 4.2. Wykres błędu TVE dla testu w stanie ustalonym.

Jak wynika z badań, których wyniki zaprezentowano na rysunku 4.2, żaden z algorytmów w badanym zakresie częstotliwości nie przekroczył dopuszczalnej standardem wartości błędu. Najmniejszym błędem w tym teście charakteryzuje się algorytm f6.

4.2. Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem harmonicznym

Test ten przeprowadza się dla sygnału o częstotliwości nominalnej, do którego dodaje się sygnały o częstotliwościach harmonicznym od 100 Hz do 2500 Hz (od 2 do 50 harmonicznym). Amplituda harmonicznym wynosi 1% amplitudy częstotliwości nominalnej, a maksymalny błąd TVE dla urządzenia klasy P nie powinien przekraczać 1%. Wyniki symulacji zaprezentowano na rysunku 4.3 [54].

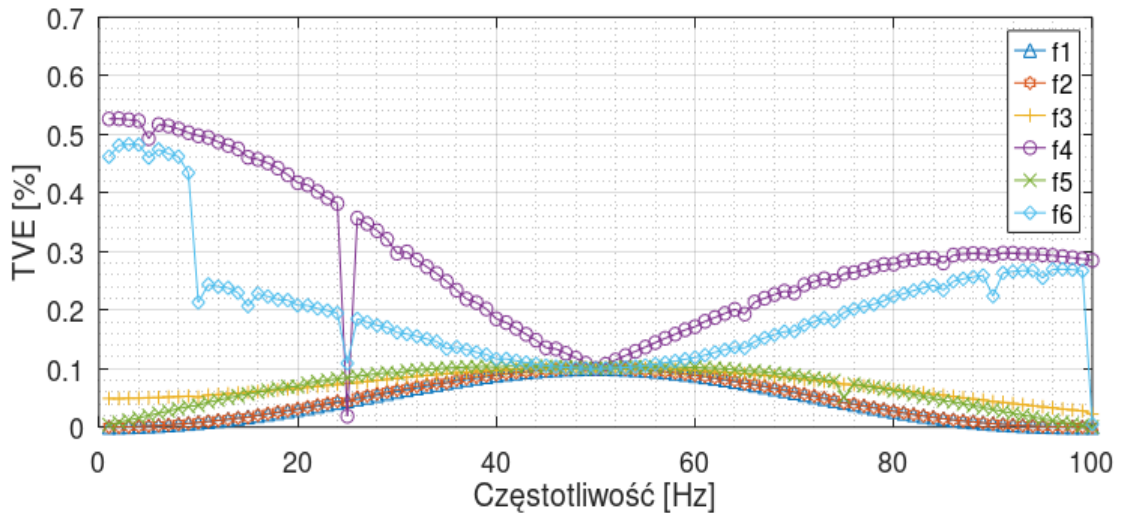


Rysunek 4.3. Wykres błędu TVE dla testu z udziałem harmonicznym.

Jak wynika z wyników przeprowadzonej symulacji, w tym teście również żaden z algorytmów nie przekroczył dopuszczalnego standardem błędu TVE wynoszącego 1%. Algorytm f4 charakteryzuje się największym błędem dla 2 harmonicznej. Można uznać, że wszystkie testowane algorytmy wykazują się pomijalnym błędem od trzeciej harmonicznej wzwyż. Dla tego testu nie analizuje się wartości błędu wyznaczonego dla częstotliwości podstawowej.

4.3. Stan ustalony przeprowadzony dla częstotliwości nominalnej z udziałem sygnału zakłócającego spoza pasma pomiarowego

Standard definiuje ten test jako OOB (ang. *Out-of-band interfering signal*), czyli test sygnałem zakłócającym spoza pasma pomiarowego i definiuje wymagania jedynie dla urządzenia klasy M (czyli urządzenia pomiarowego). Test polega na dodaniu do sygnału o częstotliwości podstawowej, sygnału o częstotliwości od 10 Hz do 100 Hz i amplitudzie wynoszącej 10% amplitudy sygnału o częstotliwości nominalnej 50 Hz. Aby spełnić wymagania standardu błąd TVE nie powinien przekroczyć 1,3%. Wyniki symulacji przedstawiono na rysunku 4.4 [54].

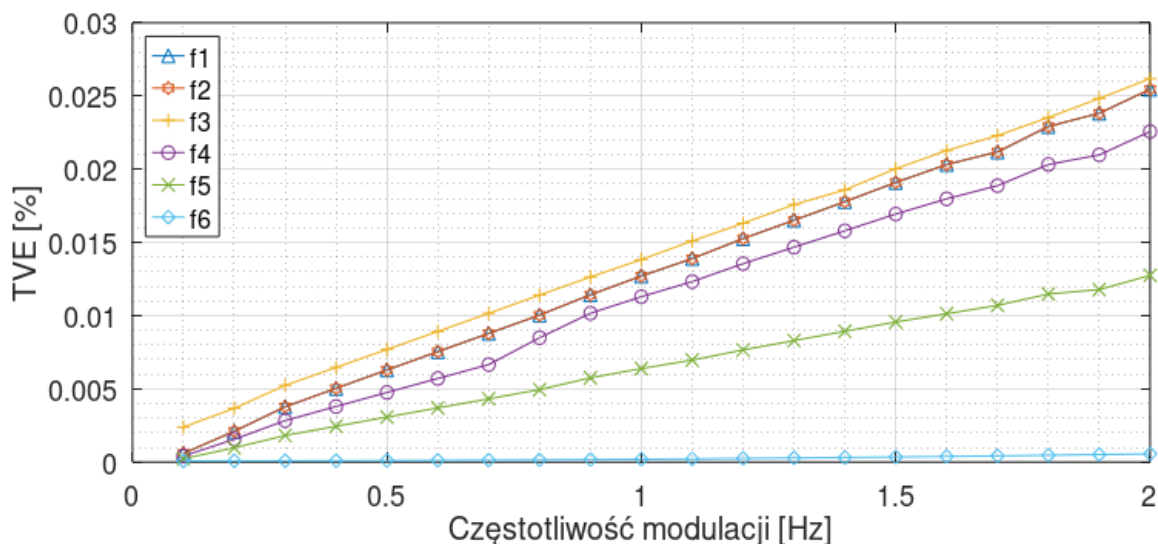


Rysunek 4.4. Wykres błęd TVE dla testu z udziałem sygnału zakłócającego spoza pasma pomiarowego.

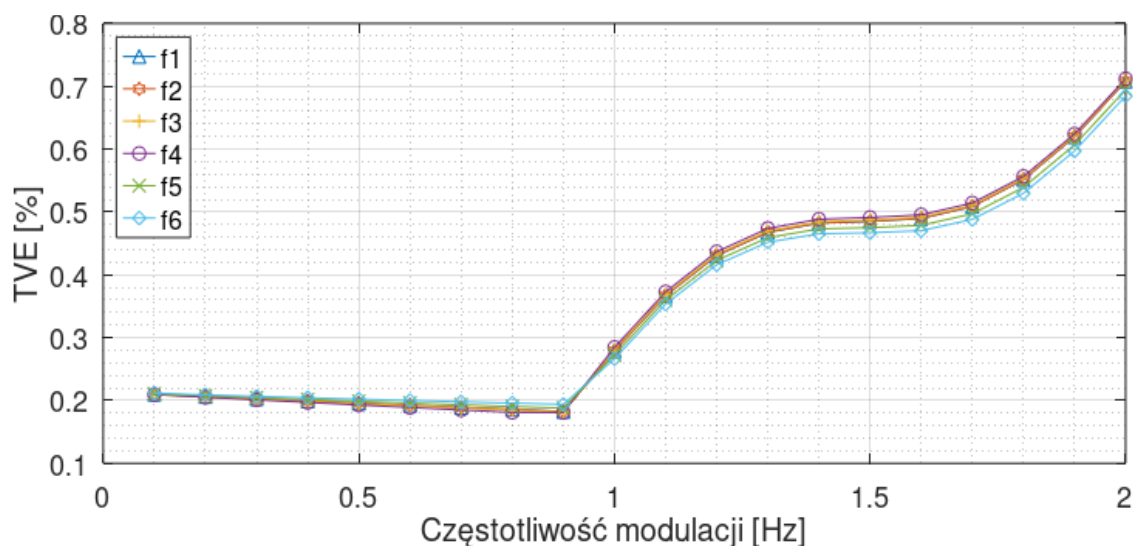
Jak wynika z wyników przeprowadzonych symulacji, zaprezentowanych na rysunku 4.4, żaden z algorytmów w badanym zakresie częstotliwości nie przekroczył dopuszczalnej standardem wartości błędu. Największym błędem w tym teście wykazał się algorytm f4. Na rysunku 4.4, dla algorytmów f4 i f6, zauważalna jest skokowa zmiana wartości błędu dla zakłóceń o częstotliwości 25 Hz. Prawdopodobnie jest to związane z lepszym dopasowaniem okresu sygnału do okna FFT, co ogranicza efekt przeciekania widma sygnału (ang. *spectrum leakage*). Podobny efekt zauważyć można dla algorytmu f6 dla częstotliwości 100 Hz.

4.4. Modulacja amplitudy i fazy

Podczas tego testu sygnał o częstotliwości nominalnej podlega modulacji amplitudy albo fazy z częstotliwością od 0,1 do 2 Hz. Błąd TVE nie powinien przekroczyć 3%. Na rysunkach 4.5 i 4.6 [54] zaprezentowano wyniki badań symulacyjnych.



Rysunek 4.5. Wykres błędów TVE dla testu z modulacją amplitudy.



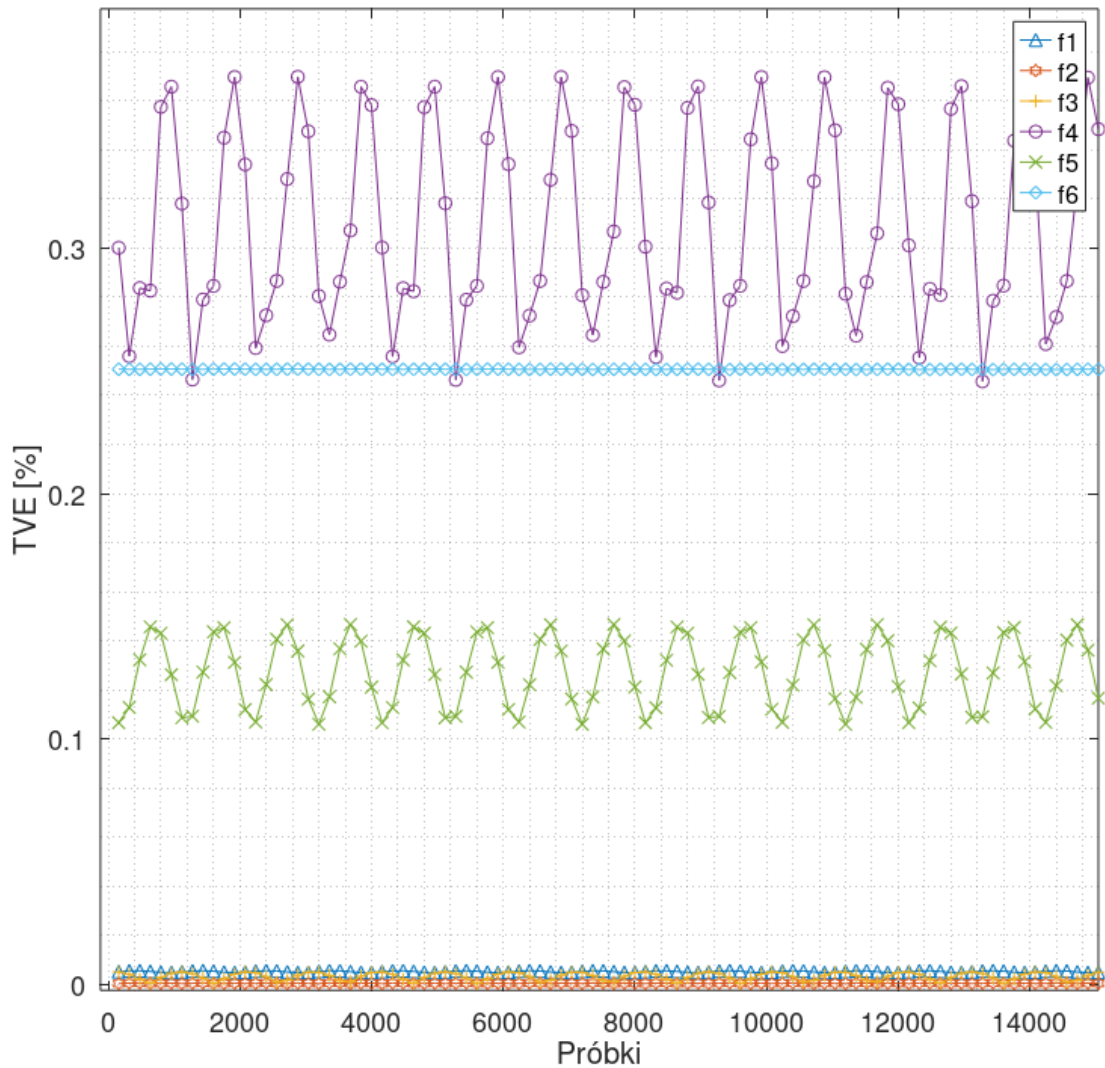
Rysunek 4.6. Wykres błędów TVE dla testu z modulacją fazy.

Wyniki uzyskane na drodze symulacji, przedstawione na rysunkach 4.5 i 4.6 wskazują, że wszystkie algorytmy spełniają kryteria testu (narzucone standardem). W przypadku testu z modulacją amplitudy najmniejszym błędem wykazał się algorytm f6 a największym algorytm f3. Z kolei w przypadku testu z modulacją fazy wszystkie badane algorytmy wykazują bardzo zbliżone do siebie błędy.

4.5. Liniowa zmiana częstotliwości

Test ten przeprowadza się sygnałem o liniowo narastającej oraz opadającej częstotliwości w zakresie od 48 do 52 Hz, z prędkością zmiany częstotliwości równej

1 Hz/s. Uzyskane błędy TVE dla sygnału o narastającej częstotliwości przedstawiono na rysunku 4.7 [54]. Limit błędu wynosi 1%.

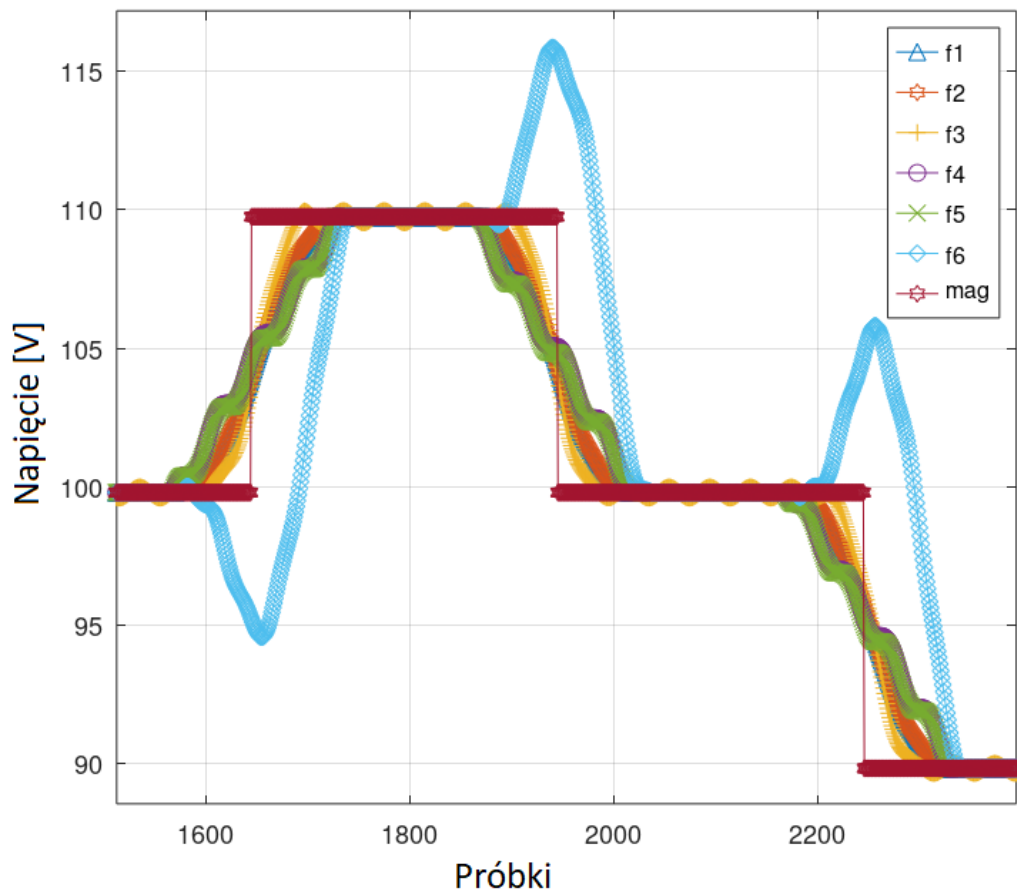


Rysunek 4.7. Wykres błędu TVE dla testu liniowego narastania częstotliwości.

Jak wynika z przeprowadzonych badań symulacyjnych, których wyniki zaprezentowano na rysunku 4.7, żaden z algorytmów w badanym zakresie częstotliwości nie przekroczył dopuszczalnych standardem wartości błędów (wynoszących 1%). Największym błędem w tym teście wykazał się algorytm f4. Jego błędy zawierały się w przedziale od 0,24% do 0,37%. Również dużym błędem charakteryzował się algorytm f6, jego błąd wynosił około 0,25%. Natomiast najmniejsze błędy uzyskano dla grupy algorytmów f1-f3.

4.6. Skokowa zmiana amplitudy

Test ten przeprowadza się sygnałem sinusoidalnym o częstotliwości nominalnej i wartości RMS zmienianej skokowo w zakresie $\pm 10\%$ względem pierwotnego stanu ustalonego. Analizy dokonuje się zarówno dla narastającej, jak i opadającej zmiany napięcia. Ocenie podlega błąd estymacji wartości skutecznej sygnału, który nie powinien przekroczyć 5% wartości skoku.



Rysunek 4.8. Wartość skuteczna napięcia dla synchronofazorów podczas skokowej zmiany amplitudy.

Wynik testu przedstawiono na rysunku 4.8, na którym widoczne jest przekroczenie przez algorytm f6 (interpolowane FFT, z użyciem algorytmu Bertocco-Yoshida) wartości 95 V (obniżenie się napięcia poniżej 95 V) podczas narastania wartości skutecznej sygnału ze 100 V do 110 V. Podobna sytuacja ma miejsce w przypadku skokowej zmiany napięcia ze 100 V do 90 V. W tym przypadku widoczne jest przekroczenie przez algorytm f6 wartości 105 V. Wynika z tego, że algorytm ten przekroczył dopuszczalny błąd wynoszący

5%. Jest to jedyny test dla tego algorytmu, w którym kryteria stawiane przez standard nie zostały spełnione. Pozostałe algorytmy spełniają wymagania normy.

4.7. Podsumowanie porównania dokładności wyznaczania synchronofazorów

W ramach pracy rozważono zagadnienie dokładności wyznaczania synchronofazorów różnymi metodami. Zaimplementowano odpowiednie procedury DSP obliczające synchronofazory według wcześniej opisanych algorytmów f1-f6 oraz opracowano oprogramowanie w środowisku MATLAB, które wykorzystano do testowania dokładności ich wyznaczania wg. kryteriów zapisanych w standardzie IEC/IEEE 60255-118-1:2018.

Przeanalizowano również, które elementy algorytmów, lub etapy przetwarzania danych są uwydatniane w poszczególnych testach. Wiedza ta może być przydatna w przypadku konieczności poprawienia algorytmu w przypadku niespełniania wymagań standardu.

Z zaprezentowanych badań wynika, że algorytm oznaczony jako f6 nie spełnił kryteriów dla testu skokowej zmiany amplitudy.

Przeprowadzone badania symulacyjne wykazały, że pozostałe algorytmy spełniają wymagania standardu. Nie można jednak wskazać jednoznacznie najlepszego algorytmu, który w każdym teście wykazuje się najmniejszym błędem.

Do implementacji w opracowanym urządzeniu PMU wybrany został algorytm f1, który jest preferowany przez standard, a przeprowadzone badania wykazały, że jego dokładność nie jest gorsza od pozostałych badanych algorytmów. Dodatkowo ograniczone zasoby obliczeniowe projektowanego urządzenia PMU, dedykowanego do sieci średniego i niskiego napięcia, okazały się wystarczające do implementacji tego algorytmu.

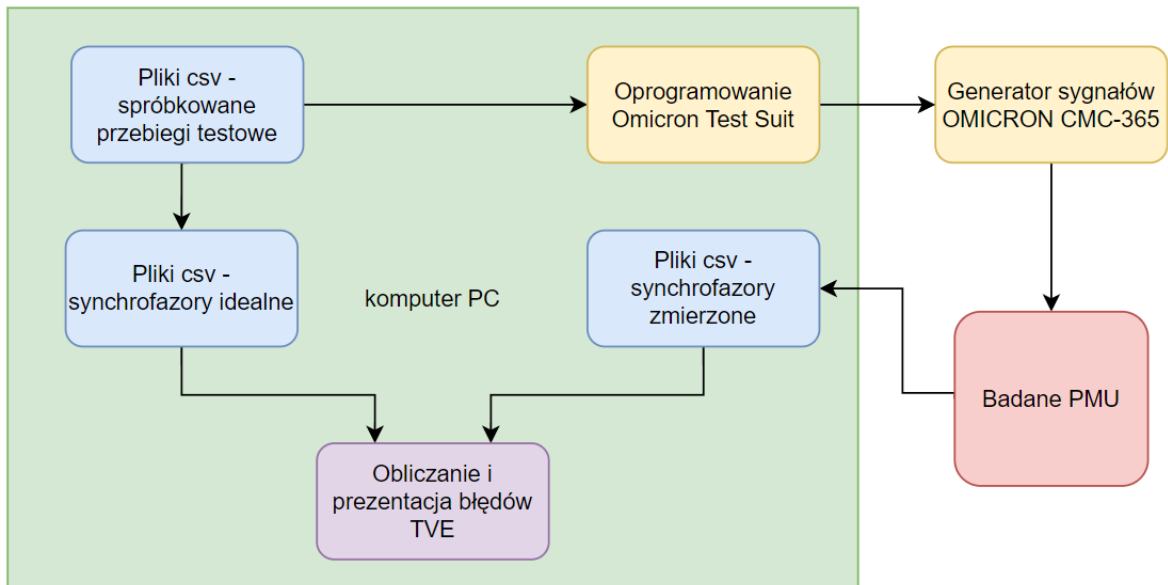
5. Stanowisko testowe do badania PMU na zgodność ze standardem IEC/IEEE 60255-118-1:2018

5.1. Opis stanowiska

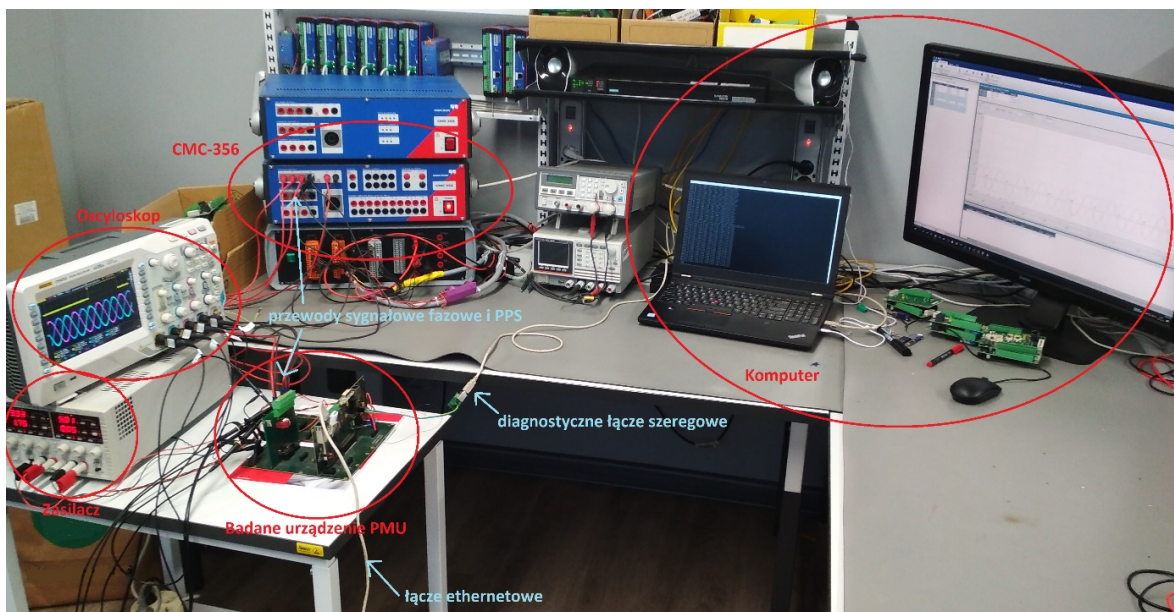
W ramach pracy opracowano stanowisko testowe, w celu przeprowadzenia badań opracowanego autorskiego urządzenia PMU z zaimplementowanym algorytmem wyznaczania synchronofazora oznaczonym jako f1.

Opracowane stanowisko (Rysunki 5.1 i 5.2) do testowania urządzenia PMU składa się z następujących elementów:

- generatora Omicron CMC 356, który służy do generowania sygnałów wejściowych badanego urządzenia PMU o różnych parametrach i poziomie zakłóceń. Generator jest sterowany przez komputer za pomocą oprogramowania Test Universe,
- badanego urządzenia PMU, które wysyła wyznaczone wartości synchronofazorów do komputera za pomocą protokołu IEC/IEEE 60255-118-1:2018,
- komputera, który służy do generacji plików w formacie comtrade z przebiegami testowymi, sterowania generatorem sygnałów Omicron CMC 356, odbierania wyznaczonych wartości synchronofazorów z PMU i obliczania błędów pomiarowych za pomocą oprogramowania MATLAB,
- zasilacza, który służy do zasilania urządzenia PMU.



Rysunek 5.1. Schemat blokowy stanowiska do testowania synchronofazorów.



Rysunek 5.2. Zdjęcie stanowiska do testowania synchronofazorów.

Budowa stanowiska do testowania synchronofazorów wymagała:

- opracowania w programie MATLAB skryptów generujących przebiegi testowe trójfazowych wielkości elektrycznych,
- opracowania w programie MATLAB skryptów wyznaczających synchronofazory z przebiegów testowych,
- opracowanie oprogramowania odbierającego synchronofazory z urządzenia PMU,

- opracowania w programie MATLAB skryptów obliczających błędy TVE.

Ze względu na obszerność opracowanych skryptów nie zdecydowano się na zamieszczenie ich w pracy.

Na tak opracowanym stanowisku badań przetestowano autorskie urządzenie PMU. Standard IEC/IEEE 60255-118-1:2018 dzieli testy na trzy ogólne kategorie, w których wyróżnia się:

- testy statyczne, które polegają na generowaniu sygnałów sinusoidalnych o stałej amplitudzie, częstotliwości oraz fazie i wyznaczaniu błędów TVE, FE i RFE,
- testy dynamiczne, które polegają na generowaniu sygnałów sinusoidalnych o zmiennej amplitudzie, częstotliwości oraz fazie i wyznaczaniu błędów TVE, FE i RFE,
- testy odpowiedzi czasowej, które polegają na generowaniu sygnałów sinusoidalnych o skokowej zmianie amplitudy lub fazy i wyznaczaniu czasu reakcji PMU na tę zmianę.

Na potrzeby badań podzielono testy na następujące szczegółowe kategorie:

- a. Stan ustalony w przedziale częstotliwości.
- b. Skokowa zmiana amplitudy.
- c. Stan ustalony przy częstotliwości nominalnej z udziałem harmonicznym.
- d. Stan ustalony przy częstotliwości nominalnej z udziałem sub- i inter-harmonicznym.
- e. Stan ustalony przy częstotliwości nominalnej z modulacją fazy.
- f. Stan ustalony przy częstotliwości nominalnej z modulacją amplitudy.
- g. Test dynamiczny podczas liniowej zmiany częstotliwości.

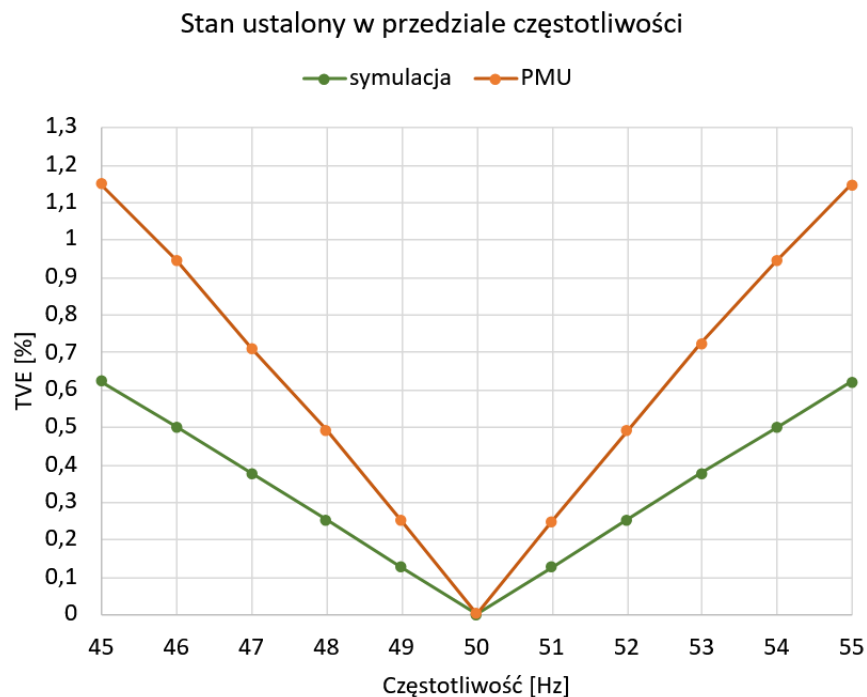
5.2. Wyniki badań dokładności wyznaczania synchronizatorów przez opracowane urządzenie PMU

Wyniki badań dokładności wyznaczania synchronizatorów, przyjmując jako kryterium wartość błędu TVE, przedstawione są zgodnie z przyjętym podziałem na 7 kategorii (wymienionych powyżej jako a-g). Wartości synchronizatorów wyznaczone z pomiarów zostały porównane z wartościami wyznaczonymi na drodze symulacji dla tego samego algorytmu wyznaczania synchronizatora, bazującego na splocie dyskretnym w dziedzinie

czasu z filtracją dolnoprzepustową, opisanego w rozdziale 3.5.2. Za kryteria oceny jakości przyjęto wymagania dla urządzeń klasy zabezpieczeniowej P (ang. *Protection*).

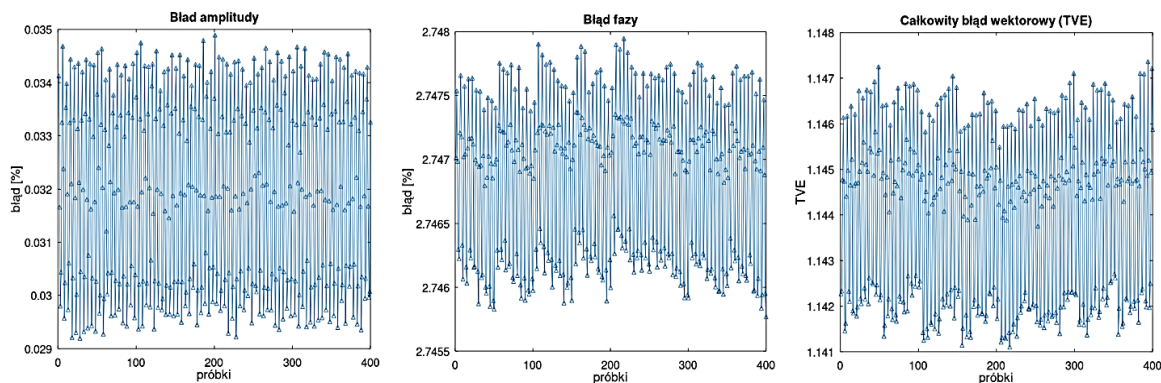
5.2.1 Stan ustalony w przedziale częstotliwości.

Test ten przeprowadzony został w przedziale częstotliwości 45 – 55 Hz. Na rysunku 5.3 [51] przedstawiony został błąd TVE obliczony na podstawie symulacji działania algorytmu oraz wyników pomiarów przeprowadzonych przez PMU. Wyniki testu wskazują, że błąd w rzeczywistym urządzeniu jest około dwukrotnie większy niż oszacowany na podstawie symulacji i wraz z oddalaniem się od częstotliwości nominalnej 50 Hz (dla szerzej analizowanego zakresu częstotliwości aniżeli wymaga to standard) zbliża się do wartości błędu TVE wynoszącego 1%, aby dla około 45,8 i 54,2 Hz ją przekroczyć.



Rysunek 5.3. Wyniki uzyskane dla testu w stanie ustalonym w przedziale częstotliwości.

Aby bliżej zbadać charakter błędu TVE rozłożono go na procentowy błąd amplitudy oraz fazy i przedstawiono na rysunku 5.4 [51].



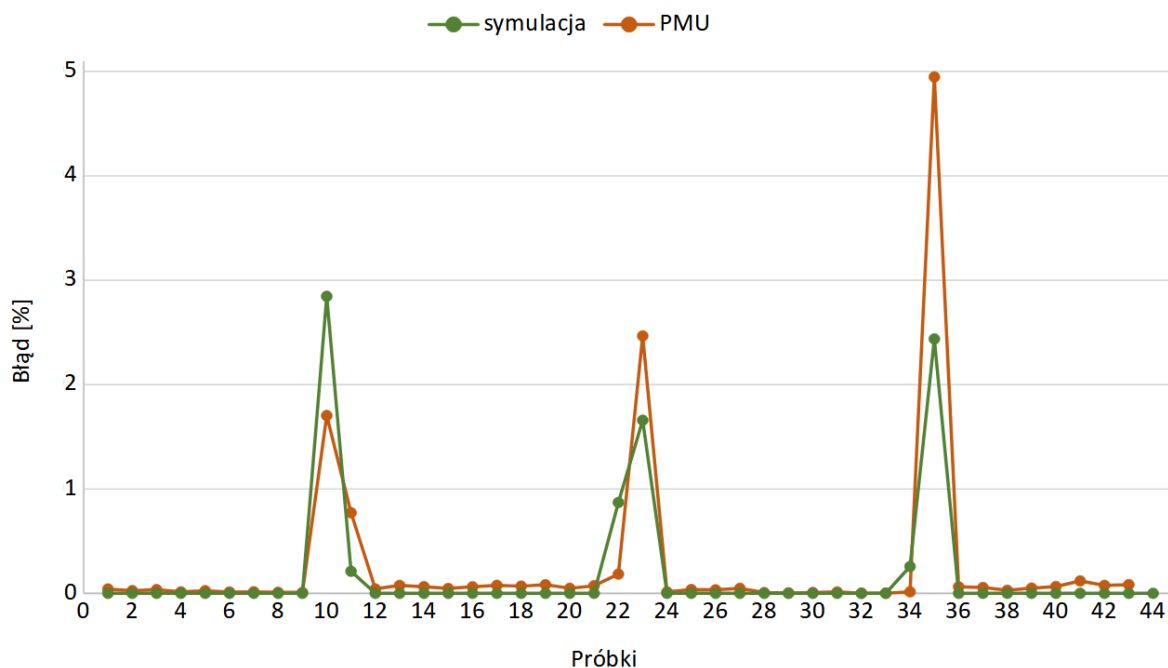
Rysunek 5.4. Wyniki uzyskane dla testu w stanie ustalonym dla częstotliwości 45 Hz, przedstawiający błąd amplitudy, fazy i TVE, dla każdego synchronofazora niezależnie w ujęciu procentowym.

Na wzrost błędu TVE wyznaczania synchronofazorów w rzeczywistym urządzeniu wpływa głównie błąd fazy. Błąd TVE dla częstotliwości 50 Hz jest pomijalnie mały, nie większy niż 0,003%. Ponieważ, jak pokazano to w rozdziale 3.4, błąd synchronizacji czasu próbkowania wynosi 79 ns, co przekłada się na błąd fazy wynoszący 0,001422 stopni, błąd fazy wynikający z błędu synchronizacji czasu jest pomijalnie mały. Kolejna składowa wartości błędu fazy wynika z charakterystyki zastosowanego filtra FIR, o piłokształtnej odpowiedzi fazowej (Rysunek 3.19). Charakterystyka ta tylko dla częstotliwości nominalnej nie wprowadza istotnego składnika błędu synchronofazora. W celu zmniejszenia błędu TVE należy zmodyfikować filtr FIR. Można to zrobić poprzez zmianę jego charakterystyki, bądź poprzez wprowadzenie kompensacji fazy, zależnej od chwilowej częstotliwości sygnału wejściowego.

Podsumowując, dla przyjętej kategorii urządzeń (P) badane urządzenie PMU spełnia wymagania standardu, który określa, że w przedziale 48-52 Hz błąd TVE musi być mniejszy od 1%.

5.2.2 Skokowa zmiana amplitud

Test ten przeprowadzono dla sygnału o częstotliwości nominalnej 50 Hz z amplitudą skoku wynoszącą 10%. Uwzględniono przypadek zmiany amplitudy na wyższą i niższą, w stosunku do sygnału wyjściowego.

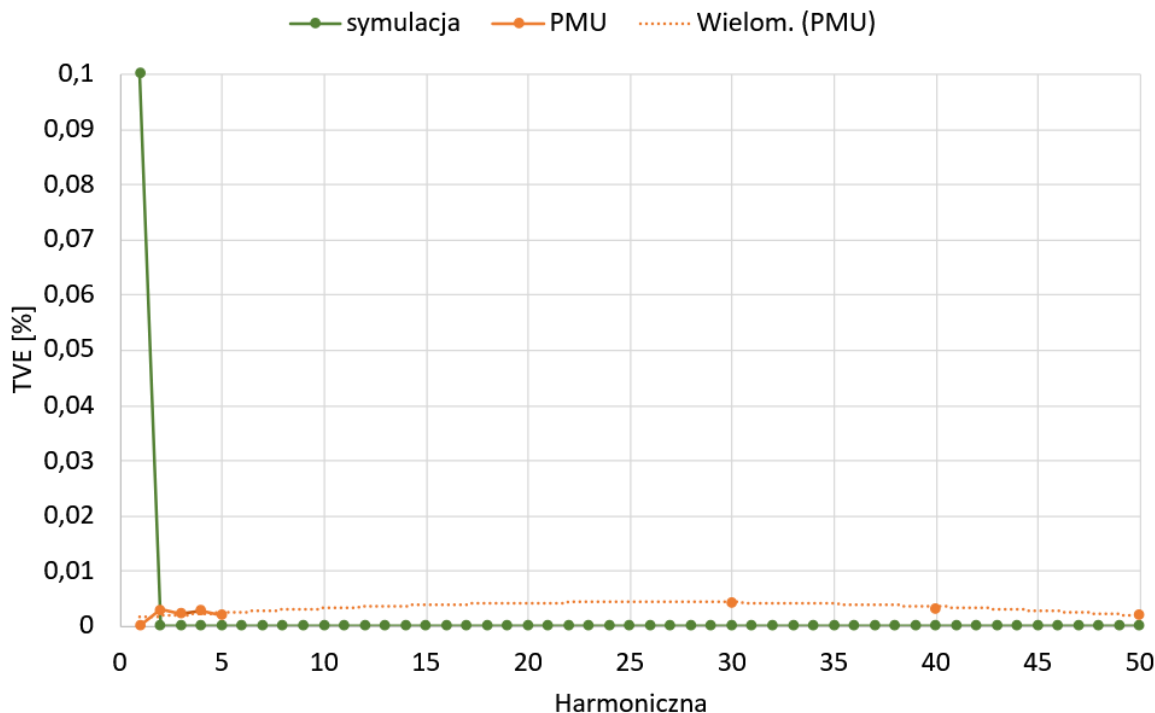


Rysunek 5.5. Wyniki błędów oszacowania RMS, jako procent wartości skoku, uzyskane dla testu skokowej zmiany amplitudy.

Standard IEEE dopuszcza w tym przypadku wystąpienie błędów oszacowania wartości RMS sygnału mierzonego nie większego niż 5% wysokości skoku dla urządzeń klasy P. Jak wynika z przebiegów pokazanych na rysunku 5.5 wyniki uzyskane na drodze symulacji odbiegają nieznacznie od wyników uzyskanych na drodze pomiarowej. Badane urządzenie PMU spełnia również w tym przypadku wymagania standardu.

5.2.3 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem harmonicznym

W teście tym badano dokładność wyznaczania synchronizacji przez urządzenie PMU w przypadku gdy sygnałem podstawowym jest sygnał w stanie ustalonym (dla jego stałej amplitudy i częstotliwości nominalnej). Do sygnału podstawowego dodawany był sygnał zakłócający o częstotliwości harmonicznym i amplitudzie wynoszącej 1% amplitudy sygnału podstawowego. Badanie przeprowadzono w zakresie od drugiej do pięćdziesiątej harmonicznym. Ze względu na czasochłonność pomiaru ograniczono się do siedmiu wybranych harmonicznym.

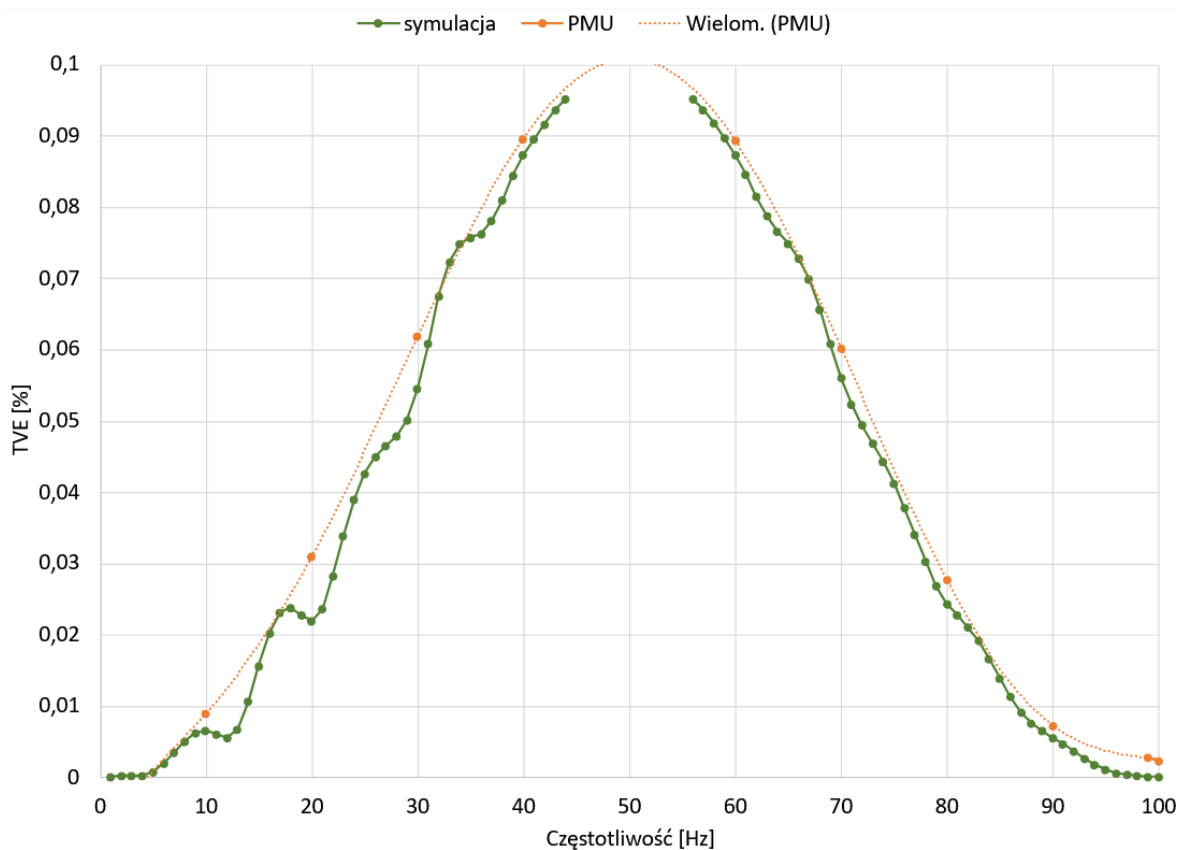


Rysunek 5.6. Wyniki uzyskane dla testu z udziałem harmonicznym.

Wyniki uzyskane na drodze symulacji i pomiarów, przedstawione na rysunku 5.6 [51], są bardzo zbliżone do siebie i jednocześnie dalekie od limitu błędu TVE, wynoszącego 1%. W związku z tym wynik testu należy uznać jako pozytywny.

5.2.4 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z udziałem sub- i inter-harmonicznym

W teście tym, badano zachowanie się algorytmu w przypadku gdy sygnałem zakłócającym był sygnał o częstotliwości nie będącej harmoniczną częstotliwości podstawowej. Sygnałem mierzonym był sygnał o stałej amplitudzie i częstotliwości nominalnej sieci, do którego dodano sygnał o częstotliwości od 10 do 100 Hz i z pominięciem częstotliwości z przedziału 45-55 Hz. Podczas symulacji przyjęto rozdzielczość 1 Hz, a dla rzeczywistych pomiarów 10 Hz. Amplituda sygnału zakłócenia wynosiła 1% wartości amplitudy sygnału o częstotliwości nominalnej. Wyniki badań zaprezentowano na rysunku 5.7 [51].

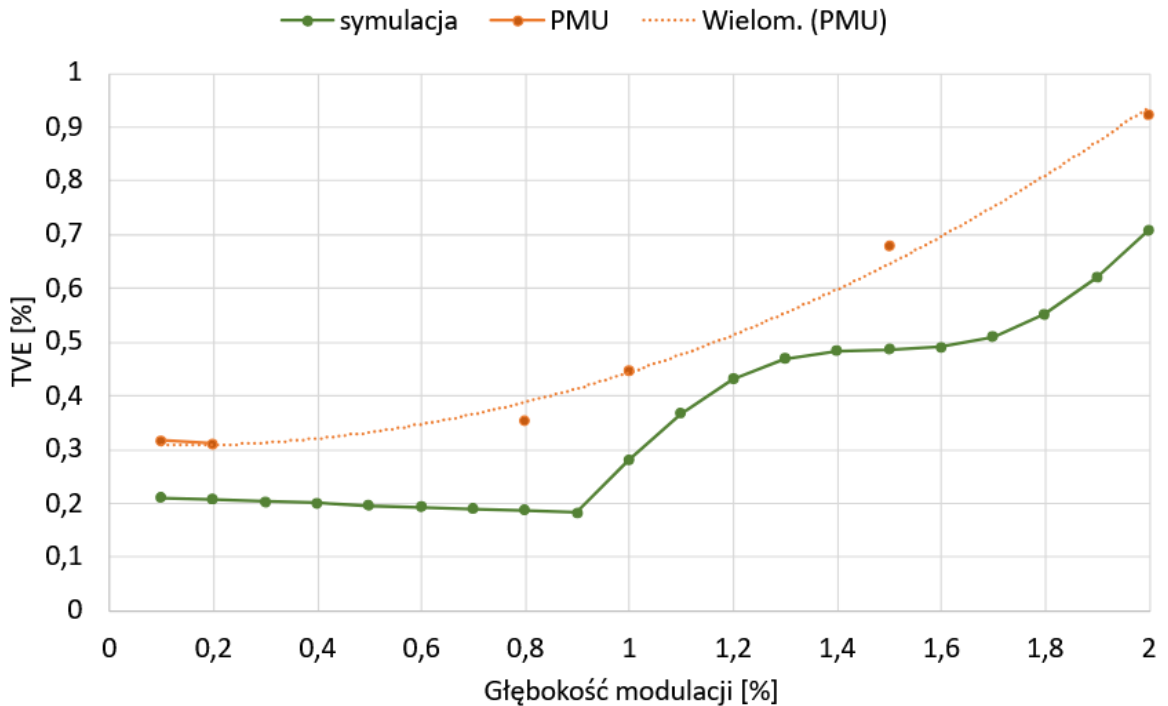


Rysunek 5.7. Wyniki uzyskane dla testu z udziałem sub-harmonicznych i inter-harmonicznych.

Jak wynika z wykresów zaprezentowanych na rysunku 5.7 wyniki symulacji i pomiarów są ze sobą zbieżne, a uzyskany błąd TVE jest dużo niższy niż limit narzucający przez standard dla urządzeń klasy M, wynoszący 1,3%. Standard nie podaje limitu błędów dla urządzeń klasy P.

5.2.5 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z modulacją fazy

W trakcie tego testu mierzony sygnał o stałej amplitudzie i częstotliwości 50 Hz podlega modulacji fazy. Test przeprowadza się dla różnych głębokości modulacji od 0,1% do 2%.

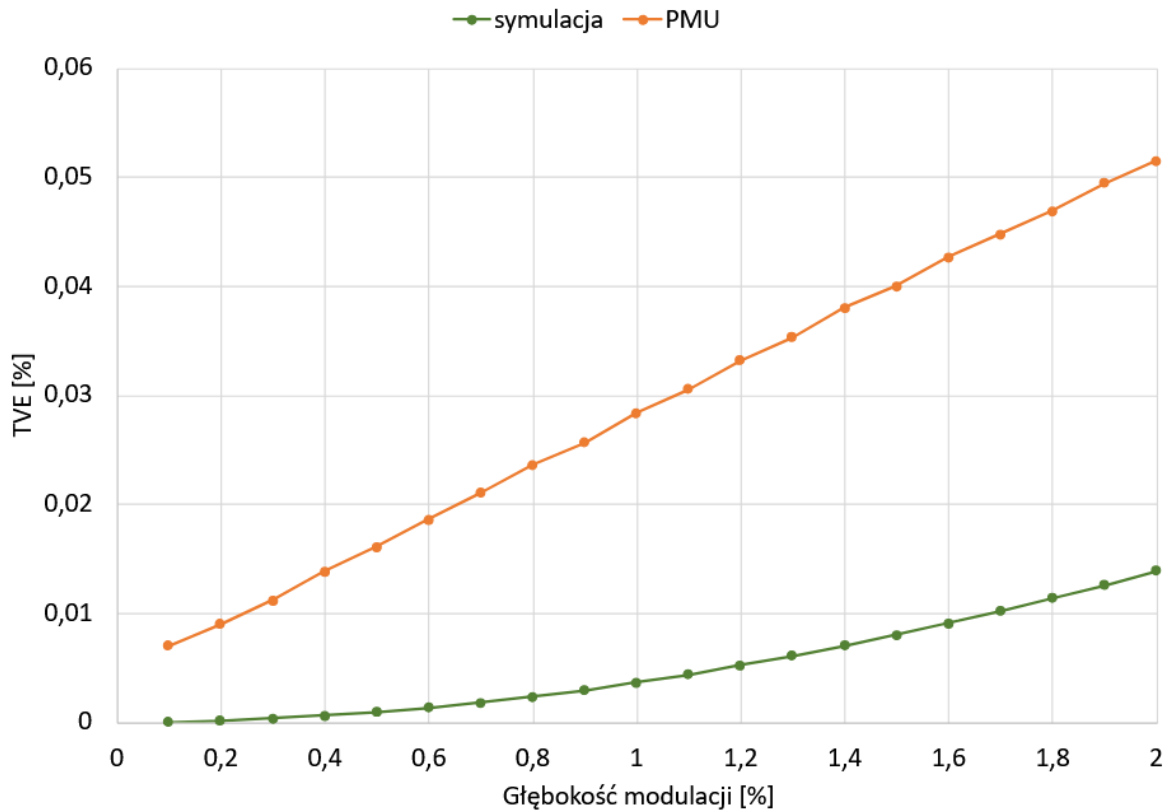


Rysunek 5.8. Wyniki uzyskane dla testu z modulacją fazy.

Wyniki przedstawione na rysunku 5.8 wskazują, że błąd TVE wyznaczenia synchrofazora na podstawie pomiarów dla badanego urządzenia jest większy od błędu TVE wyznaczenia synchrofazora na drodze symulacji. Wraz z narastaniem głębokości modulacji do wartości 2% przyjmuje on wartość około 0,91% i zbliża się do limitu błędu TVE wymaganego przez standard, który wynosi 1%, jednak ostatecznie go nie przekracza.

5.2.6 Stan ustalony przeprowadzany dla częstotliwości nominalnej (50 Hz) z modulacją amplitudy

W trakcie tego testu mierzony sygnał o stałej częstotliwości 50 Hz podlega modulacji amplitudy. Test przeprowadza się dla różnych głębokości modulacji od 0,1% do 2%. Wyniki testu zaprezentowano na rysunku 5.9 [51].

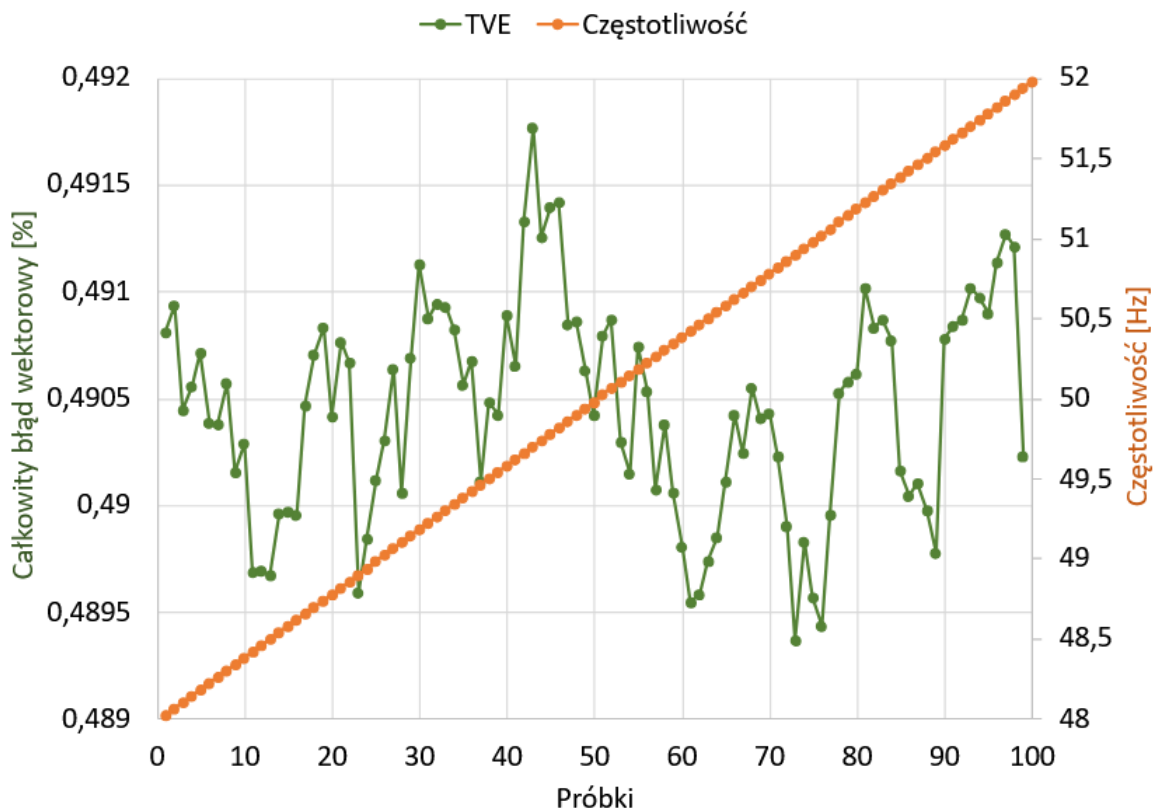


Rysunek 5.9. Wyniki uzyskane dla testu z modulacją amplitudy.

Wyniki przedstawione na rysunku 5.9 wskazują, że błąd TVE wyznaczenia synchronizacji na podstawie pomiarów dla badanego urządzenia jest większy od błędu TVE wyznaczenia synchronizacji na drodze symulacji, jednakże jest on nieznaczny w stosunku do limitu błędu TVE wymaganego przez standard, który wynosi 1%.

5.2.7 Liniowa zmiana częstotliwości

Test liniowej zmiany częstotliwości przeprowadzany jest dla sygnału o narastającej i opadającej częstotliwości, w przedziale od 48 do 52 Hz i stałej amplitudzie. Wyniki testu dla narastającej częstotliwości przedstawiono na rysunku 5.10, a pełne zestawienie wyników przedstawiono w tabeli 5.1. Obejmują one symulację i pomiary na stanowisku testowym dla przypadku narastającej i opadającej częstotliwości mierzonego sygnału.



Rysunek 5.10. Wykres błędu TVE dla sygnału o narastającej częstotliwości.

Tabela 5.1. Zestawienie TVE podczas testu z opadającą i narastającą częstotliwością.

Rodzaj testu	TVE symulacja [%]	TVE PMU [%]
Narastający	0,000511	0,4917
Opadający	0,000284	0,4899

Z testu wynika, że błąd estymacji synchrofazora przez urządzenie PMU jest znacząco większy od błędu jego estymacji, gdy był on wyznaczany na drodze symulacji, ale jest on wciąż około dwa razy mniejszy od maksymalnego błędu, dopuszczanego przez standard i wynoszącego 1%.

5.2.8 Podsumowanie testów PMU

Kryteria dotyczące dokładności wyznaczania synchronofazora, zdefiniowane w standardzie IEC/IEEE 60255-118-1:2018 są złożone i wymagają wykonania dużej liczby pomiarów. Do generacji sygnałów testowych konieczne jest wykorzystanie generatorów odtwarzających sygnał analogowy z próbek cyfrowych, które z kolei muszą zostać wygenerowane za pomocą dedykowanego oprogramowania, bądź jak w tym przypadku za pomocą oprogramowania typu MATLAB. Jest to konieczne ze względu na potrzebę posiadania informacji o chwilowej amplitudzie i fazie wymuszonego sygnału, w celu oszacowania błędu TVE.

Podstawowym zagadnieniem opisanym w tym rozdziale było zbadanie dokładności wyznaczania synchronofazorów przez opracowane urządzenie PMU oraz porównanie uzyskanych wyników z tymi, które zostały osiągnięte na drodze symulacji. Zestawienie wyników błędów wyznaczania synchronofazorów w poszczególnych testach zestawiono w tabeli 5.2. Odniesiono się do limitu błędu TVE określonego standardem dla danego testu.

Tabela 5.2. Zestawienie TVE dla wszystkich przeprowadzonych testów, jako procent błędu względem limitu błędu.

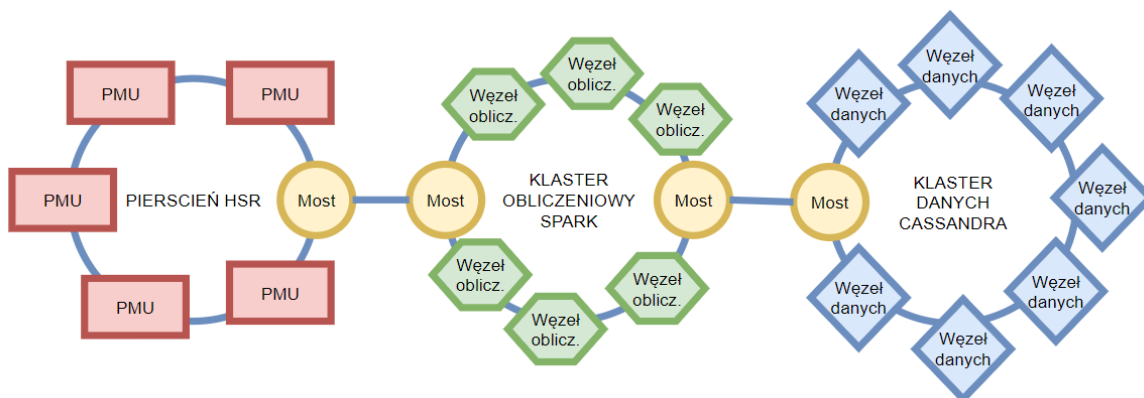
	Stan ustalony	Skok	Harmoniczne	Inter-/Sub-harmoniczne	Modulacja fazy	Modulacja amplitudy	Rampa
TVE [%]*	25	5	0,4287	10	5	5,14	49,17

* Procent błędu TVE względem limitu, który narzuca standard. Wartość 100% oznacza osiągnięcie limitu błędu.

Z badań wynika, iż opracowane, autorskie urządzenie PMU z zaimplementowanym algorytmem fl spełnia wszystkie kryteria standardu dla przedstawionych scenariuszy testowych.

6. System agregacji synchrofazorów

Kolejnym etapem pracy było opracowanie koncepcji systemu agregacji synchrofazorów. Zaproponowano dwie architektury. Pierwsza, przedstawiona na rysunku 6.1, jest architekturą klastrową. Struktura ta najlepiej spełnia wymagania skalowalności i zapewnienia ciągłości pracy opracowywanego systemu pozyskiwania i agregacji synchrofazorów.

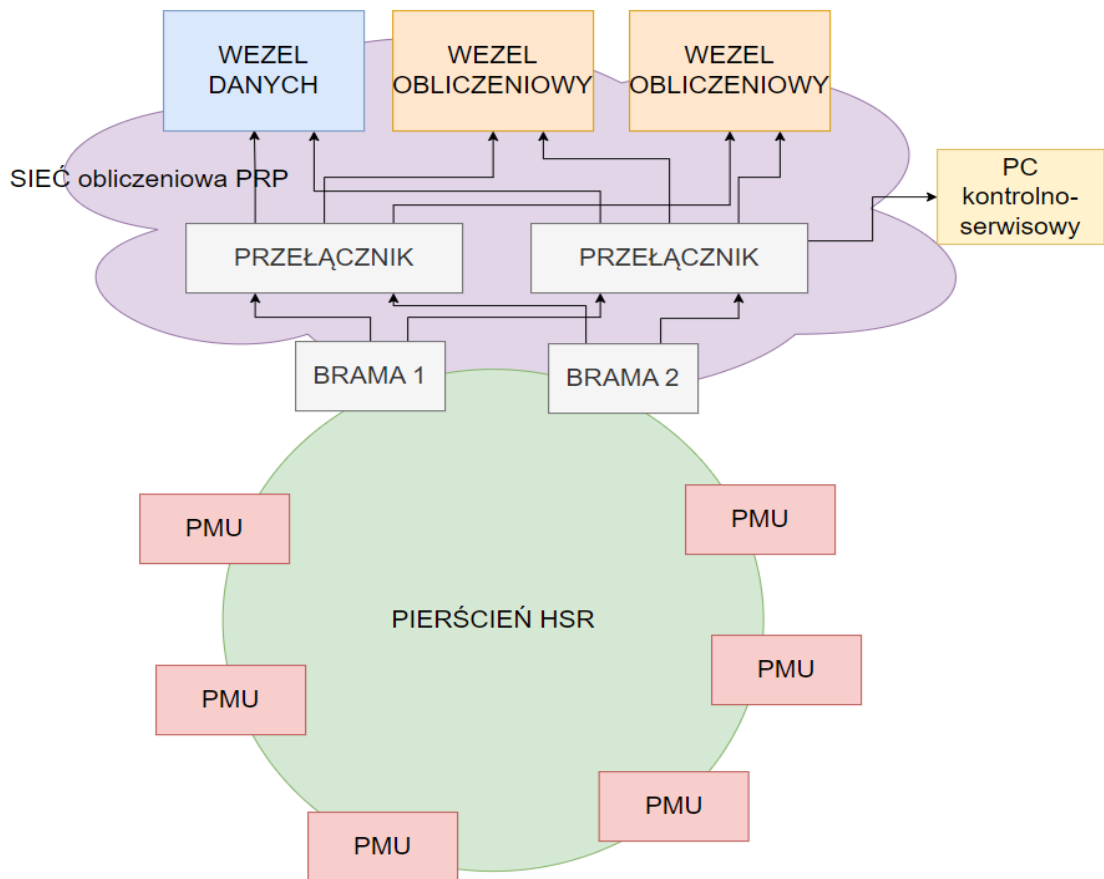


Rysunek 6.1. System agregacji synchrofazorów bazujący na architekturze klastrowej.

Proponowany system składa się z trzech sieci typu HSR (*ang. High-availability Seamless Redundancy*). Pierwsza łączy ze sobą rozproszone geograficznie PMU, druga sieć łączy węzły obliczeniowe klastra Spark [57], a trzecia łączy węzły przechowywania danych klastra typu Cassandra [58]. Klaster Spark cechuje szczególnie wysoka efektywność w porównaniu do innych platform tego typu, np. Hadoop. Jest zarówno szybszy, jak i zajmuje mniej zasobów pamięciowych [59]. Do przechowywania danych zaproponowano klaster typu Cassandra. Jest to rozproszony magazyn danych zapewniający redundancję przechowywania danych a przez to ich bezpieczeństwo [60]. Obydwie technologie klastrowe zapewniają ciągłość pracy w przypadku awarii, bądź konieczności serwisu części węzłów, co jest dużą zaletą w przypadku zastosowania w systemach infrastruktury krytycznej.

Schemat blokowy drugiej proponowanej architektury komunikacyjno-serwerowej został przedstawiony na rysunku 6.2. Sieć komunikacyjna, podobnie jak w pierwszym rozwiązaniu, składa się z pierścienia HRS, który łączy rozproszone geograficznie PMU. Sieć ta łączy się z klastrzem obliczeniowym poprzez dwie bramy, co zapewnia redundancję sprzętową na wypadek awarii urządzenia stanowiącego bramę. Na potrzeby sieci

obliczeniowej, w której pracują jednostki obliczeniowe i przechowywania danych, zaproponowano zastosowanie sieci typu PRP [61], która jest typową siecią ethernetową ze zdublowaną warstwą fizyczną. Jej dodatkową zaletą jest większa pojemność, w porównaniu z siecią HRS, oraz kompatybilność ze standardowym Ethernetem [62][63].



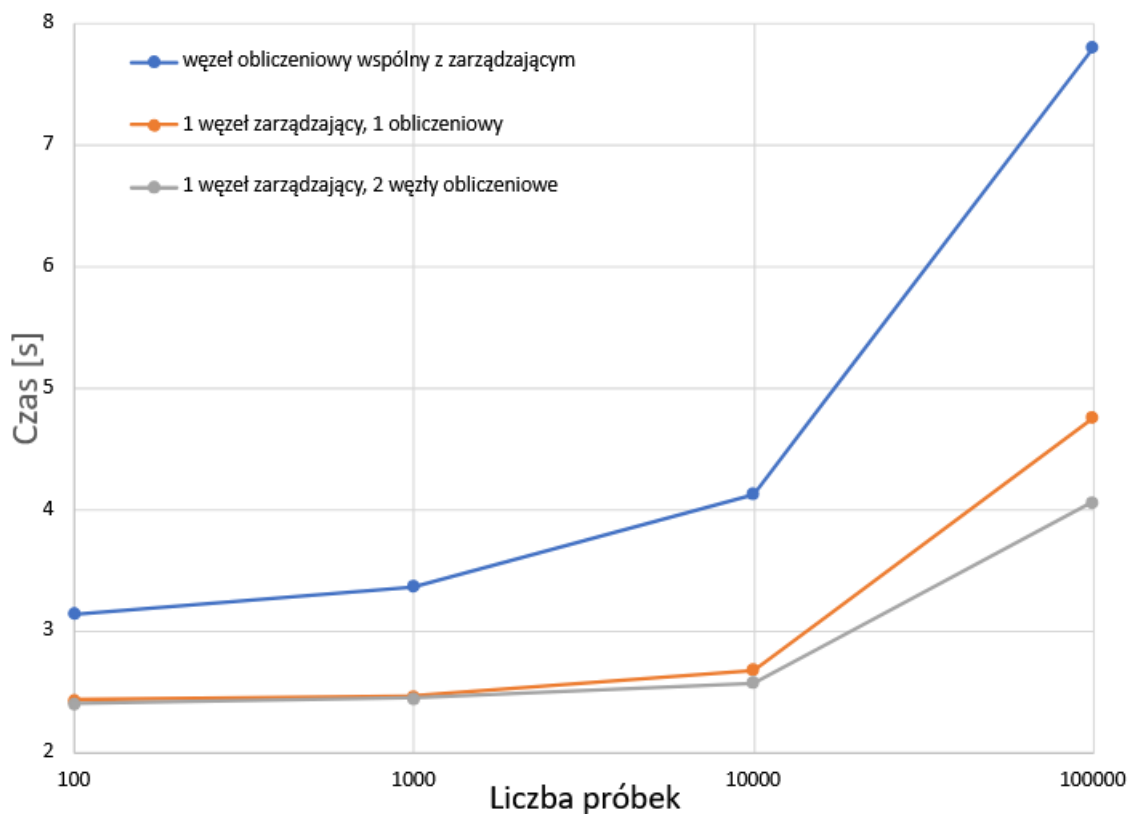
Rysunek 6.2. Architektura sieciowa oparta o sieci redundancyjne HSR, PRP oraz niezależne węzły obliczeniowe i przechowywania danych.

Dla architektury systemu przedstawionej na rysunku 6.2 proponowanym węzłem obliczeniowym jest komputer klasy PC, wyposażony w kilka kart graficznych w celu akceleracji algorytmów wykorzystujących sieci neuronowe. Dostępne płyty główne, dedykowane obliczeniom na kartach graficznych, posiadają możliwość dołączenia do 19 kart. Taka liczba kart graficznych pozwala na zastosowanie różnorodnych strategii akceleracji i zrównoleglania algorytmów [64][65][66][67][68]. Jest to konieczne w systemie wykorzystującym duże sieci neuronowe, ze względu na wielokrotnie większą liczbę obliczeń konieczną do działania takiego algorytmu, względem metod tradycyjnych,

które w większości bazują na sprawdzaniu kryterium dla zadanego parametru sieci elektroenergetycznej.

Z zaprezentowanych na rysunkach 6.1 i 6.2 architektur systemów w pracy zajęto się zagadnieniem zastosowania klastra Spark jako systemu obliczeniowego dla algorytmów monitoringu sieci SN, z zastosowaniem sieci neuronowych. W ramach pracy zbudowano uproszczony eksperymentalny klaster obliczeniowy typu Spark. Składa się on z trzech komputerów klasy PC, pełniących rolę węzła głównego i dwóch węzłów obliczeniowych. Ponieważ celem pracy było jedynie przetestowanie koncepcji systemu, to jako węzły klastra zastosowano dostępne komputery PC z procesorem I7-7700 oraz kartą graficzną NVIDIA Quadro P1000, jako akceleratorem obliczeń. Karta ta wyposażona jest w 4GB RAM, 640 rdzeni CUDA, a jej wydajność dla operacji zmiennoprzecinkowych wynosi 1,425 GFLOPS. Na opisanym sprzęcie uruchomiono klaster Apache Spark, składający się z węzła głównego i dwóch węzłów obliczeniowych. W skład oprogramowania systemu wchodziły: system operacyjny Ubuntu 20, Python3, w tym biblioteki pySpark, Tensorflow, Keras, JupyterLab, Apache Spark. Wymienione składniki oprogramowania stanowiły środowisko do projektowania, testowania i uruchamiania sieci neuronowych.

Na klastrze Spark uruchomiono proces uczenia sieci neuronowej przy różnej konfiguracji klastra oraz różnej ilości danych wejściowych. Wyniki eksperymentu przedstawiono na rysunku 6.3.



Rysunek 6.3. Czas uczenia sieci neuronowej w zależności od zastosowanej konfiguracji klastra Spark i liczby próbek danych uczących.

Dane wejściowe stanowią ciągi próbek cyfrowych prądów i napięć. Zbadano szybkość uczenia sieci dla okien pomiarowych o rozmiarze od 100 do 100000 próbek i stwierdzono, że czas obliczeń jest krótszy dla konfiguracji z węzłem zarządzającym i obliczeniowym znajdujących się na osobnych komputerach PC. Natomiast, jeśli chodzi o zależność czasu obliczeń od liczby węzłów, to zastosowanie większej liczby węzłów obliczeniowych skutkuje przyspieszeniem obliczeń dla liczby próbek powyżej 10000. Z faktu tego można wnioskować, że zrównoleglanie i rozpraszanie obliczeń jest uzasadnione tylko przy algorytmach wnioskowania, które korzystają z dużej ilości danych pomiarowych. Duża ilość danych wejściowych może wystąpić przy zastosowaniu szerokiego okna pomiarowego, bądź w przypadku analizy dużej liczby punktów pomiarowych.

7. Sieci neuronowe do wykrywania wybranych zjawisk w sieci elektroenergetycznej

Algorytmy analizy danych, wykorzystujące sztuczne sieci neuronowe, dzięki rozwojowi dedykowanych układów scalonych zyskują coraz większą sferę zastosowań [69][70]. Nowe możliwości technologiczne sprawiają, że większą uwagę zaczyna się przywiązywać do ich wykorzystania w celu monitorowania, diagnozowania i zarządzania sieciami elektroenergetycznymi [71][72][73][74]. W niniejszym rozdziale skoncentrowano się na wykorzystaniu sieci neuronowych do wykrywania wybranych zjawisk w sieci elektroenergetycznej oraz omówiono ich potencjał w poprawie bezpieczeństwa, niezawodności i efektywności działania systemu energetycznego.

Podczas gdy tradycyjne metody monitorowania i kontroli sieci elektroenergetycznych opierają się głównie na regułach i heurystykach [75][76][77], wykorzystanie technologii opartych na sztucznej inteligencji, a w szczególności sieciach neuronowych, pozwala na bardziej zaawansowane i adaptacyjne podejście [78][79][80]. Sieci neuronowe mogą być wykorzystane do analizy danych pomiarowych ze stacji transformatorowych [81], linii elektroenergetycznych [82] oraz innych urządzeń w celu wykrywania anomalii [83][84], przewidywania awarii [85] czy optymalizacji przepływu energii [86][87].

Poprzez zastosowanie odpowiednio zaprojektowanych modeli sieci neuronowych oraz odpowiednio przetworzonych danych, można uzyskać nowe narzędzia wspierające operatorów sieci w szybkiej identyfikacji i reakcji na potencjalne zagrożenia oraz optymalizację wydajności systemu elektroenergetycznego.

W ramach pracy podjęto badania nad wykorzystaniem sieci neuronowych przetwarzających dane synchrofazorowe w celu oszacowania odległości do zwarcia w sieci elektroenergetycznej średniego napięcia. Założono wykorzystanie nieprzetworzonych danych synchrofazorowych oraz techniki głębokiego uczenia maszynowego z nadzorem [88]. W kolejnych podrozdziałach opisano pełen proces implementacji sieci neuronowych, od generacji danych, poprzez wybór i optymalizację architektury sieci oraz weryfikację poprawności zwracanych wyników.

Opracowane sieci neuronowe mogą zostać uruchomione w zaproponowanym systemie agregacji i przetwarzania danych (rozdział 6) i analizować dane synchronizacyjne, pochodzące z opracowanego urządzenia PMU.

7.1. Wykrywanie odległości do miejsca zwarcia

W ramach pracy opracowano sieć neuronową do analizy synchronizacyjnych, w celu wyznaczenia odległości do miejsca zwarcia w linii elektroenergetycznej. W tym celu:

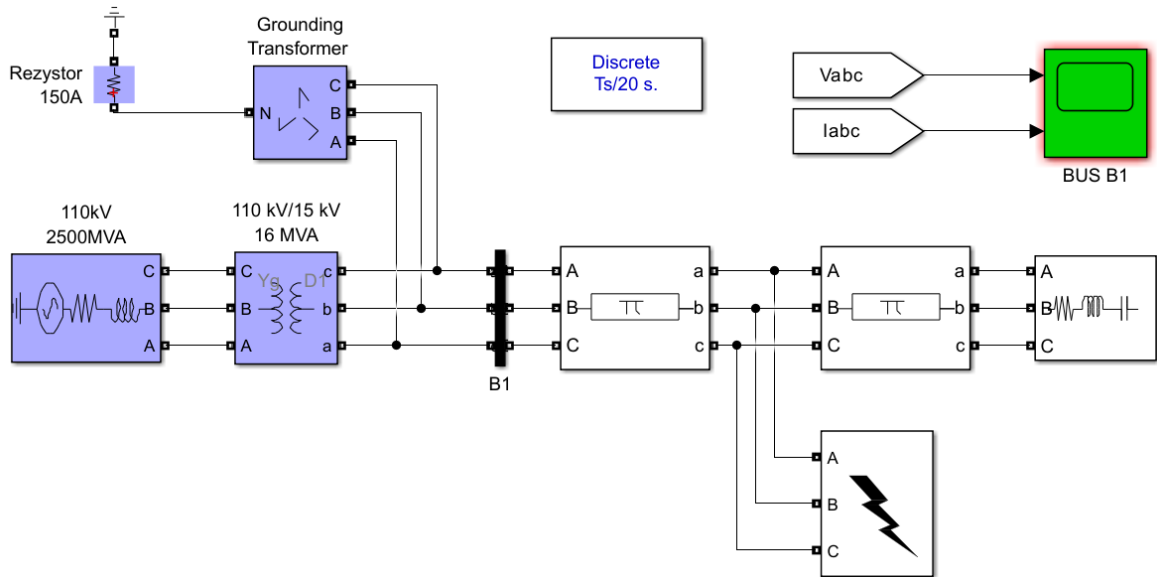
- opracowano modele sieci elektroenergetycznej średniego napięcia w programie MATLAB – Simulink,
- wygenerowano przebiegi prądów i napięć dla różnych odległości zwarcia od punktu pomiarowego, zarówno dla jednofazowych zwarć doziemnych, jak i zwarć międzyfazowych,
- opracowano skrypt w programie MATLAB, wykorzystywany do generacji synchronizacyjnych z wygenerowanych próbek prądu i napięcia,
- opracowano program w języku Python, korzystający z biblioteki Keras, realizujący proces uczenia sieci neuronowej,
- przeprowadzono symulacje z różnymi architekturami sieci konwolucyjnych, bazujących na neuronach Conv1D.

7.1.1 Generacja przebiegów prądu i napięcia w czasie zwarcia.

Do generacji syntetycznych sygnałów, odzwierciedlających przebiegi prądu i napięcia podczas zwarcia, wykorzystano program MATLAB-Simulink [89][90][91][92]. Opracowany, uproszczony model sieci średniego napięcia zaprezentowano na rysunku 7.1. Model zawiera trójfazowe źródło napięcia 110 kV o mocy 2500 MVA (symulujący system elektroenergetyczny), transformator 110 kV/15 kV o mocy 16 MVA, transformator uziemiający. Sieć średniego napięcia pracowała z punktem neutralnym uziemionym przez rezystor o rezystancji 100 Ω . Pomiar prądów i napięć były wykonywane w punkcie pomiarowym B1. Dalszą część sieci średniego napięcia stanowiła linia napowietrzna 15 kV, wraz z blokiem symulującym zwarcie, zakończona obciążeniem typu RLC.

W celu symulacji zwarcia w różnej odległości od punktu pomiarowego, podzielono 20-kilometrową linię średniego napięcia na dwa odcinki, pomiędzy którymi umieszczono blok zwarcia. Wygenerowano przebiegi dla odległości miejsca zwarcia od transformatora

w przedziale od 1 do 19 kilometrów, z rozdzielczością 1 kilometr. Symulowano zarówno zwarcia doziemne, jak i międzyfazowe.



Rysunek 7.1. Schemat linii średniego napięcia do symulacji zwarcia doziemnego i międzyfazowego w programie Simulink.

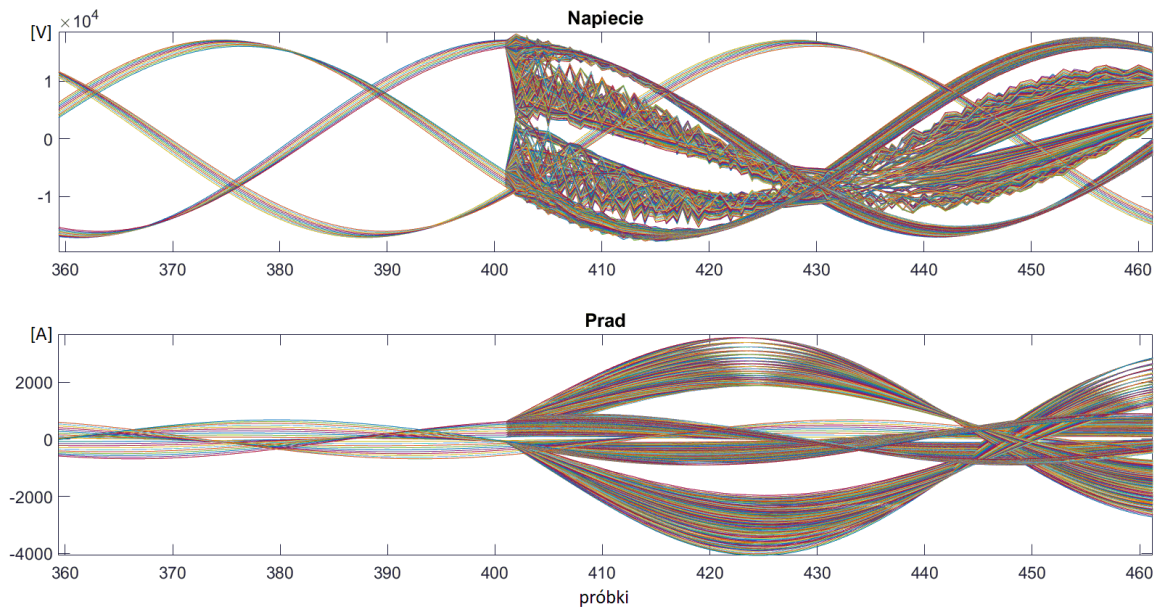
Na rysunku 7.2 i 7.3 przedstawiono zestawienie wybranych przypadków symulowanych zwarc, przeprowadzonych dla następującego zakresu parametrów:

- odległości punktu pomiarowego (urządzenia PMU) do miejsca zwarcia od 1 km do 19 km, z krokiem 1 km,
- przesyłanej mocy w analizowanej linii średniego napięcia w zakresie od 1 MW do 10 MW, z krokiem 1 MW,
- rezystancji przejścia w miejscu zwarcia od 1 Ω do 500 Ω , z krokiem 50 Ω .

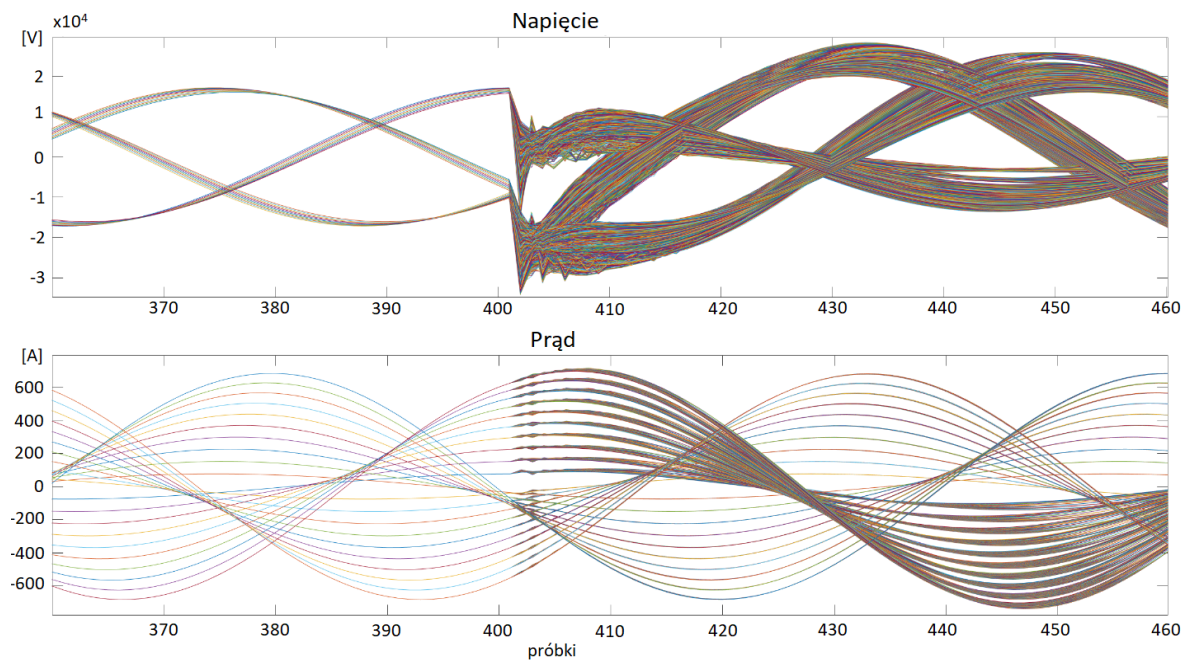
Przyjęte spektrum wartości mocy i rezystancji miały na celu wygenerowanie zbioru danych umożliwiających dopasowanie sieci neuronowej do warunków pracy sieci elektroenergetycznej [93].

Na rysunkach 7.2 i 7.3 zaprezentowano przebiegi prądów i napięć uzyskanych na drodze symulacji. Kolejne krzywe oznaczone różnymi kolorami reprezentują różną moc przesyłaną przez linię średniego napięcia w czasie normalnej pracy i podczas zwarcia, a także różne miejsca wystąpienia zwarcia oraz różną rezystancję przejścia w miejscu zwarcia. Rysunki mają obrazować liczbę przypadków wykonanych symulacji, natomiast

nie zawierają legendy ze względu na czytelność wykresu. Na rysunkach zaprezentowano jedynie wybrane przebiegi, wygenerowane dla stosunkowo małej grupy zmienianych parametrów.



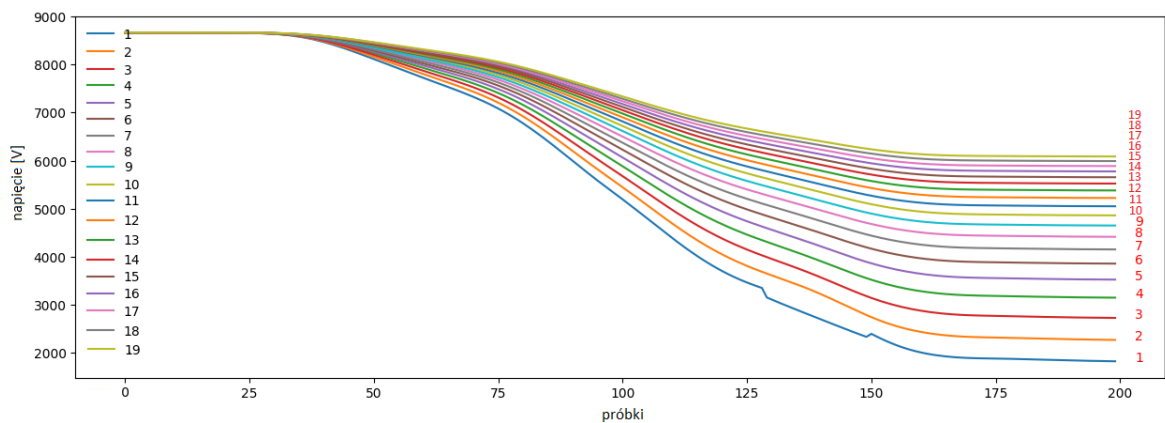
Rysunek 7.2. Złożenie przebiegów prądowych i napięciowych dla różnych, wybranych parametrów zwarcia międzyfazowego.



Rysunek 7.3. Złożenie przebiegów prądowych i napięciowych dla różnych, wybranych parametrów zwarcia doziemnego.

Pozyskane próbki prądu i napięcia wykorzystano do generacji synchronfazorów. Użyto algorytmu opisanego w standardzie IEC/IEEE 60255-118-1, bazującego na splocie dyskretnym w dziedzinie czasu z filtracją oraz korekcją fazy dla klasy zabezpieczeniowych PMU (oznaczonego jako f2 i analizowanego w rozdziale 4). Do przechowywania danych wykorzystano pliki w formacie csv. Synchronfazy wygenerowano z częstotliwością równą częstotliwości próbkowania przyjętą w oprogramowaniu Simulink, czyli 4 kHz. Dostosowanie częstotliwości generowania synchronfazorów, tak aby była ona zgodna ze standardem, następuje w procesie przygotowania danych uczących, poprzez decymację danych. Zastosowany sposób umożliwia tworzenie serii danych uczących z różnymi relacjami czasowymi chwili wytworzenia synchronfazora względem chwili zwarcia.

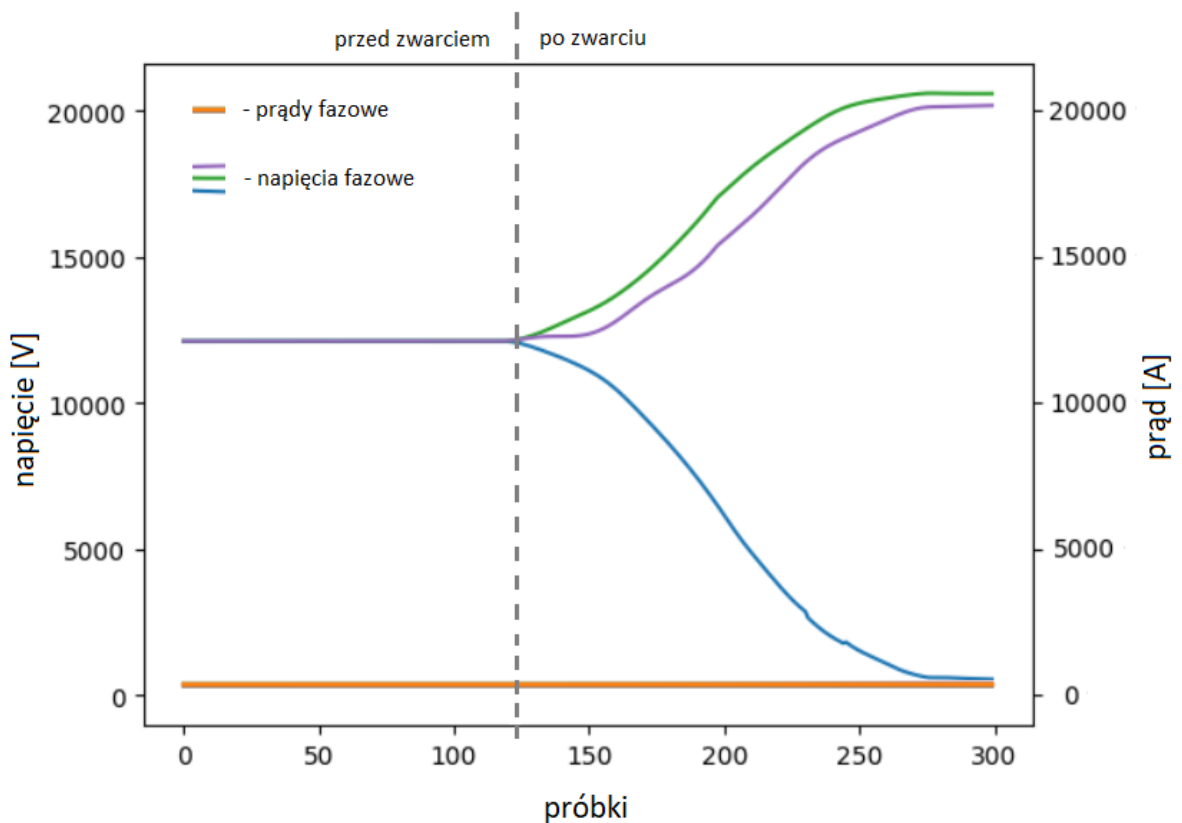
Przykładowy wpływ odległości miejsca zainstalowania urządzenia PMU od miejsca zwarcia na przebieg mierzonego napięcia zaprezentowano na rysunku 7.4. Przedstawia on 19 przebiegów ilustrujących zmianę wartości skutecznej sygnału napięciowego na szynach stacji w funkcji czasu, symbolizowanego numerem próbki (dla odległości miejsca zwarcia od 1 do 19 kilometrów od punktu pomiarowego). Symulację wykonano dla rezystancji przejścia w miejscu zwarcia równej 1Ω .



Rysunek 7.4. Wizualizacja wartości skutecznej napięcia fazowego podczas zwarcia dla różnych odległości miejsca zwarcia. Do każdej krzywej przypisana jest liczba kilometrów od punktu pomiarowego.

7.1.2 Przygotowanie danych do uczenia sieci neuronowej

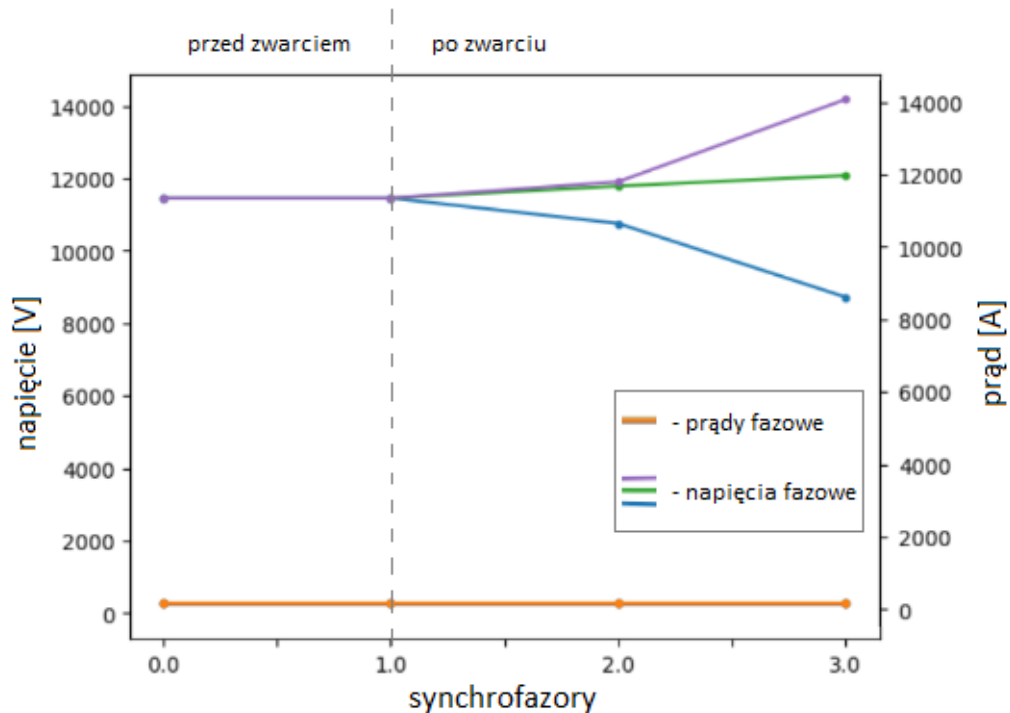
Pozyskane z symulacji dane pomiarowe posłużyły do uczenia sieci neuronowej. W pojedynczym oknie czasowym sieć neuronowa analizuje jednocześnie amplitudę i fazę prądu oraz napięcia. Na rysunku 7.5 przedstawiono przykład takiego okna czasowego, przedstawiającego zwarcie w wybranym miejscu sieci elektroenergetycznej. Na poniższych rysunkach skale prądowa i napięciowa są identyczne, aby wiernie odwzorować rzeczywiste kształty przebiegów oraz relacje między nimi. Taki sposób prezentacji dobrze odzwierciedla, jakie dane są interpretowane przez sieć neuronową.



Rysunek 7.5. Wizualizacja danych analizowanych jednorazowo przez sieć neuronową, prezentowanych jako amplitudy prądów fazowych oraz napięć fazowych podczas zwarcia w odległości 10 km.

Po decymacji danych synchronofazorowych, tak aby ich częstotliwość raportowania była równa 50 Hz, otrzymano okno danych poddawanych dalszej analizie. Przykładowe okno danych przedstawiono na rysunku 7.6. Zawiera ono 4 synchronofazory prądów i napięć dla każdej z trzech faz. Obraz okna w pamięci oprogramowania uczącej się sieci neuronowej to tablica o wymiarach 4x12, która jest traktowana jako jeden element wejściowy do sieci

neuronowej. Rozmiar tablicy 4 reprezentuje cztery kolejne chwile czasowe w których analizowane są sygnały, natomiast rozmiar 12 wynika z przechowywania sześciu liczb zespolonych (trzy fazy prądu i napięcia, rozłożone na część rzeczywistą i urojoną).



Rysunek 7.6. Wizualizacja danych synchronofazorowych zawartych w jednym oknie.

Elementy wejściowe w procesie uczenia sieci neuronowej tworzą z kolei trójwymiarową tablicę $[X, 4, 12]$, gdzie X wynika z:

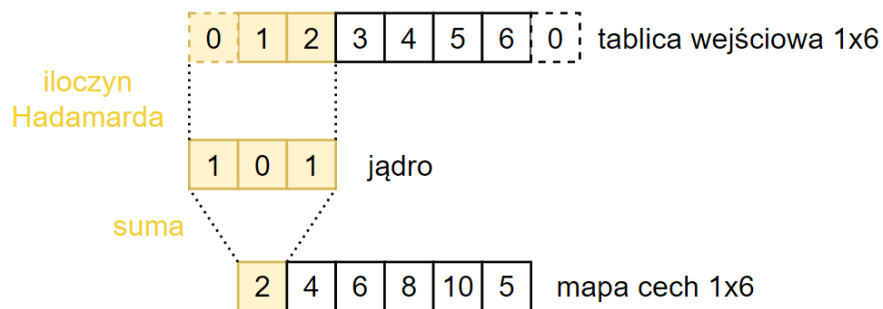
- liczby plików zawierających dane synchronofazorowe analizowanej sieci średniego napięcia,
- liczby okien wynikających z długości sekwencji danych, pochodzących z jednego pliku,
- przesuwania w czasie chwili wyznaczenia synchronofazora względem chwili wystąpienia zwarcia.

Następnie dla każdego okna czasowego o rozmiarze $[4,12]$, uprzednio wygenerowanej tablicy danych uczących, tworzona jest 19-sto elementowa tablica prawdopodobieństwa, zawierająca klasyfikację danego elementu. W tablicy tej przypisuje się wartość 1 w komórce odpowiadającej odległości do zwarcia, pozostałe komórki przyjmują wartość 0. Przykładowo przy zwarcia w odległości 2 km od punktu pomiarowego tablica przyjmuje postać: $[0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0]$.

Dane w postaci opisanej powyżej posłużyły do uczenia nadzorowanego sieci neuronowej.

7.1.3 Konwolucyjne sieci neuronowe

Kluczowym elementem zaproponowanej i opracowanej sieci neuronowej jest warstwa neuronowa typu conv1D [94][95][96]. Warstwa ta wykorzystuje spłot jednowymiarowej tablicy danych wejściowych ze stałą tablicą jednowymiarową, nazywaną jądrem, którego idea zaprezentowana jest na rysunku 7.7.



Rysunek 7.7. Uproszczony schemat operacji operacji spłotu dla danych jednowymiarowych.

Wartość wyjściowa (N , C_{out} , L_{out}) dla danych wejściowych zdefiniowanych jako (N , C_{in} , L_{in}), według [97], jest opisana wzorem:

$$O(N_i, C_{out_j}) = P(C_{out_j}) + \sum_{k=0}^{C-1} W(C_{out_j}, k) * I(N_i, k) \quad (24)$$

gdzie:

O - tablica danych wyjściowych,

B - tablica przesunięcia,

W - tablica wag, modyfikowana w procesie uczenia,

I - tablica danych wejściowych,

N - ilość danych wykorzystywanych w jednorazowej aktualizacji parametrów sieci podczas uczenia,

L - długość danych wejściowych,

C - liczba kanałów danych wejściowych.

Symbol $*$ jest operatorem korelacji wzajemnej [98], która dla danych wejściowych jednowymiarowych może być zapisana wzorem:

$$B(i) = (K * A)(i) = \sum_m A(i+m)K(m) \quad (25)$$

gdzie:

A - jednowymiarowa tablica danych wejściowych o rozmiarze i ,

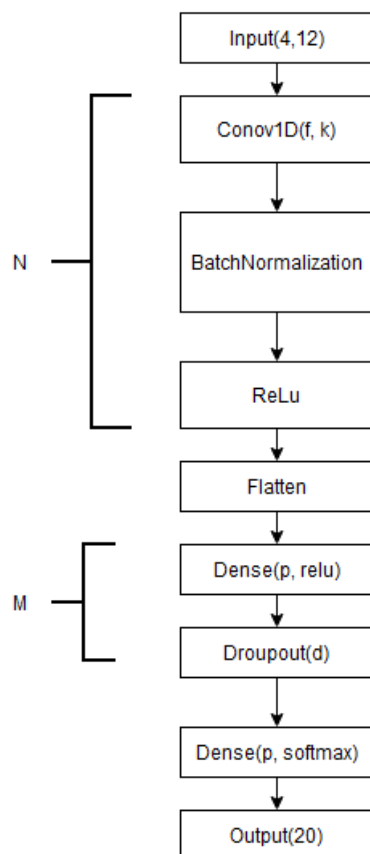
K - jednowymiarowa tablica jądra o rozmiarze m ,

B - jednowymiarowa tablica danych wyjściowych o rozmiarze i .

Warstwy neuronowe typu conv1D posiadają szereg zalet, które predestynują je w zastosowaniu do klasyfikacji szeregów czasowych. Przede wszystkim posiadają mniejszą złożoność obliczeniową od warstw conv2d ($\sim O(N^2)$) [99], która wynosi $\sim O(N)$. Jest to istotna cecha w kontekście zastosowania w systemach czasu rzeczywistego. Ponadto, doskonale nadają się one do identyfikacji krótkoterminowych wzorców w danych sekwencyjnych [100].

7.1.4 Optymalizacja sieci

Jako podstawowy model sieci neuronowej zaproponowano model widoczny na rysunku 7.8. Składa się on z N warstw konwolucyjnych, przy czym na jedną warstwę składa się warstwa neuronów typu Conv1D, warstwa normalizacji i warstwa typu ReLU [101]. Warstwy konwolucyjne są połączone poprzez warstwę spłaszczającą dane z warstwami typu Dense (w pełni połączonych perceptronów) [102][103]. Jest to konieczne, ponieważ warstwy konwolucyjne operują na danych dwuwymiarowych, a warstwa Dense na jednowymiarowych. Kolejną warstwą jest warstwa typu Dropout [104][105], losowo usuwająca 20 % danych uczących podczas kolejnych epok uczenia, co ogranicza zjawisko przeuczenia sieci. Warstwę wyjściową stanowi warstwa typu Dense, zwracająca tablicę 20-sto elementową prawdopodobieństwa wystąpienia zwarcia na danym kilometrze. W procesie uczenia [106], metodą propagacji wstecznej [107], jako funkcję celu (straty) użyto kategoryalną entropię krzyżową [108][109][110][111] (ang. *categorical cross entropy*), która interpretowana jest jako miara trafności i w dalszej części pracy przytaczana jest pod pojęciem „dokładność kategoryzacji”.

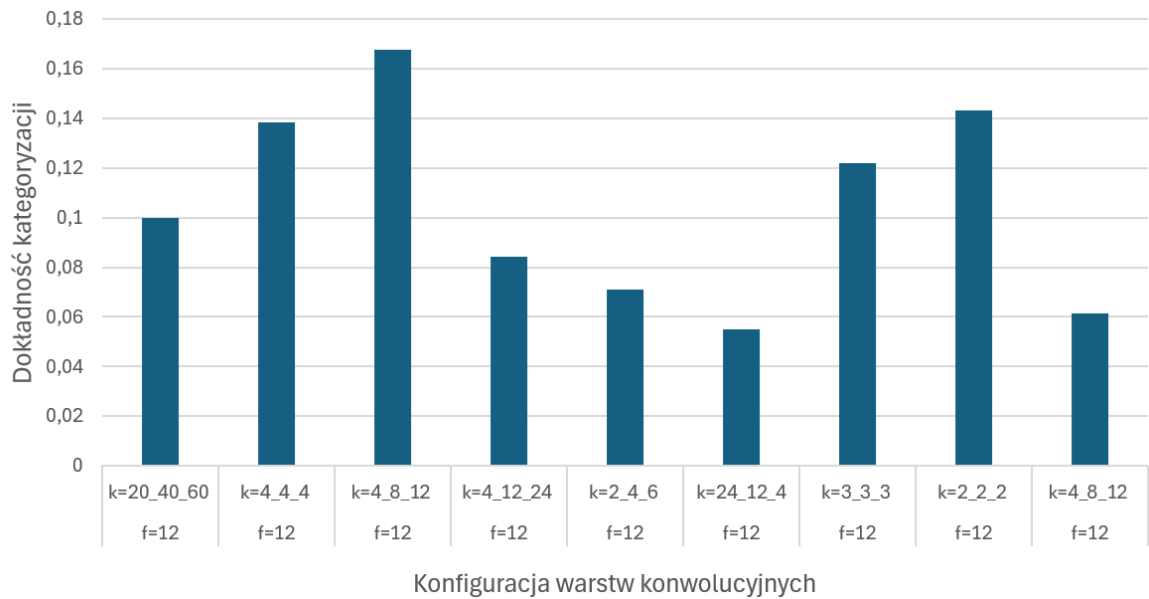


Rysunek 7.8. Ogólna architektura zastosowanej sieci neuronowej. Oznaczenia: N i M - liczba warstw, f - długość filtru, k - rozmiar jądra, p - liczba perceptronów.

7.1.4.1 Optymalizacja warstw konwolucyjnych

Przeprowadzono optymalizację warstw konwolucyjnych Conv1D, tak aby uzyskać najlepszą dokładność estymacji miejsca zvarcia przy stałej liczbie epok uczenia. W trakcie optymalizacji zmieniano liczbę warstw, liczbę filtrów i rozmiar jądra. Proces podzielono na kilka kroków, w których modyfikowano jeden wybrany parametr.

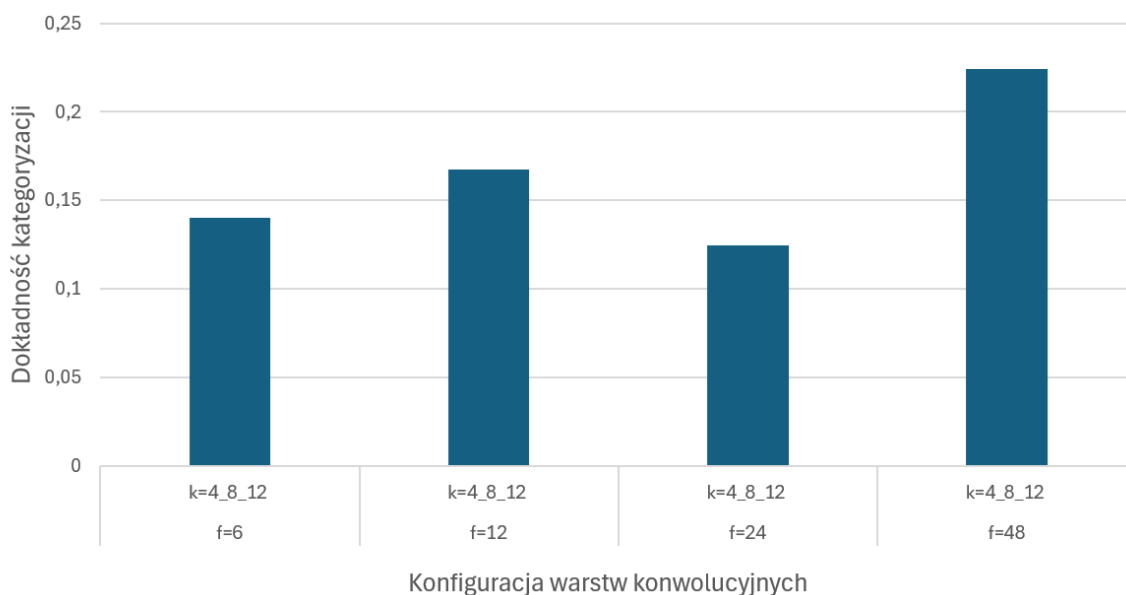
W pierwszym kroku zbadano wpływ rozmiaru jądra na dokładność estymacji po 500 epokach uczenia. Wyniki zaprezentowano na rysunku 7.9.



Rysunek 7.9. Dokładność estymacji po 500 epokach uczenia. Oznaczenia: k – rozmiar jądra, f – liczba filtrów.

Badanie przeprowadzono dla sieci o trzech warstwach konwolucyjnych. Wykonano 9 testów dla różnych konfiguracji wielkości jądra, w zakresie od 2 do 60, i przy stałej liczbie filtrów, wynoszącej 12. Z badań wynika, że najlepszą dokładność klasyfikacji odległości do miejsca zwarcia po 500 epokach uczenia osiągnęła sieć o rozmiarze jądra: 4 w pierwszej warstwie, 8 w drugiej i 12 w trzeciej warstwie. Nieco gorsze wyniki osiąga sieć neuronowa o stałym rozmiarze jądra (równym 2 lub 4) w każdej z warstw.

Następnie zbadano wpływ parametru określającego liczbę filtrów na proces uczenia się sieci. Badano sieć o trzech warstwach konwolucyjnych, dla rozmiarów jądra równych 4, 8, 12 w kolejnych warstwach, gdyż sieć ta osiągnęła najlepsze wyniki w pierwszym kroku optymalizacji. Parametr określający liczbę filtrów zmieniano w zakresie 6, 12, 24, 48. Na rysunku 7.10 przedstawiono wyniki testów.

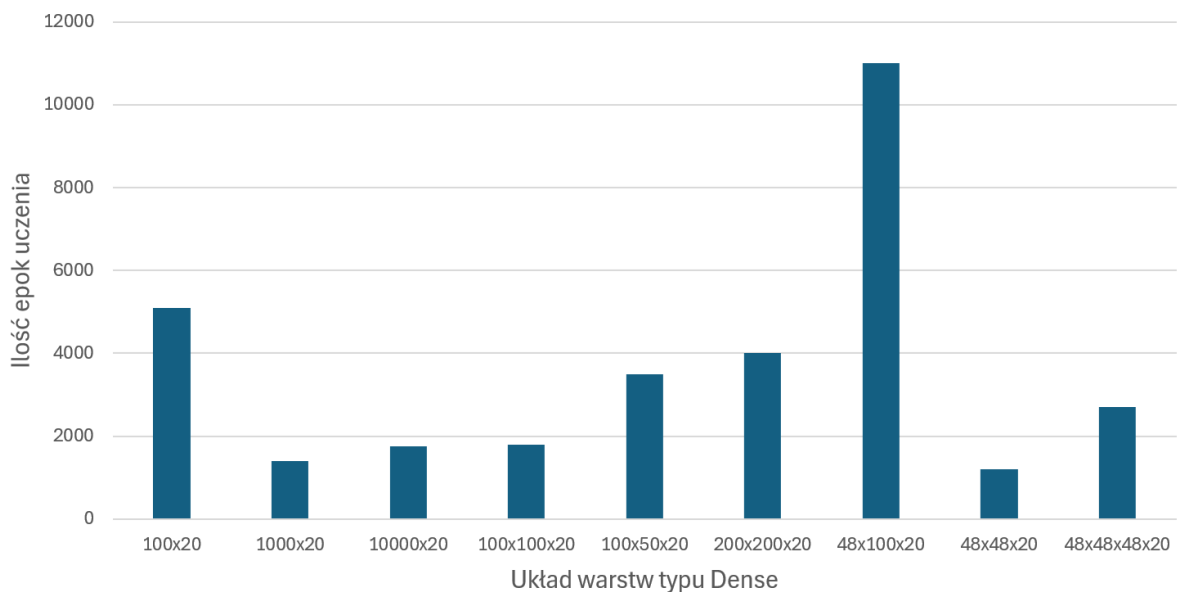


Rysunek 7.10. Badanie wpływu liczby filtrów na proces uczenia się.

Badanie wykazało, że po 500 epokach uczenia najwyższą dokładność klasyfikacji osiągnęła sieć o liczbie filtrów wynoszącej 48. Warto zauważyć, że dokładność klasyfikacji nie zależy liniowo od liczby filtrów.

7.1.4.2 Optymalizacja warstw w pełni połączonych perceptronów

Kolejnym fragmentem sieci neuronowej, który przebadano pod kątem wpływu jego parametrów na szybkość uczenia się były warstwy typu Dense, czyli warstwy w pełni ze sobą połączonych perceptronów. Zbadano 9 przypadków w konfiguracji dwu i trzy warstwowej. Zmieniano liczbę perceptronów w każdej z warstw, w zakresie od 48 do 10000. Liczba perceptronów w ostatniej warstwie była stała i wynosiła 20, gdyż jest to warstwa wyjściowa. Wyniki badania przedstawiono na rysunku 7.11.



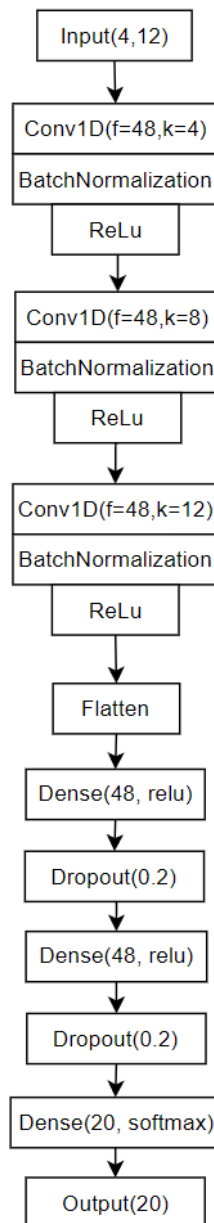
Rysunek 7.11. Szybkość uczenia sieci w zależności od typu architektury warstw Dense

Na rysunku 7.11 przedstawiono liczbę epok uczenia w zależności od konfiguracji warstw w pełni połączonych perceptronów. Poszczególne sieci uczono do momentu osiągnięcia przez parametr dokładności kategoryzacji wartości 0,95. Najszybciej próg ten osiągnęła sieć z konfiguracją warstw 48x48x20, czyli trzema warstwami typu Dense, z których pierwsza i druga posiadają po 48 perceptronów, natomiast trzecia 20. Druga w tej klasyfikacji była sieć o dwóch warstwach i konfiguracji perceptronów 1000x20. Najgorzej sprawdziła się sieć o konfiguracji 48x100x20. Cechuje ją duża, w porównaniu z warstwą wejściową, warstwa ukryta ze stoma perceptronami.

7.1.5 Wybrana struktura sieci neuronowej i proces jej uczenia

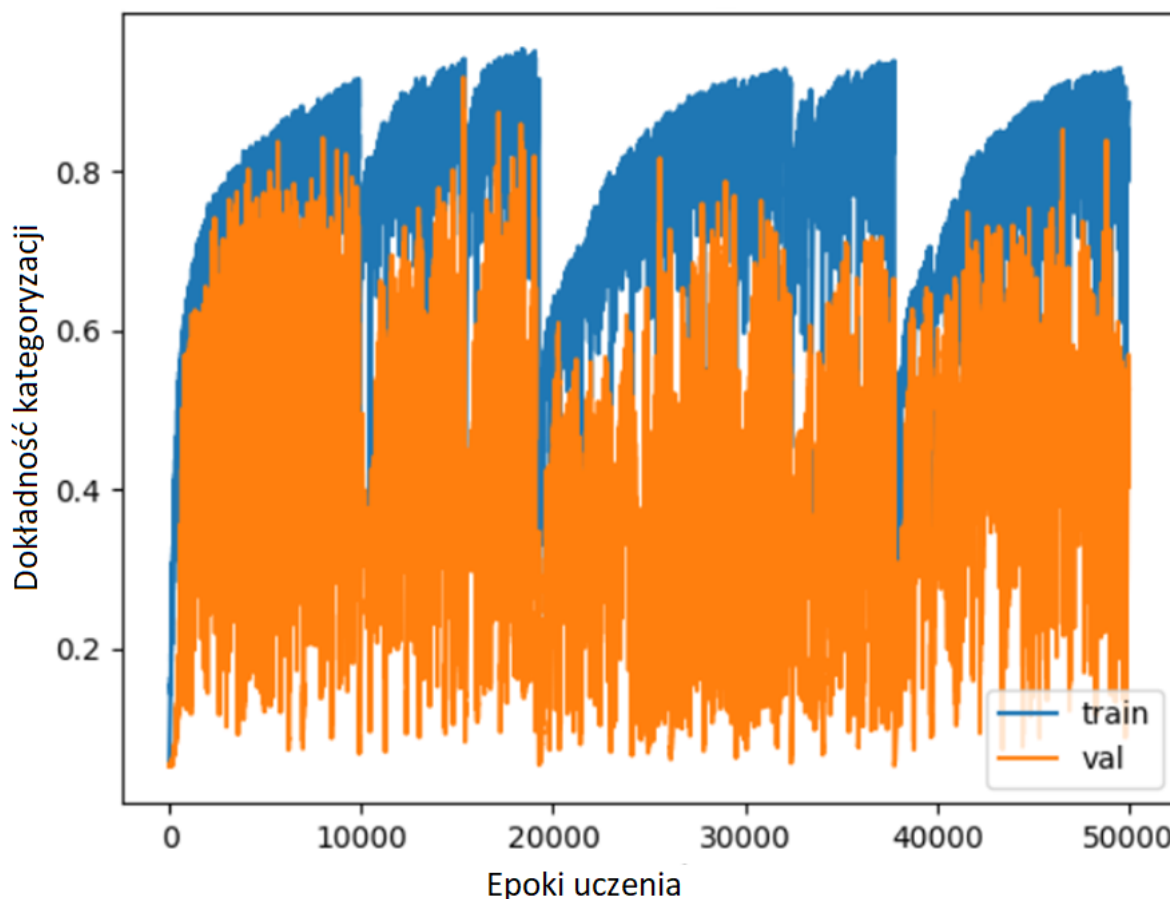
W wyniku przeprowadzonych badań, zdefiniowano architekturę sieci optymalną pod względem dokładności estymacji odległości do miejsca zwarcia oraz jej rozmiaru. Nadano jej nazwę SPH_1 i została ona przedstawiona na rysunku 7.12. Sieć składa się z trzech bliźniaczych zestawów warstw, w skład których wchodzi warstwa konwolucyjna (Conv1D), warstwa normalizująca (BatchNormalization) i warstwa prostej liniowej funkcji aktywacji (ReLU). Warstwy różnią się między sobą parametrami. Warstwy konwolucyjne posiadają 48 filtry oraz zmienny rozmiar jądra wynoszący kolejno 4, 8, 12. Następnie w sieci znajduje się warstwa spłaszczająca, oddzielająca warstwy konwolucyjne od warstw w pełni połączonych perceptronów, gdyż warstwy konwolucyjne działają na 2-wymiarowej

tablicy 4x48, a warstwy perceptronów na tablicy jednowymiarowej. W sieci zastosowano ponadto trzy warstwy typu Dense o liczbie perceptronów wynoszącej 48, 48 i 20. Pomiędzy warstwami perceptronów znajduje się warstwa wygaszająca (Dropout) o współczynniku wygaszania równym 0,2.



Rysunek 7.12. Architektura sieci neuronowej składającej się z trzech warstw konwolucyjnych i trzech warstw w pełni połączonych perceptronów.

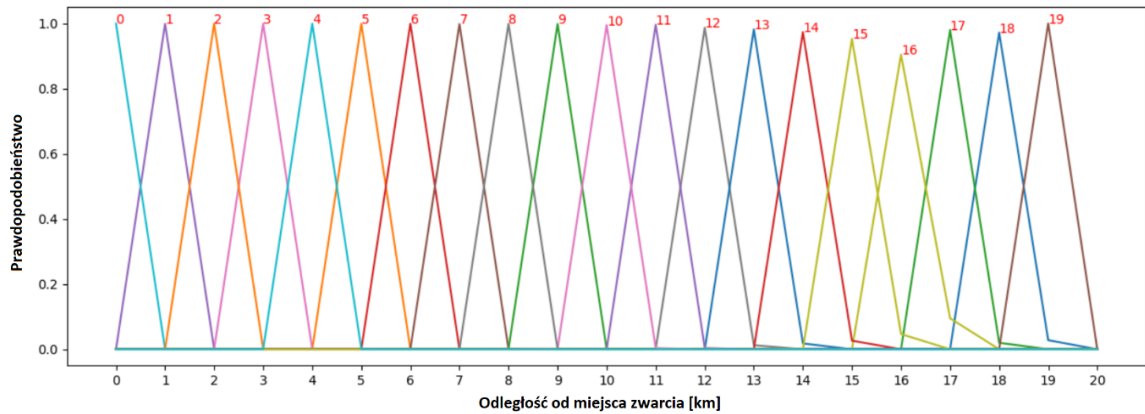
Proces uczenia prowadzony był do osiągnięcia dokładności klasyfikacji, dla danych walidujących, wynoszącej 0.95 lub osiągnięcia limitu 50000 epok uczenia. Na rysunku 7.13 przedstawiono zmiany dokładności klasyfikacji podczas procesu uczenia.



Rysunek 7.13. Dokładność kategoryzacji w procesie uczenia dla danych uczących (train) i walidujących (val).

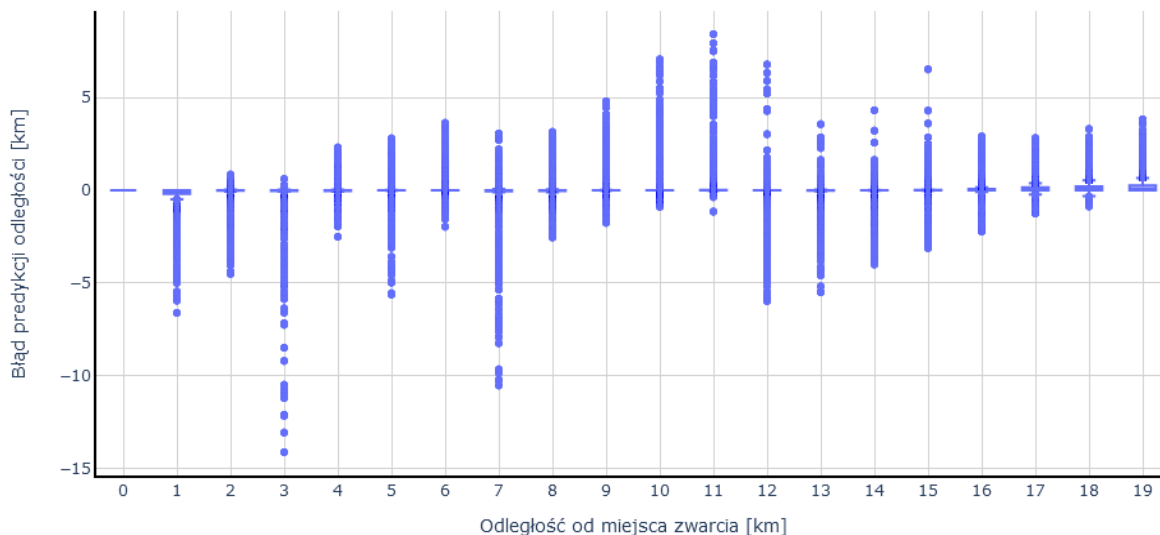
Jak wynika z wykresu przedstawionego na rysunku 7.13 najmniejszy błąd, wynoszący około 0,9, osiągnęła sieć po około 15000 epok uczenia.

Po zakończeniu procesu uczenia sieci neuronowej, w kolejnym etapie badań przeprowadzono proces wnioskowania, dla tak nauczonej sieci, za pomocą przebiegów zwarć ze zbioru danych walidujących. Przykładowy test predykcji miejsca zwarcia przedstawia rysunek 7.14. Zawiera on 20 krzywych reprezentujących odpowiedzi sieci dla odległości do miejsca zwarcia z przedziału od 1 do 19 km oraz krzywą „0”, reprezentującą przebieg bez zwarcia (stan normalnej pracy). Jest to wynik symulacji uzyskany przy stałych parametrach sieci elektroenergetycznej tj. rodzaju zwarcia, wartości rezystancji przejścia w miejscu zwarcia, wartości przesyłanej mocy. Z rysunku 7.14 wynika, że sieć jest w stanie ze stu procentową skutecznością określić odległość od miejsca zwarcia z rozdzielczością 1 km.



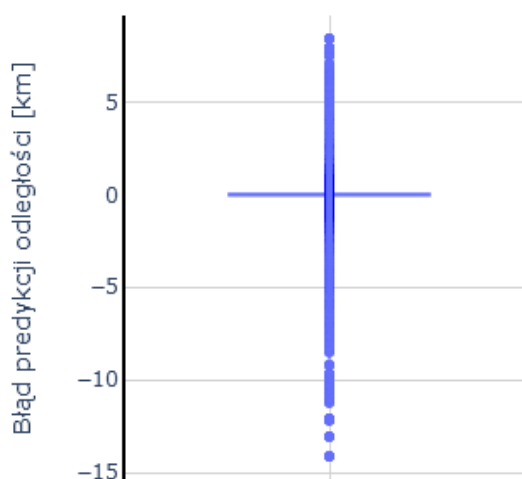
Rysunek 7.14 Odpowiedź sieci dla różnych odległości do miejsca zjawienia.

Następnie dla wytrenowanej sieci SPH_1 przeprowadzono proces wnioskowania (inferencję) dla wszystkich zasymulowanych zwarć, których było 316820. Jako finalny wynik predykcji odległości przyjęto średnią ważoną prawdopodobieństwa wystąpienia zwarcia na danym kilometrze, zwracaną przez sieć neuronową. Dla tak zdefiniowanego sposobu określania predykcji obliczono błąd względem prawidłowej odległości. Błędy dla wszystkich symulacji zwarć przedstawiono na rysunku 7.15 w formie wykresu pudełkowego [112]. Na wykresie tym widać, że mediana oraz pierwszy i trzeci kwadrant dla poszczególnych odległości znajdują się w okolicy zera. Istnieją nieliczne wartości odstające i zlokalizowane są głównie w przedziale od -5 do 5 kilometrów w stosunku do symulowanego miejsca zjawienia.



Rysunek 7.15. Wyniki inferencji dla 316820 zwarć reprezentujących różne typy i parametry zwarcia.

W dalszym etapie analizy, błędy przedstawione na rysunku 7.15 zsumowano i przedstawiono w formie jednego wykresu pudełkowego na rysunku 7.16 oraz zamieszczono w tabeli 7.1. Pozwala to na szybką i przejrzystą ocenę dokładności predykcji za pomocą opracowanej sieci neuronowej.



Rysunek 7.16. Wykres pudełkowy błędu predykcji odległości w formie sumarycznej dla wszystkich odległości do miejsca zwarcia.

Tabela 7.1. Tabela parametrów wykresu pudełkowego opracowana na podstawie wykresu przedstawionego na rysunku 7.16.

Liczba zwarć	316820
średnia	-0,006109 km
odchylenie standardowe	0,4993 km
min	-14,13 km
Q1	-0,0033 km
mediana	0 km
Q3	0,00345 km
max	8,422 km

Z tabeli 7.1 wynika, że o ile opracowana sieć neuronowa w niektórych przypadkach myli się znacząco, gdyż wartość minimalnego i maksymalnego błędu wynoszą odpowiednio -14,13 km i 8,422 km, to procent pomyłek jest stosunkowo mały, gdyż kwadryle 1 i 3 są bliskie zeru i wynoszą -0,003326 km oraz 0,00345 km. Można zatem uznać, że opracowana sieć neuronowa w zdecydowanej większości przypadków poprawnie rozpozna zakłócenie i określi miejsce jego wystąpienia.

7.1.6 Optymalizacja sieci z użyciem algorytmu Hyperband

Ponieważ tworzenie architektury sieci neuronowej i jej optymalizacja jest procesem czasochłonnym i wymaga wiedzy i doświadczenia, w ramach pracy dodatkowo przeanalizowano możliwość algorytmicznego przeszukiwania architektur sieci neuronowych rozwiązujących dany problem, w tym przypadku znalezienie odległości do miejsca zwarcia. Może być to szczególnie przydatne w przypadku przemysłowej implementacji rozwiązania, gdzie ma się do czynienia ze zmiennymi parametrami sieci elektroenergetycznej, co może skutkować potrzebą douczenia sieci neuronowej, bądź modyfikacją jej architektury. Do optymalizacji sieci neuronowej wykorzystano algorytm Hyperband [113][114], przy pomocy którego przeszukano zbiór parametrów sieci neuronowej, przedstawiony w tabeli 7.2. W celu pełnego zautomatyzowania procesu

przeszukiwania architektur sieci neuronowej w ramach pracy opracowano autorski program w języku Python, który:

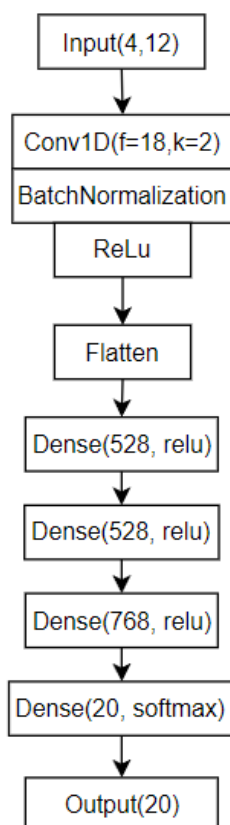
- przygotowuje synchronizacyjne dane pomiarowe do procesu uczenia,
- definiuje architekturę sieci neuronowej i zakres przeszukiwanych parametrów,
- uruchamia i nadzoruje proces optymalizacji sieci neuronowej,
- prezentuje wyniki optymalizacji.

Celem optymalizacji było znalezienie minimalnej struktury sieci, która osiąga dokładność kategoryzacji wynoszącą 0,95.

Tabela 7.2. Zakresy parametrów sieci neuronowej objęte przeszukiwaniem w celu znalezienia rozwiązania optymalnego.

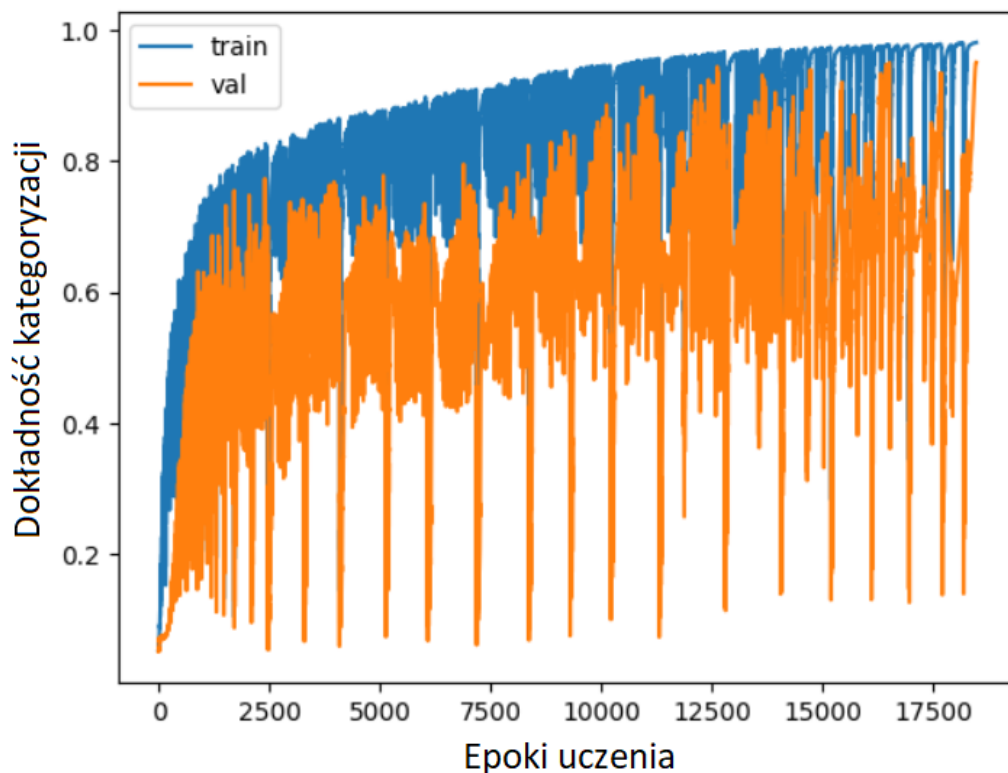
Parametr	Min.	Max.	Krok
Liczba warstw konwolucyjnych	1	5	1
Liczba filtrów	6	24	6
Rozmiar jądra	1	3	1
Liczba warstw w pełni połączonych perceptronów	2	5	1
Liczba perceptronów w warstwie	48	960	48
Przerzedzenie (ang. <i>dropout</i>)	0	0.3	0.1

Optymalna struktura wraz z podstawowymi parametrami przedstawiona została na rysunku 7.17. Składa się ona z jednej warstwy konwolucyjnej Conv1D, która posiada 18 filtrów i charakteryzuje się rozmiarem jądra konwolucyjnego równym 2. Natomiast liczba warstw w pełni połączonych perceptronów wynosi 4, a liczba neuronów w każdej z nich wynosi odpowiednio 528, 528, 768, 20. Architekturze tej nadano oznaczenie SPH_2.



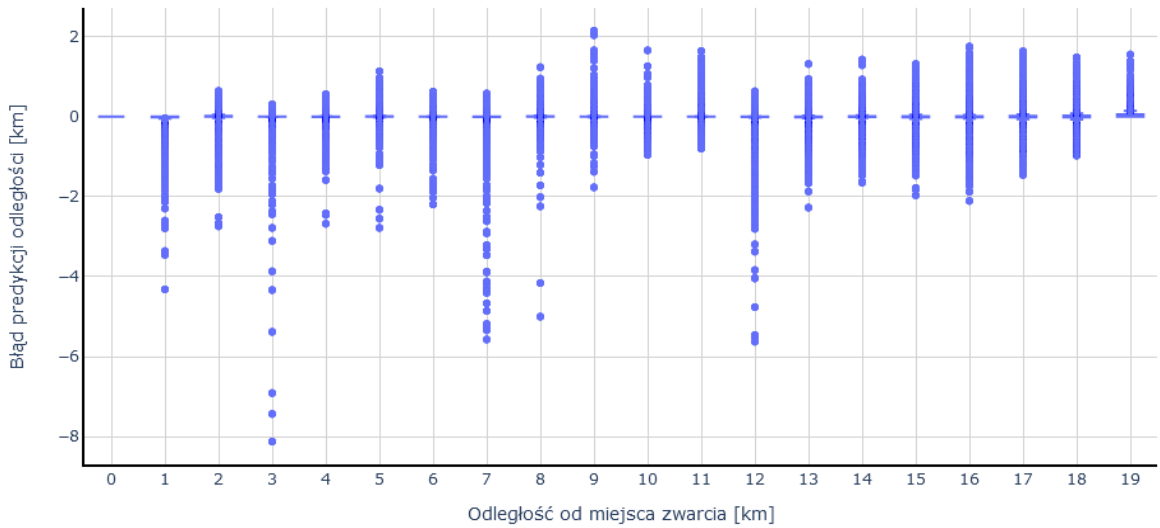
Rysunek 7.17. Schemat optymalnej struktury sieci neuronowej składającej się z jednej warstwy konwolucyjnej oraz czterech warstw w pełni połączonych perceptronów.

W kolejnym kroku sieć neuronowa SPH_2 została ponownie wytrenowana do osiągnięcia dokładności kategoryzacji na poziomie 0,95. Zmiany dokładności dla danych uczących i walidujących w trakcie procesu uczenia, trwającego 18000 epok, przedstawiono na rysunku 7.18.



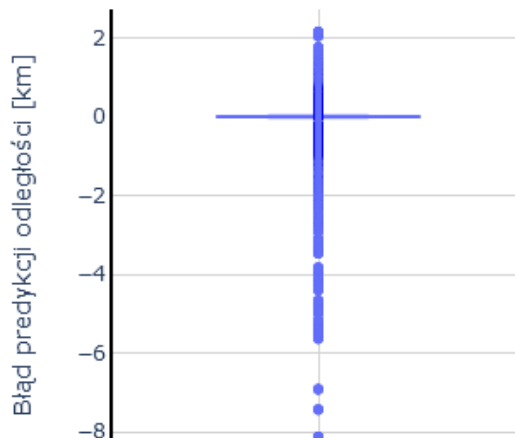
Rysunek 7.18. Dokładność kategoryzacji w procesie uczenia dla danych uczących (train) i walidujących (val).

W końcowym etapie testowania opracowanej sieci przeprowadzono predykcję dla wszystkich symulowanych zwarć opisanych w rozdziale 7.1.1. Wyniki w formie statystycznego wykresu pudełkowego przedstawiono na rysunku 7.19. Dla żadnej z symulowanych odległości do miejsca zwarcia, zarówno mediana jak i pierwszy i trzeci kwadrant nie przekraczają przedziału $(-0,5; 0,5)$ km co oznacza, że sieć zoptymalizowana w sposób automatyczny osiąga dobre rezultaty ze statystycznego i praktycznego punktu widzenia.



Rysunek 7.19. Wyniki inferencji dla 316820 zwarć reprezentujących różne typy i parametry zwarcia.

Dla lepszego zobrazowania statystyk błędu oszacowania odległości do miejsca zwarcia oraz łatwiejszego porównywania różnych modeli sieci neuronowej, błędy predykcji dla poszczególnych kilometrów zsumowano i przedstawiono w formie jednego wykresu pudełkowego, zaprezentowanego na rysunku 7.20 oraz w tabeli 7.3.



Rysunek 7.20. Wykres pudełkowy błędu predykcji odległości w formie sumarycznej dla wszystkich odległości do miejsca zwarcia.

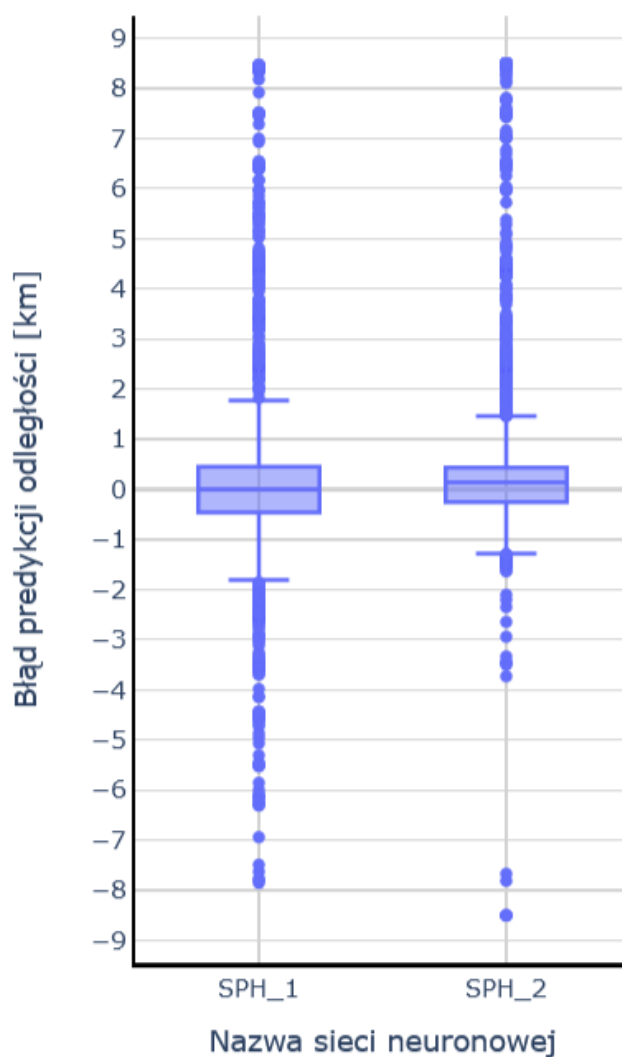
Tabela 7.3. Tabela wartości dla wykresu pudełkowego, zaprezentowanego na rysunku 7.20.

Liczba zwarć	316820
średnia	-0,014 km
odchylenie standardowe	0,231 km
min	-8,125 km
Q1	-0,0006 km
mediana	0 km
Q3	0,0032 km
max	2,151 km

Z danych zamieszczonych w tabeli 7.3 wynika, że o ile opracowana sieć neuronowa w niektórych przypadkach (z ogólnej liczby 316820 zwarć) zwraca błędne predykcje, gdyż wartość minimalnego i maksymalnego błędu wynoszą -8,125 km i 2,151 km, to skala pomyłek jest mała, gdyż kwadryl 1 i 3 są bliskie zeru i wynoszą -0,0006 km i 0,0032 km.

7.1.7 Porównanie opracowanych sieci neuronowych SPH_1 i SPH_2

W celu weryfikacji dokładności predykcji opracowanych sieci neuronowych dla danych innych, niż użyte podczas procesu uczenia, zbadano dokładność predykcji dla zwarć występujących w połowie odległości pomiędzy pełnymi kilometrami. W tym celu zasymulowano zwarcia w odległości od 1,5 km do 19,5 km co 1 km. Błędy predykcji dla obydwu modeli sieci neuronowych SPH_1 i SPH_2 przedstawiono na rysunku 7.21 oraz zestawiono w tabeli 7.3. W eksperymencie tym obydwa modele wykazują mały błąd średni, wynoszący odpowiednio 0,0173 km i 0,119 km z odchyleniem standardowym wynoszącym około 0,6 km. Sieć SPH_2 dla powyższych danych cechuje się statystycznie nieco mniejszym błędem predykcji odległości do miejsca zwarcia, ponieważ w jej przypadku odległość pomiędzy pierwszym i trzecim kwadrylem jest mniejsza. Odległości te wynoszą dla SPH_1 0,9081 km, a dla SPH_2 0,6882 km.



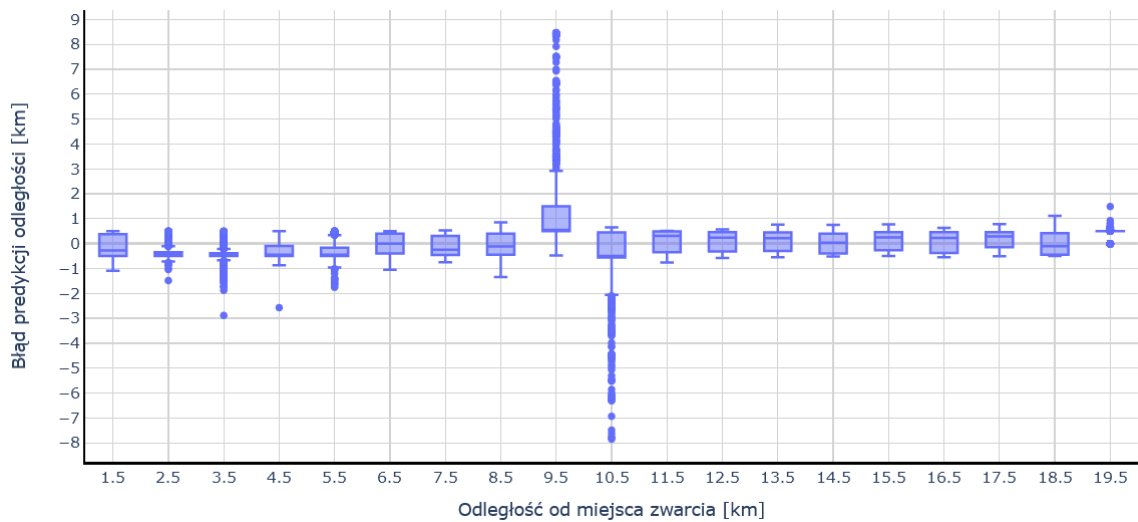
Rysunek 7.21. Wykresy pudełkowe błędów predykcji dla sieci neuronowych SPH_1 i SPH2.

Tabela 7.4. Tabela wartości dla wykresu pudełkowego, pokazanego na rysunku 7.21.

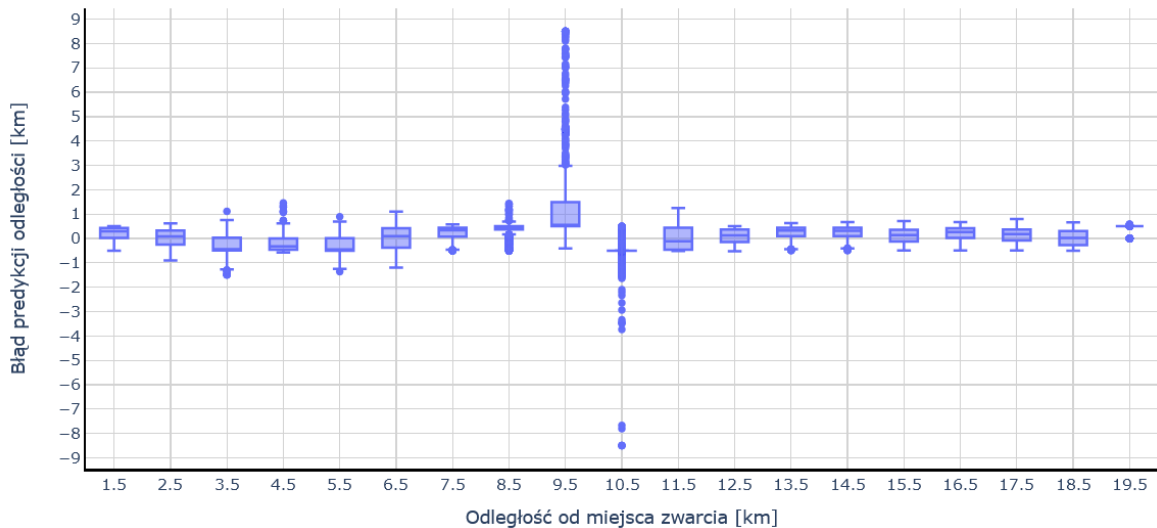
Model	SPH_1	SPH_2
Liczba zwarć	36020	36020
średnia	0.0173 km	0.119 km
odchylenie standardowe	0.6813 km	0.616 km
min	-7.853 km	-8.499 km

Q1	-0.4583 km	-0.254 km
mediana	0 km	0.1378 km
Q3	0.4498 km	0.4342 km
max	8.472 km	8.5 km

Ponieważ oba analizowane modele cechują się sporym, bo wynoszącym około 8 kilometrów maksymalnym i minimalnym błędem, w celu zbadania zjawiska występującego błędu na rysunkach 7.22 i 7.23 przedstawiono wykresy pudełkowe dla poszczególnych odległości do miejsca zwarcia.



Rysunek 7.22. Wykres pudełkowy błędów predykcji dla poszczególnych punktów zwarć znajdujących się w połowie pełnych kilometrów dla sieci neuronowej SPH_1.



Rysunek 7.23. Wykres pudełkowy błędów predykcji dla poszczególnych punktów zwarć znajdujących się w połowie pełnych kilometrów dla sieci neuronowej SPH_2.

Z wykresów wynika że, ekstrema błędów występują dla symulacji zwarcia w odległości 9.5 i 10.5 kilometrów dla obydwu sieci neuronowych, czyli w okolicach połowy długości analizowanej linii elektroenergetycznej. Dodatkowo zauważyć można, że wartości odstające błędów predykcji dla odległości 9,5 km przyjmują głównie wartości dodatnie, natomiast dla odległości 10,5 km ujemne. Może to być spowodowane lokalnym maksimum błędów klasyfikacji, związanym z niedouczeniem, bądź przeuczeniem sieci neuronowej. Dla pozostałych odległości do miejsca zwarcia błąd nie przekracza -3 i 2 km.

Porównując wartości średnie i odchylenia standardowe błędów predykcji odległości dla danych uczących, czyli symulacji zwarć w odległości będących liczbą całkowitą kilometrów oraz danych walidujących, symulujących zwarcia w odległościach w połowie kilometra, można stwierdzić, że obydwie sieci zdołały uogólnić zadany im problem klasyfikacji i są w stanie poprawnie dokonywać predykcji dla dowolnej odległości z przedziału od 1 do 19.5 km.

Podsumowując zagadnienie wykorzystania sieci neuronowych w celu estymacji odległości do miejsca zwarcia można stwierdzić, że:

- istnieją skuteczne metody projektowania i optymalizacji sieci neuronowych w celu wykrywania i określania odległości do miejsca zwarcia,

- stopień skomplikowania opracowanych sieci neuronowych jest stosunkowo niewielki i wymaga niewielkich zasobów obliczeniowych, typowych dla komputera klasy PC,
- błędy estymacji odległości do miejsca zwarcia są na akceptowalnym poziomie ze statystycznego i praktycznego punktu widzenia,
- błędy oszacowania odległości do miejsca zwarcia prawdopodobnie można zminimalizować przeprowadzając badania dla szerszego spektrum architektur i parametrów sieci neuronowej oraz rozszerzając zakres danych uczących. Badania takie zostaną przeprowadzone w dalszym etapie, jako kontynuacja prac badawczych rozpoczętych w rozprawie doktorskiej.

Przeprowadzone badania udowodniły, że jest możliwe zastosowanie sieci neuronowych analizujących dane synchrofazorowe w celu poprawnej identyfikacji wybranych zakłóceń występujących w sieci SN.

8. Podsumowanie

Analiza literaturowa wykazała, że obecnie trwają badania w wielu ośrodkach naukowych, których celem jest analiza możliwości zastosowania pomiarów synchronizacyjnych w sieciach dystrybucyjnych. Problematyka konstrukcji urządzeń PMU dostosowanych do sieci SN i nn jest jednak bardzo rzadko poruszana. Dodatkowo aktualny stan wiedzy, dotyczący zastosowania synchronizatorów do analizy pracy sieci, nie obejmuje wszystkich aspektów, które pozwoliłyby na zbudowanie gotowego systemu kontrolno-pomiarowego, wykorzystującego pomiary synchronizacyjne w sieciach dystrybucyjnych. Pokazuje to, że poruszona w rozprawie doktorskiej problematyka jest aktualna i ważna z praktycznego punktu widzenia.

Dotychczas stosowane urządzenia PMU są zainstalowane głównie w sieciach przesyłowych oraz przesyłowo-rozdzielczych. Zastosowanie tych samych rozwiązań w sieciach dystrybucyjnych jest po pierwsze nieuzasadnione ekonomicznie, a po drugie często niemożliwe technicznie, ze względu na stosowanie różnego typu sensorów wielkości fizycznych. Należy zauważyć, że obecny kierunek rozwoju dystrybucyjnych sieci elektroenergetycznych zmierza w kierunku sieci heterogenicznej, z dużą ilością mocy generowanej przez OZE. Taka sytuacja może doprowadzić do tego, że obecnie stosowany system kontrolno-pomiarowy, bazujący na pomiarach bez synchronizacji czasowej ze stosunkowo wolnym okresem raportowania, stanie się niewystarczający, ze względu na dynamikę zmian w sieci.

Opracowanie systemu kontrolno-pomiarowego wykorzystującego PMU i możliwego do wdrożenia w sieciach dystrybucyjnych SN i nn jest dużym wyzwaniem naukowym i technicznym, jednakże z dużym prawdopodobieństwem zaistnieje potrzeba rynkowa na tego typu rozwiązania. Z tego powodu podjęto się realizacji niniejszego doktoratu wdrożeniowego.

W rozdziałach 2-7 rozprawy przedstawiono kolejne etapy pracy mającej na celu udowodnienie, że możliwe jest wdrożenie technologii synchronizacyjnej w celu monitoringu elektroenergetycznych sieci dystrybucyjnych. Tematyką tą zajęto się kompleksowo, to znaczy od zaprojektowania, wykonania i oprogramowania prototypu urządzenia pomiarowego, poprzez zaprojektowanie stanowiska testowego do badania dokładności pomiarów, a skończywszy na propozycji architektury systemu

teleinformatycznego do agregacji, przechowywania i przetwarzania synchronizatorów oraz opracowaniu sieci neuronowej do wykrywania odległości do miejsca zwarcia.

W rozdziale 2 zajęto się analizą wymagań stawianych systemowi kontrolno-pomiarowemu wykorzystującemu urządzenia PMU w kontekście zastosowania w monitoringu sieci elektroenergetycznych SN/mn. Omówiono topologie sieci SN oraz wynikające z niej wymagania techniczne, dotyczące niezawodności, bezpieczeństwa i przepustowości systemu komunikacji cyfrowej. Omówiono także specyfikę obecnie stosowanych urządzeń EAZ w kontekście ich zastąpienia przez urządzenia PMU. Przeprowadzono rozważania na temat możliwych zalet zastosowania urządzeń PMU. Ponieważ brak jest dedykowanej normy dotyczącej dokładności pomiarów synchronizacyjnych w sieciach SN, przyjęto normę IEC/IEEE 60255-118-1-2018 jako punkt odniesienia, jeśli chodzi o dokładność pomiarów realizowanych przez opracowane, autorskie urządzenie PMU i przeanalizowano stawiane przez nią kryteria. Przeprowadzona analiza literaturowa zagadnienia pozwoliła wypracować wymagania dla poszczególnych elementów projektowanego systemu.

W rozdziale 3 przedstawiono opracowane urządzenie PMU. Omówiono ogólną architekturę urządzenia oraz przedstawiono szczegółowo kluczowe komponenty takie jak: karta pomiarowa prądów i napięć, obwód generacji sygnału próbkującego, dowiązanego do czasu UTC, algorytm całkowania sygnału pomiaru prądu pochodzący z cewki Rogowskiego. Dokonano analizy wpływu zmiany parametrów elementów elektronicznych wywołanych zmianami warunków środowiskowych na dokładność pomiaru prądów i napięć. Wykazano, że zastosowane rozwiązania układowe, dostosowane do współpracy z typowymi sensorami stosowanymi w sieciach dystrybucyjnych, czyli z sensorami napięcia małej mocy oraz sensorami prądu wykonanymi w postaci cewek Rogowskiego, pozwalają uzyskać założoną dokładność wyznaczania synchronizatora. Zaproponowana architektura projektowanego urządzenia, zastosowanie nowoczesnych układów mikroprocesorowych, umożliwiły zbudowanie urządzenia PMU o koszcie porównywalnym do kosztu sterowników polowych i zabezpieczeń obecnie stosowanych w sieciach dystrybucyjnych i wielokrotnie niższym, niż koszt obecnie stosowanych urządzeń PMU, zainstalowanych w sieciach przesyłowych oraz przesyłowo-rozdzielczych.

Dążąc do budowy urządzenia PMU, dedykowanego do sieci dystrybucyjnych, w pierwszym etapie wykonano badania symulacyjne wybranych sześciu algorytmów

obliczania synchrofazora, które przedstawiono w rozdziale 4. Okazało się, że w większości przypadków spełniają one wymagania normy. W związku z powyższym do implementacji w urządzeniu PMU wybrano algorytm oznaczony jako fl, ponieważ jest on preferowany przez standard, a badania wykazały, że jego dokładność nie jest gorsza od pozostałych badanych algorytmów. Dodatkowo ograniczone zasoby obliczeniowe projektowanego urządzenia PMU, okazały się wystarczające do implementacji tego algorytmu.

Aby zweryfikować poprawność działania urządzenia PMU, opracowano, opisane w rozdziale 5, stanowisko do badań urządzeń PMU na zgodność z kryteriami zdefiniowanymi w normie IEC/IEEE 60255-118-1:2018. W skład stanowiska wchodzi autorskie oprogramowanie do generowania przebiegów testowych, które następnie są mierzone przez badane PMU. Stanowisko zawiera również autorskie oprogramowanie do obliczania błędów pomiarowych i prezentacji wyników. W wyniku przeprowadzonych badań stwierdzono, że opracowane urządzenie PMU spełnia wymagania dotyczące błędu TVE dla urządzeń klasy P.

Ostatnim etapem pracy było opracowanie sieci neuronowej do wykrywania wybranego zakłócenia w sieci elektroenergetycznej SN. Analizowano zwarcia jednofazowe i dwufazowe w wybranej napowietrznej linii 15 kV. Zaproponowano ogólną architekturę sieci neuronowej, którą następnie optymalizowano ręcznie oraz z użyciem algorytmu Hyperband. Osiągnięte rezultaty oszacowania odległości do miejsca zwarcia są dobre ze statystycznego oraz praktycznego punktu widzenia i udowadniają możliwość zastosowania sieci neuronowych analizujących dane synchrofazorowe, w celu poprawnej identyfikacji wybranych zakłóceń, występujących w sieci SN.

Podsumowując, w wyniku wykonanych prac badawczych i wdrożeniowych udowodniono, że jest technicznie możliwe zastosowanie opracowanego urządzenia PMU w sieciach dystrybucyjnych średniego napięcia wraz z możliwością jego implementacji w stacjach SN/nn również po stronie niskiego napięcia. Opracowane urządzenie PMU może być wdrożone do masowej produkcji, a jego koszt jednostkowy byłby zbliżony do obecnie produkowanych urządzeń zabezpieczeniowych EAZ, stosowanych w sieciach SN.

Planowane dalsze prace badawcze obejmują rozszerzenie funkcjonalności opracowanego urządzenia PMU o pomiar częstotliwości i ROCOF oraz rozszerzenie stanowiska badawczego o weryfikację parametrów z tym związanych. Inną sferą zagadnień badawczych planowanych w celu rozwoju tej tematyki jest zastosowanie sieci

neuronowych do badania kolejnych zjawisk występujących w sieci elektroenergetycznej. Możliwymi kierunkami badań jest również dalsza optymalizacja zaproponowanej sieci neuronowej w celu uzyskania dokładniejszych wyników.

Jako główne osiągnięcia naukowe i wdrożeniowe autora rozprawy należy wymienić:

- opracowanie i zbadanie algorytmu generowania sygnału próbkującego zsynchronizowanego czasowo i częstotliwościowo z czasem UTC i jego implementacja w układzie FPGA,
- opracowanie stanowiska do badania PMU na zgodność ze standardem IEC/IEEE 60255-118-1:2018, w tym autorskiego oprogramowania do generacji przebiegów i obliczania błędów pomiarowych,
- opracowanie i zbadanie sieci neuronowej SPH_1 i SPH_2 służącej do wykrywania odległości do miejsca zwarcia w trójfazowej sieci elektroenergetycznej średniego napięcia,
- implementacja algorytmu obliczania synchronofazora w procesorze DSP,
- implementacja algorytmu całkowania danych pomiarowych prądowych w procesorze DPS,
- implementacja szeregu procedur związanych z przesyłaniem i buforowaniem danych pomiarowych oraz ich stemplowaniem czasem UTC w procesorze DSP,
- opracowanie koncepcji systemu przesyłania, przetwarzania i przechowywania synchronofazorów,
- opracowanie oprogramowania do oszacowania dokładności generacji synchronofazora zgodnie z normą IEC/IEEE 60255-118-1:2018,
- opracowanie oprogramowania do generacji danych służących do nauki sieci neuronowych na podstawie przebiegów prądów i napięć zwracanych przez opracowane skrypty i schematy w oprogramowaniu MATLAB i Simulink,
- opracowanie oprogramowania do optymalizacji i uczenia sieci neuronowych w celu analizy danych synchronofazorowych,
- zbadanie dokładności wybranych metod generacji synchronofazorów,
- zbadanie dokładności pomiarów synchronofazorowych, realizowanych przez opracowane PMU,
- zbadanie dokładności generacji sygnału próbkującego, dowiązanego do czasu UTC,

- przetestowanie klastra komputerowego typu Spark pod kątem akceleracji obliczeń neuronowych,
- przetestowanie dokładności estymacji odległości do miejsca zwarcia przez opracowaną sieć neuronową.

9. Osiągnięcia naukowe i twórcze autora rozprawy doktorskiej

Jako główne osiągnięcia naukowe autora rozprawy należy wymienić:

- Opracowane i opublikowane artykuły naukowe:
 - K. Makowiecki, A. Lisowiec, P. Michalski, M. Habrych, "UTC Synchronized Signal Generation for Synchrophasors and Sampled Values Measurements", *Energies* 2022, 15, 7095, doi:10.3390/en15197095.
 - K. Makowiecki, A. Lisowiec, M. Habrych, "Modułowe PMU dla sieci dystrybucyjnych SN", *Wiadomości Elektrotechniczne*, 2022, r. 90, nr 4, doi:10.15199/74.2022.4.1.
 - K. Makowiecki, A. Lisowiec, M. Habrych, "Zastosowanie synchrofazorów w sieciach dystrybucyjnych średniego napięcia", *elektro.info*, 9/2022, str. 46-48.
 - K. Makowiecki, A. Lisowiec, M. Habrych, "Dokładność wyznaczania synchrofazorów - porównanie symulacji i pomiarów", *Przegląd Elektrotechniczny*, nr 1/2024, doi:10.15199/48.2024.01.11.
 - K. Makowiecki, A. Lisowiec, M. Habrych, "Precyzja wyznaczania synchrofazorów zgodnie ze standardem IEC/IEEE 60255-118-1", XXIV Ogólnopolska Konferencja „Zabezpieczenia Przekaznikowe w Energetyce”, 10/2022, str. 153-160.
 - S. Czerwiński, M. Kucharek, Ł. Walas, K. Makowiecki, P. Wiszniewski, „System sensorów do wykrywania i predykcji uszkodzeń układu jezdnego wagonu towarowego taboru kolejowego”, *Przegląd Elektrotechniczny* 99 (7), doi:10.15199/48.2023.07.32
- Prezentacje konferencyjne (wygłoszenie referatów):
 - „Dokładność wyznaczania synchrofazorów - porównanie symulacji i pomiarów”, SEMAG 2023.
 - "Precyzja wyznaczania synchrofazorów zgodnie ze standardem IEC/IEEE 60255-118-1", XXIV Ogólnopolska Konferencja „Zabezpieczenia Przekaznikowe w Energetyce”, 10/2022.
 - „Zastosowanie synchrofazorów w sieciach dystrybucyjnych średniego napięcia”, SEMAG 2022.

- „System pozyskiwania, testowania i przetwarzania synchronofazorów dla sieci średniego napięcia”, SEMAG 2020.
- Udział w projektach:
 - Number grantu: 21NRM02, tytuł: „Digital-IT – Metrology for digital substation instrumentation”, instytucja finansująca: EURAMET, Potential European Partnership on Metrology, call 2021 – Green Deal and Normative, topic number: SRT-n01
 - „e-CzasPL - system niezawodnej i wiarygodnej dystrybucji czasu urzędowego na obszarze RP” w ramach Programu Operacyjnego Polska Cyfrowa na lata 2014-2020, Oś Priorytetowa nr 2 „E-administracja i otwarty rząd”, Działanie nr 2.1 „Wysoka dostępność i jakość e-usług publicznych”
 - "Opracowanie innowacyjnego systemu składającego się z inteligentnych sensorów mierzących krytyczne parametry taboru kolejowego oraz aplikacji webowej do przetwarzania, monitorowania i analizowania danych za pomocą mechanizmów sztucznej inteligencji", konkurs: Ścieżka dla Mazowsza/2019
- Uzyskane patenty i zgłoszenia patentowe:
 - Zgłoszenie patentowe o numerze P.441827 i tytule „Urządzenie do zbierania i przetwarzania próbek cyfrowych sygnału analogowego z synchronizacją momentu próbkowania do sygnału zewnętrznego”

10. Literatura

- [1] Główny Urząd Statystyczny, "Energia ze źródeł odnawialnych w 2022 roku", s.17, Warszawa, Rzeszów 2023, online: https://stat.gov.pl/download/gfx/portalinformacyjny/pl/defaultaktualnosci/5485/3/17/1/energia_ze_zrodel_odnawialnych_w_2022_r.pdf, dostęp: 22.04.2024.
- [2] N. Altin, S. E. Eyimaya, "A Review of Microgrid Control Strategies", 10th International Conference on Renewable Energy Research and Application (ICRERA), Istanbul, Turkey, 2021, pp. 412-417, doi: 10.1109/ICRERA52334.2021.9598699.
- [3] M. W. Altaf, M. T. Arif, S. N. Islam, M. E. Haque, "Microgrid Protection Challenges and Mitigation Approaches—A Comprehensive Review", IEEE Access, vol. 10, pp. 38895-38922, 2022, doi: 10.1109/ACCESS.2022.3165011.
- [4] A. Tsikalakis, N. Hatziargyriou, "Centralized control for optimizing microgrids operation", IEEE Transactions on Energy Conversion, vol. 23, pp. 1-8, doi:10.1109/PES.2011.6039737.
- [5] T. Wang, H. Li, H. Song, M. Liu, H. Liu, "The Cluster Method of Heterogeneous Distributed Units in a Low Voltage Distribution Network", Energies, 2022, 15(13):4754, doi:10.3390/en15134754.
- [6] D. Galand, "A Real Time Data Processing System for the Visual Display and Calculation of Medium Voltage Networks: A Few Aspects of the Data Base", IFAC Proceedings Volumes, Volume 13, Issue 8, 1980, Pages 299-305, ISSN 1474-6670, doi:10.1016/S1474-6670(17)64672-X.
- [7] M. Pignati, "Real-time state estimation of the EPFL-campus medium-voltage grid by using PMUs", 2015 IEEE Power & Energy Society Innovative Smart Grid Technologies Conference (ISGT), Washington, DC, USA, 2015, pp. 1-5, doi: 10.1109/ISGT.2015.7131877.
- [8] S. A. Ali et al., "Methodology and Application of a Dynamic Load Management System on a Medium-Voltage Distribution Power System", ETG Congress 2021, Online, 2021, pp. 1-6, ISBN:978-3-8007-5549-3.

- [9] G. C. Kryonidis, C. S. Demoulias, G. K. Papagiannis, "A new voltage control scheme for active medium-voltage (MV) networks", "Electric Power Systems Research", Volume 169, 2019, Pages 53-64, ISSN 0378-7796, doi:10.1016/j.epsr.2018.12.014.
- [10] IEC/IEEE 60255-118-1-2018; Measuring Relays and Protection Equipment–Part 118-1: Synchro-Phasor for Power Systems–Measurements. IEEE: Piscataway, NJ, USA, 2018.
- [11] K.S. Shim, S.T. Kim, J.H. Lee, E.J. Choi, J.H. Choi, "Detection of low-frequency oscillation using synchrophasor in wide-area rolling blackouts", International Journal of Electrical Power & Energy Systems, Volume 63, 2014, Pages 1015-1022, ISSN 0142-0615, doi:10.1016/j.ijepes.2014.06.069.
- [12] J. Ren, Y. Li, B. Wang, S. Wang, W. Xie, P. Ling, "Loop Closing Control Based on PMU for Active Distribution Network", 2018 IEEE 2nd International Electrical and Energy Conference (CIEEC), Beijing, China, 2018, pp. 45-50, doi:10.1109/CIEEC.2018.8745818.
- [13] A. Borghetti, "Synchrophasors-Based Distributed Secondary Voltage/VAR Control via Cellular Network", IEEE Transactions on Smart Grid, vol. 8, no. 1, January 2017.
- [14] M. Paolone, A. Borghetti, C. A. Nucci, "A synchrophasor estimation algorithm for the monitoring of active distribution networks in steady state and transient conditions", 17th Power Systems Computation Conference, Stockholm Sweden, August 22-26, 2011.
- [15] D.M. Timofeev, T.G. Klimova, Analysis of Possibility of Using Pmu Based Methods for Providing the Correct Operation of Distance Protection, 2018 International Youth Scientific and Technical Conference Relay Protection and Automation (RPA).
- [16] R. S. Singh; S. Cobben, "Medium Voltage Line Parameter Estimation Using Synchrophasor Data: A Step Towards Dynamic Line Rating", IEEE Power & Energy Society General Meeting, 2018.
- [17] S. Tian, K. Li, H. Fang, S. Liu, S. Wei, Y. Fu, "Situation Forecasting Method for Distribution Network Based on Phasor Measurement Unit", IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC), 2019.
- [18] J. Li, S. Xu, H. Liu and T. Bi, "High-accuracy and low-complexity phasor estimation method for PMU calibration" CSEE Journal of Power and Energy Systems, vol. 7, no. 6, pp. 1202-1212, Nov. 2021, doi: 10.17775/CSEEJPES.2020.01180.

- [19] D. L. Alvarez, F. Faria da Silva, C. L. Bak, E. E. Mombello, J. A. Rosero, D. L. Ólason, "A Methodology to Assess PMU in the Estimation of Dynamic Line Rating", *IET Generation, Transmission & Distribution* 12(16), May 2018, doi:10.1049/iet-gtd.2017.0661.
- [20] W. Yao, L. Zhan, Y. Liu, M. Till, J. Zhao, L. Wu, Z. Teng, Y. Liu, "A Novel Method for Phasor Measurement Unit Sampling Time Error Compensation", *IEEE Transactions on Smart Grid*, vol. 9, no. 2, pp. 1063-1072, Mar. 2018.
- [21] P. Tosato, D. Macii, D. Brunelli, "Implementation of phasor measurement units on low-cost embedded platforms: A feasibility study", 2017 IEEE International Instrumentation and Measurement Technology Conference (I2MTC), 22-25 May 2017.
- [22] S. Tian, K. Li, H. Fang, S. Liu, S. Wei and Y. Fu, "Situation Forecasting Method for Distribution Network Based on Phasor Measurement Unit", 2019 IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC), Macao, China, 2019, pp. 1-5, doi: 10.1109/APPEEC45492.2019.8994472.
- [23] J. Liang, "Research on Rapid Diagnosis Method of Single-Phase Grounding Fault in Distribution Network Based on Deep Learning", 2019 Chinese Automation Congress (CAC), Hangzhou, China, 2019, pp. 20-24, doi: 10.1109/CAC48633.2019.8997225.
- [24] M. Dhinu Lal, R. Varadarajan, "A Review of Machine Learning Approaches in Synchrophasor Technology", *IEEE Access*, vol. 10, pp. 51-71, 2022.
- [25] S. Abeysinghe, J. Wu, M. Sooriyabandara, M. Abeysekera, T. Xu, C. Wang, "Topological properties of medium voltage electricity distribution networks, "Applied Energy", Volume 210, 2018, Pages 1101-1112, ISSN 0306-2619, doi:10.1016/j.apenergy.2017.06.113.
- [26] G. Haotian, Z. Jiuming, "Overview on topology identification technologies for a low-voltage distribution network", *Archives of electrical engineering*, vol. 72(4), pp. 1017–1034 (2023), doi:10.24425/aee.2023.147424.
- [27] S.L. Ramirez, G. Caicedo, C.A. Lozano, "PMU placement methodology for voltage stability monitoring in Electrical Power Systems", *Journal of Engineering Science and Technology Review*, 2019, 12(6):113-120, doi:10.25103/jestr.126.14.
- [28] S.A. Taher, H. Mahmoodi, H. Aghaamouei, "Optimal PMU location in power systems using MICA", *Alexandria Engineering Journal*, Volume 55, Issue 1, 2016, Pages 399-

406, ISSN 1110-0168, doi:10.1016/j.aej.2015.12.002.

- [29] T.N. Pham, R. Shah1, M.N. Dao, N. Sultanova, S. Islam, "Low and Medium Voltage Distribution Network Planning with Distributed Energy Resources: A Survey", *Electrical Engineering*, February 2024, doi:10.21203/rs.3.rs-3971180/v1.
- [30] A. Leal, J.F. Botero, Defining a Reliable Network Topology in Software-Defined Power Substations, *IEEE Access*, vol. 7, pp. 14323-14339, 2019, doi:10.1109/ACCESS.2019.2893114.
- [31] S. Mocanu, J. M. Thiriet, "Real-time performance and security of IEC 61850 process bus communications.", *Journal of Cyber Security and Mobility*, 2021, doi: 10.13052/jcsm2245-1439.1021.
- [32] A. Leal, J.F. Botero, "Defining a Reliable Network Topology in Software-Defined Power Substations", *IEEE Access*, VOLUME 7, 2019, doi: 0.1109/ACCESS.2019.2893114.
- [33] A. Zainab, A. Ghrayeb, D. Syed, H. Abu-Rub, S. S. Refaat, O. Bouhali, "Big data management in smart grids: technologies and challenges.", *IEEE Access*, s. 1-1, 05/2021, doi: 10.1109/ACCESS.2021.3080433 .
- [34] K. Makowiecki, A. Lisowiec, M. Habrych, "Modułowe PMU dla sieci dystrybucyjnych SN", *Wiadomości Elektrotechniczne*, 2022, r. 90, nr 4, doi:10.15199/74.2022.4.1.
- [35] K. Makowiecki, A. Lisowiec, M. Habrych, "Zastosowanie synchronofazorów w sieciach dystrybucyjnych średniego napięcia", *elektro.info*, 9/2022, str. 46-48.
- [36] W. Rogowski, W. Steinhaus, "Die Messung der magnetischen Spannung", *Archiv für Elektrotechnik*, 1, Pt.4, pp. 141–150, 1912.
- [37] A. Lisowiec, "Cewki Rogowskiego w urządzeniach EAZ z cyfrowym przetwarzaniem sygnałów", *Elektronika*, nr 8/2006, s.76-78.
- [38] G. Kowalski, A. Lisowiec, A. Kalinowski, A. Nowakowski, P. Wlazło, "Rezystancyjny sensor średniego napięcia", *Elektro Info*, nr 4/2018, s.54-57.
- [39] H. Lan, Y. Liang, "A 93.4-dB SNDR single-ended SAR ADC with a hybrid R–C DAC", *Microelectronics Journal*, Volume 143, 2024, 106052, ISSN 1879-2391, doi:10.1016/j.mejo.2023.106052.
- [40] W.F. Ray, C.R. Hewson, "High Performance Rogowski Current Transducers", *IEEEXplore*, 06 August 2002, doi:10.1109/IAS.2000.882606.

- [41] L. Rong, L. Ji-sheng, F. Yang-yu, T. Wei-jian, "Investigation of the Influence of electrical parameters on dynamic property of self-integrating Rogowski coil", PRZEGLĄD ELEKTROTECHNICZNY, ISSN 0033-2097, R. 89 NR 4/2013.
- [42] A. Lisowiec, "Wpływ konstrukcji cewki Rogowskiego w technologii PCB na dokładność pomiaru prądu", PRZEGLĄD ELEKTROTECHNICZNY, ISSN 0033-2097, R. 90 NR 7/2014.
- [43] Y. Wang, J. Li, Y. Hu, R. An, Z. Cai, R. He, "Analysis on the Transfer Characteristics of Rogowski-coil Current Transformer and Its Influence on Protective Relaying", Energy and Power Engineering, 2013, 5, 1324-132, doi:10.4236/epe.2013.54B251.
- [44] M. Argueso, G. Robles, J. Sanz, "Measurement of high frequency currents with a Rogowski coil", SEMANTIC SCHOLAR, Corpus ID: 53406246, 2005.
- [45] Josef Puncochar, "Low-Pass Filters Sallen and Key With Real Operational Amplifiers", elektrorevue, 15/02/2005.
- [46] A. Kumar, A. Kumar, S. Kushwaha, A.K. Singh, "Analysis of an Analog Sallen Key Band Pass Filter Based On Particle Swarm Optimization Technique", International Research Journal of Engineering and Technology (IRJET), Volume 3, Issue 06, June-2016, e-ISSN: 2395 -0056, p-ISSN: 2395-0072.
- [47] Harold S Black, "Modulation Theory", Van Nostrand, New York-London, 1953, pp. 363, doi: 10.1126/science.120.3113.342.
- [48] S. Paulus, J.-B. Kammerer, J. Pascal, C. Bona, L. Hebrard, "Continuous calibration of Rogowski coil current transducer", Analog Integrated Circuits and Signal Processing, 2016, p. 89:77–88, doi:10.1007/s10470-016-0764-7.
- [49] J. Smith, "Introduction to Digital Filters with Audio Applications", W3K Publishing, 2007, ISBN 978-0-9745607-1-7.
- [50] L. Arceo-Miquel, Y.S. Shmaliy, O. Ibarra-Manzano, "Optimal synchronization of local clocks by GPS 1PPS signals using predictive FIR filters", IEEE Transactions on Instrumentation and Measurement, 2009, 58, 1833–1840.
- [51] K. Makowiecki, A. Lisowiec, M. Habrych, "Dokładność wyznaczania synchrofazorów - porównanie symulacji i pomiarów", Przegląd Elektrotechniczny, nr 1/2014, doi:10.15199/48.2024.01.11.
- [52] J. Ackermann, "Evaluation of uBlox GPS Receivers Performance", ARRL-TAPR Digital Communications Conference, 09/2020.

- [53] K. Makowiecki, A. Lisowiec, P. Michalski, M. Habrych, "UTC Synchronized Signal Generation for Synchrophasors and Sampled Values Measurements", *Energies* 2022, 15, 7095, <https://doi.org/10.3390/en15197095>.
- [54] K. Makowiecki, A. Lisowiec, M. Habrych, "Precyzja wyznaczania synchrofazorów zgodnie ze standardem IEC/IEEE 60255-118-1", XXIV Ogólnopolska Konferencja „Zabezpieczenia Przekaznikowe w Energetyce”, Październik 2022 r.
- [55] S. Barczentewicz, "Metody obliczania fazora dla sygnałów systemu elektroenergetycznego", Niepublikowana rozprawa doktorska, Akademia Górniczo-Hutnicza, Kraków, 2017, online: www.eaiib.agh.edu.pl/doktorant/_media/2017:barczentewicz:rozprawaszymonbarczentewicz.pdf, dostęp: 21.04.2024.
- [56] K. Tastemiroglou, "Analysis and Development of Enhanced IpDFT Synchrophasor estimation algorithms, capable of meeting IEEE std C37.118 requirements", niepublikowana rozprawa doktorska, École polytechnique fédérale de Lausanne, Lausanne, 2014, online: <http://ikee.lib.auth.gr/record/291752/files/thesis5273.pdf>, dostęp: 21.04.2024.
- [57] V. S. Kumar, T. Wang, K. S. Aggour, P. Wang, P. J. Hart, W. Yan, "Big Data Analysis of Massive PMU Datasets: A Data Platform Perspective", 2021 IEEE Power & Energy Society Innovative Smart Grid Technologies Conference (ISGT), Washington, DC, USA, 2021, pp. 1-5, doi:10.1109/ISGT49243.2021.9372203.
- [58] B. P. Bhattarai, S. Paudyal, Y. Luo, M. Mohanpurkar, K. Cheung, R. Tonkoski, R. Hovsapiian, K. S. Myers, R. Zhang, P. Zhao, M. Manic, S. Zhang, X. Zhang, "Big data analytics in smart grids: state-of-the-art, challenges, opportunities, and future directions.", United States, 2019, doi:10.1049/iet-stg.2018.0261.
- [59] K. Vimalkumar, N. Radhika, "A Big Data Framework for Intrusion Detection in Smart Grids Using Apache Spark", International Conference on Advances in Computing, Communications and Informatics, 2017, doi:10.1109/icacci.2017.8125840.
- [60] V. Mishra, "Cassandra Data Security", Beginning Apache Cassandra Development, Apress, Berkeley, CA, doi:10.1007/978-1-4842-0142-8_4.
- [61] M. Rentschler, H. Heine, "The Parallel Redundancy Protocol for Industrial IP Networks", IEEE ICIT 2013 Conference, February 2013, Capetown, South Africa, doi:10.1109/ICIT.2013.6505877.

- [62] L. Tightiz, J. Yoo, "Towards Latency Bypass and Scalability Maintain in Digital Substation Communication Domain with IEC 62439-3 Based Network Architecture", *Sensors*, 2022, 22(13):4916, doi:10.3390/s22134916 .
- [63] S.M.S. Hussain, M.A. Aftab, I. Ali, "A novel PRP based deterministic, redundant and resilient IEC 61850 substation communication architecture", *Perspectives in Science*, Volume 8, 2016, Pages 747-750, ISSN 2213-0209, doi:10.1016/j.pisc.2016.06.077.
- [64] S. Gurgel, A. Formiga, "Parallel Implementation of Feedforward Neural Networks on GPUs", *Brazilian Conference on Intelligent Systems, BRACIS 2013*, 143-149, 10.1109/BRACIS.2013.32.
- [65] J. Nickolls, I. Buck, M. Garland, K. Skadron, "Scalable Parallel Programming with CUDA", *Queue - GPU Computing*, 2008, 6(2):40-53, doi:10.1145/1401132.1401152.
- [66] P. Saptadeep, E. Eiman, Z. Arslan, F. Yaosheng, V. Zhang, S. Migacz, D. Nellans ,P. Gupta, "Optimizing Multi-GPU Parallelization Strategies for Deep Learning Training, *IEEE Micro*, 2019, no. 5, vol. 39, ISSN=1937-4143, doi:10.1109/MM.2019.2935967.
- [67] O. Yadan, K. Adams, Y. Taigman, M. Ranzato, "Multi-GPU training of convnets", arXiv:1312.5853v4 [cs.LG] 18 Feb 2014.
- [68] S. Zhang, C. Zhang, Z. You, R. Zheng, B. Xu, "Asynchronous stochastic gradient descent for DNN training," 2013 *IEEE International Conference on Acoustics, Speech and Signal Processing*, Vancouver, BC, Canada, 2013, pp. 6660-6663, doi: 10.1109/ICASSP.2013.6638950.
- [69] I. Aizenberg "Complex-Valued Neural Networks with Multi-Valued Neurons", Berlin/Heidelberg, Germany, Springer, 2011, doi.org/10.1007/978-3-642-20353-4.
- [70] M.M. Najafabadi, F. Villanustre, T.M. Khoshgoftaar, et al. "Deep learning applications and challenges in big data analytics", *Journal of Big Data* 2, 1/2015, doi:10.1186/s40537-014-0007-7.
- [71] D. Musiqi, V. Kastrati, A. Bosisio, A. Berizzi, "Deep Neural Network-Based Autonomous Voltage Control for Power Distribution Networks with DGs and EVs", *Applied Sciences*, 2023, 13, 12690, doi:10.3390/app132312690 .
- [72] M. Bindi, A. Luchetta, P. A. Scarpino, M. C. Piccirilli, F. Grasso and A. Sturchio, "Assessment of the health status of Medium Voltage lines through a complex neural

- network", AEIT International Annual Conference, Milan, Italy, 2021, pp. 1-6, doi:10.23919/AEIT53387.2021.9627068.
- [73] I. Aizenberg, R. Belardi, M. Bindi, F. Grasso, A. Luchetta, S. Manetti, et al., "Neural Network-Based Fault Diagnosis of Joints in High Voltage Electrical Lines", *Advances in Science Technology and Engineering Systems Journal*, vol. 5, no. 4, pp. 488-498, 2020, doi:10.25046/aj050458.
- [74] Z. Yi, C. Min, Z. Yang, X. Rong, G. Chen, L. Hua, "Detection of medium-voltage electricity theft types based on robust regression and convolutional neural network", *"International Journal of Electrical Power & Energy Systems"*, Volume 160, 2024, 110130, ISSN 0142-0615, doi:10.1016/j.ijepes.2024.110130.
- [75] T. Hoang, Q. Tran, Y. Besanger, "An advanced protection scheme for medium-voltage distribution networks containing low-voltage microgrids with high penetration of photovoltaic systems", *International Journal of Electrical Power & Energy Systems*, Volume 139, 2022, 107988, ISSN 0142-0615, doi:10.1016/j.ijepes.2022.107988.
- [76] S. Ranjbar, S. Jamali, "Comprehensive protection of medium-voltage microgrids", *Conference: 2014 Smart Grid Conference (SGC)*, December 2014, doi:10.1109/SGC.2014.7150707.
- [77] A. J. Onah, "Investigating Phase Over-Current (OC) Protection in Medium-Voltage networks", *European Journal of Engineering and Technology Research*, 4, 6 (Jun. 2019), 41–49. doi:10.24018/ejeng.2019.4.6.1307.
- [78] A. N. Al-Masri, M.Z.A. Ab Kadir, H. Hizam, N. Mariun, "Simulation of an adaptive artificial neural network for power system security enhancement including control action", *Applied Soft Computing*, Volume 29, 2015, Pages 1-11, ISSN 1568-4946, doi:10.1016/j.asoc.2014.12.006.
- [79] S. Mantach, A. Lutfi, H. Tavasani H, A. Ashraf, A. El-Hag, B. Kordi, "Deep Learning in High Voltage Engineering: A Literature Review", *Energies*, 2022, 15(14):5005, doi:10.3390/en15145005.
- [80] H.I. Uckol, S. Ilhan, A. Ozdemir, "Workmanship defect classification in medium voltage cable terminations with convolutional neural network" *Electric Power Systems Research*, Res. 2021, 194, 107105, doi:10.1016/j.epsr.2021.107105.
- [81] M.R. Hussain, S.S. Refaat, H. Abu-Rub, "Overview and partial discharge analysis of power transformers: A literature review" *IEEE Access* 2021, 9, 64587–64605,

doi:10.1109/ACCESS.2021.3075288.

- [82] G. Michau, C.C. Hsu, O. Fink, "Interpretable detection of partial discharge in power lines with deep learning", *Sensors* 2021, 21, 2154, doi:10.3390/s21062154.
- [83] W. Danilczyk, Y. L. Sun, H. He, "Smart Grid Anomaly Detection using a Deep Learning Digital Twin", 2020 52nd North American Power Symposium (NAPS), Tempe, AZ, USA, 2021, pp. 1-6, doi: 10.1109/NAPS50074.2021.9449682.
- [84] M.F. Guato Burgos, J. Morato, F.P. Vizcaino Imacana, "A Review of Smart Grid Anomaly Detection Approaches Pertaining to Artificial Intelligence", *Applied Sciences*, 2024, 14, 1194, doi:10.3390/app14031194.
- [85] C. A. Andresen, B. N. Torsaeter, H. Haugdal, K. Uhlen, "Fault Detection and Prediction in Smart Grids", *IEEE 9th International Workshop on Applied Measurements for Power Systems (AMPS)*, Bologna, Italy, 2018, pp. 1-6, doi: 10.1109/AMPS.2018.8494849.
- [86] A.K. Sharma, A. Saxena, B.P. Soni, V. Gupta, "Voltage Stability Assessment using Artificial Neural Network", March 2018, *IEEE-IEEMA International Conference "ENGINEER INFINITE"*, Gr. Noida, New Delhi, 2018, pp. 1-5, doi:10.1109/ETECHNXT.2018.8385361.
- [87] S. Chakrabarti, "Voltage stability monitoring by artificial neural network using a regression-based feature selection method", *Expert Systems with Applications*, Volume 35, Issue 4, 2008, Pages 1802-1808, ISSN 0957-4174, doi:10.1016/j.eswa.2007.08.059.
- [88] Y. LeCun, L. Bottou, Y. Bengio, P. Haffner, "Gradient based learning applied to document recognition", *Proceedings of the IEEE*, 86(11):2278–2324, doi:10.1109/5.726791.
- [89] K. Schneider, F.K. Tuffner, M. Elizondo, J. Hansen, J. Fuller, D.P. Chassin, "Adaptive Dynamic Simulations for Distribution Systems using Multi-State Load Models", *IEEE Transactions on Smart Grid*, January 2018, PP(99):1-1, doi:10.1109/TSG.2018.2794180.
- [90] D.A. Folarin, J.D. Sakala, E. Matlotse, M.A. Gasennelwe-Jeffrey, "Modeling And Simulation of Loads Into Existing Distribution Network System Using MATLAB/Simulink", *IOSR Journal of Electrical and Electronics Engineering (IOSR-JEEE)*, Volume 13, Issue 2 Ver. I, pp. 57-65, doi:10.9790/1676-1302015765.

- [91] G.E. Mejia-Ruiz, M.R. Arrieta Paternina, M. Ramirez-Gonzalez, F.R. Segundo Sevilla, P. Korba, "Real-time co-simulation of transmission and distribution networks integrated with distributed energy resources for frequency and voltage support", *Applied Energy*, Volume 347, 2023, 121046, ISSN 0306-2619, doi:10.1016/j.apenergy.2023.121046.
- [92] R. Lamedica, A. Ruvio, P.F. Ribeiro, M. Regoli, "A Simulink model to assess harmonic distortion in MV/LV distribution networks with time-varying non linear loads", *Simulation Modelling Practice and Theory*, Volume 90, 2019, Pages 64-80, ISSN 1569-190X, doi:10.1016/j.simpat.2018.10.012.
- [93] I.B. Sperstad, O.B. Fosso, S.H. Jakobsen, A.O. Eggen, J.H. Evenstuen, G. Kjolle, "Reference data set for a Norwegian medium voltage power distribution system", *Data in Brief*, Volume 47, 2023, 109025, ISSN 2352-3409, doi:10.1016/j.dib.2023.109025.
- [94] Y. Lecun, Y. Bengio, G. Hinton, "Deep Learning", *Nature* 521(7553):436-44, May 2015, doi:10.1038/nature14539.
- [95] J. Schmidhuber, "Deep Learning in Neural Networks: An Overview", *Neural Networks*, Volume 61, 2015, pp. 85-117, ISSN 0893-6080, doi:10.1016/j.neunet.2014.09.003.
- [96] A. Krizhevsky, I. Sutskever, G.E. Hinton. "ImageNet classification with deep convolutional neural networks", *Journal of the ACM*, vol. 60, no. 6, June 2017, 84–90, doi:10.1145/3065386.
- [97] Conv1d, dostęp: 2024, 2023, <https://pytorch.org/docs/stable/generated/torch.nn.Conv1d.html>.
- [98] I. Goodfellow, Y. Bengio, A. Courville, "Deep Learning", rozdział 9.1, strona 329, wzór 9.6, MIT Press, 2016, dostęp 2024, <https://www.deeplearningbook.org/contents/convnets.html>.
- [99] S. Kiranyaz, O. Avci, O. Abdeljaber, T. Ince, M. Gabbouj, D. J. Inman, "1D convolutional neural networks and applications: A survey", *Mechanical Systems and Signal Processing*, vol. 151, 2021, doi:10.1016/j.ymsp.2020.107398.
- [100] S. Kiranyaz, T. Ince, M. Gabbouj, "Real-Time Patient-Specific ECG Classification by 1-D Convolutional Neural Networks," *IEEE Transactions on Biomedical*

- Engineering, vol. 63, no. 3, pp. 664-675, March 2016, doi:10.1109/TBME.2015.2468589.
- [101] A.F. Agarap, "Deep Learning using Rectified Linear Units (ReLU)", arXiv:1803.08375v2 [cs.NE], 7 Feb 2019, doi:10.48550/arXiv.1803.08375.
- [102] W.S. McCulloch, W. Pitts, "A logical calculus of the ideas immanent in nervous activity", *Bulletin of Mathematical Biophysics* vol. 5, pp. 115–133, 1943, doi:10.1007/BF02478259.
- [103] L. Zhang, B. Zhang, "A geometrical representation of McCulloch-Pitts neural model and its applications", *IEEE Transactions on Neural Networks*, vol. 10, no. 4, pp. 925-929, July 1999, doi: 10.1109/72.774263.
- [104] N. Srivastava, G. Hinton, A. Krizhevsky, I. Sutskever, R. Salakhutdinov, "Dropout: A Simple Way to Prevent Neural Networks from Overfitting", *Journal of Machine Learning Research*, 2014, vol. 15, no. 1, pp. 1929-1958.
- [105] P. Baldi, P. Sadowski, "The dropout learning algorithm", *Artificial Intelligence*, 2014, vol. 210, pp. 78-122, ISSN 0004-3702, doi:10.1016/j.artint.2014.02.004.
- [106] S. Schmidgall, J. Achterberg, T. Miconi, L. Kirsch, R. Ziaei, S.P. Hajiseyedrazi, J. Eshraghian, "Brain-inspired learning in artificial neural networks: a review", *APL Mach. Learn.* 2, 021501, 2024, doi:10.1063/5.0186054.
- [107] D.E. Rumelhart, G.E. Hinton, R.J. Williams, "Learning representations by back-propagating errors", *Nature*, 1986, vol. 323, pp. 533–536, doi:10.1038/323533a0.
- [108] M. Borowska, "Wprowadzenie do zastosowania entropii w analizie sygnałów i obrazów biomedycznych oraz jej aplikacje w medycynie i weterynarii", Białystok, 2023, ISBN:978-83-67185-82-0.
- [109] Z. Zhang, M.R. Sabuncu, "Generalized Cross Entropy Loss for Training Deep Neural Networks with Noisy Labels", *Proceedings of the 32nd International Conference on Neural Information Processing Systems*, 2018, pp. 8792–8802, doi:10.48550/arXiv.1805.07836.
- [110] A. Mao, M. Mohri, Y. Zhong, "Cross-Entropy Loss Functions: Theoretical Analysis and Applications. Proceedings of the 40th International Conference on Machine Learning", Honolulu, 2023, vol. 202, pp. 23803-23828.
- [111] E. Matsuyama, M. Nishiki, N. Takahashi, H. Watanabe, "Using Cross Entropy as a Performance Metric for Quantifying Uncertainty in DNN Image Classifiers: An

- Application to Classification of Lung Cancer on CT Images", *Journal of Biomedical Science and Engineering*, vol 17, no 1, 17 January 2024, doi:10.4236/jbise.2024.171001.
- [112] D. Williamson, R.A. Parker, J. Kendrick, "The box plot: A simple visual method to interpret data", *Annals of internal medicine*, 1989, vol. 110, pp. 916-21, doi:10.1059/0003-4819-110-11-916.
- [113] L. Li, K. Jamieson, G. DeSalvo, A. Rostamizadeh, A. Talwalkar, "Hyperband: A Novel Bandit-Based Approach to Hyperparameter Optimization" *Journal of Machine Learning Research*, 2018, tom 18, numer 185, strony 1-52.
- [114] N. Awad, N. Mallik, F Hutter, "DEHB: Evolutionary Hyperband for Scalable, Robust and Efficient Hyperparameter Optimization", arXiv:2105.09821v2 [cs.LG], 21 Oct 2021, doi:10.48550/arXiv.2105.09821.

Wykaz rysunków

Rysunek 2.1. Poglądowy schemat sieci dystrybucyjnej średniego i niskiego napięcia.....	19
Rysunek 3.1. Widok frontu proponowanego PMU z widocznymi kartami pomiarowymi.....	26
Rysunek 3.2. Zdjęcie opracowanego i wykonanego prototypu urządzenia PMU.....	27
Rysunek 3.3. Schemat blokowy zaprojektowanego, autorskiego urządzenia PMU.....	28
Rysunek 3.4. Zdjęcie wykonanego modułu pomiarowego.....	29
Rysunek 3.5. Uproszczony schemat elektryczny toru kondycjonowania sygnału analogowego.....	30
Rysunek 3.6. Schemat ideowy analogowego toru przetwarzania współpracującego z cewką Rogowskiego.....	32
Rysunek 3.7. Charakterystyka częstotliwościowa analogowego toru przetwarzania sygnału wyjściowego cewki Rogowskiego.....	34
Rysunek 3.8. Schemat blokowy układu generowania sygnału próbkującego w PMU.....	35
Rysunek 3.9. Schemat blokowy ilustrujący działanie algorytmu generacji sygnału próbkującego synchronizowanego sygnałem PPS, zaimplementowanego w FPGA.....	36
Rysunek 3.10. Schemat blokowy oprogramowania zaimplementowanego w urządzeniu PMU.....	38
Rysunek 3.11. Charakterystyka amplitudowa i fazowa filtra dolnoprzepustowego o nieskończonej odpowiedzi impulsowej w skali logarytmicznej.....	39
Rysunek 3.12. Charakterystyka amplitudowa i fazowa filtra dolnoprzepustowego o nieskończonej odpowiedzi impulsowej w skali liniowej.....	40
Rysunek 3.13. Charakterystyka amplitudowa i fazowa filtra w zakresie częstotliwości będących w paśmie pomiarowym PMU.....	40
Rysunek 3.14. Odpowiedź impulsowa i skokowa zaprojektowanego filtra dolnoprzepustowego IIR.....	41
Rysunek 3.15. Symulacja całkowania sygnału sinusoidalnego o częstotliwości 50 Hz podczas skoku amplitudy.....	42
Rysunek 3.16. Wykres błędu oszacowania wartości skutecznej z odejmowaniem składowej stałej i bez oraz różnica pomiędzy błędami.....	43

Rysunek 3.17. Schemat blokowy implementacji filtra IIR pierwszego rzędu w formie drugiej bezpośredniej.....	44
Rysunek 3.18. Schemat blokowy algorytmu wyznaczania synchronofazora.....	44
Rysunek 3.19. Współczynniki filtra FIR o charakterystyce trójkątnej oraz jego odpowiedzi częstotliwościowa i fazowa.....	46
Rysunek 3.20. Próbkki sygnału przy zwarciu wejścia pomiarowego.....	47
Rysunek 3.21. Widmo sinusoidalnego sygnału napięciowego.....	47
Rysunek 3.22. Oscylogram przedstawiający różnicę czasu pomiędzy zboczem PPS a pierwszym zboczem sygnałów próbkujących. Rozmyty obszar reprezentuje około 1000 pomiarów. Oznaczenia kanałów: zielony – PPS, niebieski – PMU, pomarańczowy – inny układ generacji sygnału próbkującego.....	51
Rysunek 3.23. Wyniki analizy statystycznej mającej na celu porównanie dokładności synchronizacji do sygnału PPS, sygnałów wyzwalających próbkowanie przetwornika ADC o częstotliwości 4 kHz wytworzonych przez PMU (1A, 1B, 1C) oraz inne rozwiązanie sprzętowo-programowe (2A, 2B, 2C).....	52
Rysunek 4.1. Schemat blokowy przedstawiający poszczególne etapy symulacji, których celem było porównanie dokładności wyznaczania synchronofazorów.....	56
Rysunek 4.2. Wykres błędu TVE dla testu w stanie ustalonym.....	57
Rysunek 4.3. Wykres błędu TVE dla testu z udziałem harmonicznym.....	58
Rysunek 4.4. Wykres błędu TVE dla testu z udziałem sygnału zakłócającego spoza pasma pomiarowego.....	59
Rysunek 4.5. Wykres błędu TVE dla testu z modulacją amplitudy.....	60
Rysunek 4.6. Wykres błędu TVE dla testu z modulacją fazy.....	60
Rysunek 4.7. Wykres błędu TVE dla testu liniowego narastania częstotliwości.....	61
Rysunek 4.8. Wartość skuteczna napięcia dla synchronofazorów podczas skokowej zmiany amplitudy.....	62
Rysunek 5.1. Schemat blokowy stanowiska do testowania synchronofazorów.....	65
Rysunek 5.2. Zdjęcie stanowiska do testowania synchronofazorów.....	65
Rysunek 5.3. Wyniki uzyskane dla testu w stanie ustalonym w przedziale częstotliwości.....	67

Rysunek 5.4. Wyniki uzyskane dla testu w stanie ustalonym dla częstotliwości 45 Hz, przedstawiający błąd amplitudy, fazy i TVE, dla każdego synchronofazora niezależnie w ujęciu procentowym.....	68
Rysunek 5.5. Wyniki błędu oszacowania RMS, jako procent wartości skoku, uzyskane dla testu skokowej zmiany amplitudy.....	69
Rysunek 5.6. Wyniki uzyskane dla testu z udziałem harmonicznym.....	70
Rysunek 5.7. Wyniki uzyskane dla testu z udziałem sub-harmonicznym i inter-harmonicznym.....	71
Rysunek 5.8. Wyniki uzyskane dla testu z modulacją fazy.....	72
Rysunek 5.9. Wyniki uzyskane dla testu z modulacją amplitudy.....	73
Rysunek 5.10. Wykres błędu TVE dla sygnału o narastającej częstotliwości.....	74
Rysunek 6.1. System agregacji synchronofazorów bazujący na architekturze klastrowej.....	76
Rysunek 6.2. Architektura sieciowa oparta o sieci redundantne HSR, PRP oraz niezależne węzły obliczeniowe i przechowywania danych.....	77
Rysunek 6.3. Czas uczenia sieci neuronowej w zależności od zastosowanej konfiguracji klastra Spark i liczby próbek danych uczących.....	79
Rysunek 7.1. Schemat linii średniego napięcia do symulacji zwarcia doziemnego i międzyfazowego w programie Simulink.....	82
Rysunek 7.2. Złożenie przebiegów prądowych i napięciowych dla różnych, wybranych parametrów zwarcia międzyfazowego.....	83
Rysunek 7.3. Złożenie przebiegów prądowych i napięciowych dla różnych, wybranych parametrów zwarcia doziemnego.....	83
Rysunek 7.4. Wizualizacja wartości skutecznej napięcia fazowego podczas zwarcia dla różnych odległości miejsca zwarcia. Do każdej krzywej przypisana jest liczba kilometrów od punktu pomiarowego.....	84
Rysunek 7.5. Wizualizacja danych analizowanych jednorazowo przez sieć neuronową, prezentowanych jako amplitudy prądów fazowych oraz napięć fazowych podczas zwarcia w odległości 10 km.....	85
Rysunek 7.6. Wizualizacja danych synchronofazorowych zawartych w jednym oknie.....	86
Rysunek 7.7. Uproszczony schemat operacji operacji splotu dla danych jednowymiarowych.....	87

Rysunek 7.8. Ogólna architektura zastosowanej sieci neuronowej. Oznaczenia: N i M - liczba warstw, f – długość filtru, k – rozmiar jądra, p – liczba perceptronów.....	89
Rysunek 7.9. Dokładność estymacji po 500 epokach uczenia. Oznaczenia: k – rozmiar jądra, f – liczba filtrów.....	90
Rysunek 7.10. Badanie wpływu liczby filtrów na proces uczenia się.....	91
Rysunek 7.11. Szybkość uczenia sieci w zależności od typu architektury warstw Dense.....	92
Rysunek 7.12. Architektura sieci neuronowej składającej się z trzech warstw konwolucyjnych i trzech warstw w pełni połączonych perceptronów.....	93
Rysunek 7.13. Dokładność kategoryzacji w procesie uczenia dla danych uczących (train) i walidujących (val).....	94
Rysunek 7.14. Odpowiedź sieci dla różnych odległości do miejsca zwarcia.....	95
Rysunek 7.15. Wyniki inferencji dla 316820 zwarć reprezentujących różne typy i parametry zwarcia.....	96
Rysunek 7.16. Wykres pudełkowy błędu predykcji odległości w formie sumarycznej dla wszystkich odległości do miejsca zwarcia.....	96
Rysunek 7.17. Schemat optymalnej struktury sieci neuronowej składającej się z jednej warstwy konwolucyjnej oraz czterech warstw w pełni połączonych perceptronów.....	99
Rysunek 7.18. Dokładność kategoryzacji w procesie uczenia dla danych uczących (train).....	100
Rysunek 7.19. Wyniki inferencji dla 316820 zwarć reprezentujących różne typy i parametry zwarcia.....	101
Rysunek 7.20. Wykres pudełkowy błędu predykcji odległości w formie sumarycznej dla wszystkich odległości do miejsca zwarcia.....	101
Rysunek 7.21. Wykresy pudełkowe błędów predykcji dla sieci neuronowych SPH_1 i SPH2.....	103
Rysunek 7.22. Wykres pudełkowy błędów predykcji dla poszczególnych punktów zwarć znajdujących się w połowie pełnych kilometrów dla sieci neuronowej SPH_1.....	104

Rysunek 7.23. Wykres pudełkowy błędów predykcji dla poszczególnych punktów
zwarć znajdujących się w połowie pełnych kilometrów dla sieci neuronowej
SPH_2.....105

Indeks tabel

Tabela 2.1. Maksymalna wartość TVE dla testów w stanach ustalonych dla urządzeń PMU klasy zabezpieczeniowej.....	23
Tabela 2.2. Maksymalna wartość TVE lub RMS (ang. Root Mean Square) dla testów w stanach dynamicznych dla urządzeń PMU klasy zabezpieczeniowej.....	23
Tabela 2.3. Maksymalna wartość TVE dla testów w stanach ustalonych dla urządzeń PMU klasy pomiarowej.....	24
Tabela 2.4. Maksymalna wartość TVE lub RMS dla testów w stanach dynamicznych dla urządzeń PMU klasy pomiarowej.....	24
Tabela 5.1. Zestawienie TVE podczas testu z opadającą i narastającą częstotliwością.....	74
Tabela 5.2. Zestawienie TVE dla wszystkich przeprowadzonych testów, jako procent błędu względem limitu błędu.....	75
Tabela 7.1. Tabela parametrów wykresu pudełkowego opracowana na podstawie wykresu przedstawionego na rysunku 7.16.....	97
Tabela 7.2. Zakresy parametrów sieci neuronowej objęte przeszukiwaniem w celu znalezienia rozwiązania optymalnego.....	98
Tabela 7.3. Tabela wartości dla wykresu pudełkowego, zaprezentowanego na rysunku 7.20.....	102
Tabela 7.4. Tabela wartości dla wykresu pudełkowego, pokazanego na rysunku 7.21.....	103